

UNIVERSITÄT BONN

Physikalisches Institut

Multi-Chip-Modul-Entwicklung für den ATLAS-Pixeldetektor

Analyse der Front-End-Chip-Elektronik
in strahlenharder 0,25- μm -Technologie
sowie
Entwicklung und Realisierung eines
Serial-Powering-Konzeptes

von
Tobias Stockmanns

Abstract: The innermost layer of the ATLAS tracking system is a silicon pixel detector. The use of radiation tolerant components is mandatory due to the harsh radiation environment. The smallest independent component of the pixel detector is a hybride pixel module consisting of a large oxygen enriched silicon sensor and 16 specifically developed ASICs. To achieve the necessary radiation tolerance the ASICs are produced in a 0.25 μm technology in combination with special design techniques. The measurements of the readout electronics during all stages of production of a full module are presented and the performance of the modules is compared with the strict requirements of the ATLAS pixel detector.

Furthermore a new powering scheme for pixel detectors is presented, aiming at reducing the total power consumption, the material for the electrical services and the amount of power cables. The advantages and disadvantages of this concept are discussed on the example of the ATLAS pixel detector with pixel modules modified accounting to the new powering scheme. The performance of six of those modules operating at the same time in a small system test is compared to that of normal ATLAS pixel modules.

Post address:
Nussallee 12
53115 Bonn
Germany



BONN-IR-2004-06
Bonn University
March 2004
ISSN-0172-8733

Inhaltsverzeichnis

1	Einleitung	1
2	Der LHC-Speicherring	5
3	Der ATLAS-Detektor	7
3.1	Physik an ATLAS	7
3.2	Das Standardmodell der Teilchenphysik	8
3.3	Die Higgssuche mit ATLAS	10
3.4	Aufbau des ATLAS-Detektors	13
3.4.1	Das Myon-Spektrometer	14
3.4.2	Das Kalorimetersystem	17
3.4.3	Der Innere Detektor	21
3.4.4	Das ATLAS-Triggersystem	24
4	Signalentstehung in Silizium-Sensoren	27
4.1	Durchgang von geladenen Teilchen durch Materie	27
4.2	Silizium als Sensormaterial	29
4.3	Strahlenschäden	32
4.3.1	Oberflächenschäden	34
4.3.2	Volumenschäden	36
4.3.3	Single-Event-Upset	40
4.4	Photoninduzierte Ladungsdeposition im Sensor	41
5	Der ATLAS-Pixeldetektor	43
5.1	Das ATLAS-Pixelmodul	44
5.2	Der ATLAS-Pixel Sensor	46
5.3	Die Front-End-Elektronik	53
5.3.1	Anforderungen an die Ausleseelektronik	53
5.3.2	FE-I2.1	55
5.4	Bump-Bonding	67
5.5	Der Modul-Kontroll-Chip	69
5.6	Versorgungsleitungen	71
6	Messverfahren	75
6.1	Das Messsystem	77
6.2	Test der FE-Wafer	79

6.2.1	Die Funktionstests des FE-Chips	80
6.2.2	Messung der Chip-Parameter	83
6.2.3	Erste Charakterisierung der FE-Chips	91
6.2.4	Systematische Fehler der Wafermessungen	95
6.2.5	Zusammenfassung der Wafermessungen	96
6.3	Spezielle Messungen an <i>Single-Chip-Modulen</i>	99
6.3.1	Arbeitsbereich der Schwelleneinstellungen	99
6.3.2	<i>Timewalk</i> mit und ohne Bias-Kompensation	102
6.4	Modul-Messungen	104
6.4.1	Die Diskriminatorschwellen eines Moduls	105
6.4.2	Das Rauschen eines Moduls	106
6.4.3	Test der Bumpverbindungen	107
6.4.4	Zeitauflösung	109
6.4.5	Übersprechen zwischen Pixeln	111
6.4.6	Leckstrommessung	113
6.4.7	Korrektur des Feedback-Stroms	115
6.4.8	Abschließender Funktionstest eines Moduls mittels radioaktiver Quellen	117
6.4.9	Systematische Fehler der Modul-Messungen	118
6.4.10	Überprüfung der Kalibration mittels γ -Quellen	118
6.4.11	Überprüfung der Strahlentoleranz der FE-Chips	126
6.4.12	Teststrahl	128
6.4.13	Zusammenfassung der Modulmessungen	131
7	Serial Powering	133
7.1	Die Idee des Serial Powerings	133
7.2	Vergleich des Konzepts von Serial Powering mit Parallel Powering	135
7.3	Spannungs-Regulatoren der FE-Chips	137
7.3.1	Entwicklung der Regulatoren	137
7.3.2	Aufbau der Shunt-Regulatoren	138
7.3.3	Linear-Regulatoren	143
7.4	AC-Kopplung	146
7.5	Betrieb eines Moduls	147
7.6	Multi-Modul-Betrieb	153
7.6.1	Frequenzabhängigkeit des Rauschens von Serial Powering	156
7.7	Ausblick	158
8	Zusammenfassung	161
A	FE-I2/I3	165
A.1	Padbelegung FE-I2/I3	165
A.2	Bit-Definitionen des FE-I2/I3	166
A.2.1	Kommandoregister	166
A.2.2	Globale Register	167

1 Einleitung

Die Teilchenphysik beschäftigt sich mit einer der grundlegenden Fragen der Wissenschaft: Was sind die elementaren Bausteine der Materie und welche Wechselwirkungen herrschen zwischen ihnen?

Die Antworten auf diese Fragen haben sich im letzten Jahrhundert stark verändert. Zu Beginn des 20. Jahrhunderts hatte man gerade die Substruktur des Atoms entdeckt und hielt Protonen, Neutronen sowie das Elektron für die kleinsten Teilchen. Seit Mitte des letzten Jahrhunderts wurde aber bei Untersuchungen der Höhenstrahlung und bei ersten Experimenten mit Teilchenbeschleunigern eine große Anzahl neuer Teilchen entdeckt. Durch die Einordnung dieser Teilchen in Symmetriegruppen gelangte man 1964 zu dem Schluss, dass sowohl die Protonen, die Neutronen als auch die neu entdeckten Teilchen aus den noch kleineren Quarks aufgebaut sein müssen. Heute werden die Quarks, die Leptonen, zu denen das Elektron gehört, und die Bosonen, die die Kräfte zwischen den Teilchen vermitteln, für die elementaren Bausteine unseres Universums gehalten.

Die Theorie, die diese Teilchen und deren Wechselwirkungen sehr erfolgreich beschreibt, ist das so genannte Standardmodell der Teilchenphysik. Alle von dem Modell vorhergesagten Parameter sind in den bisher durchgeführten Experimenten bestätigt worden. Der letzte fehlende Baustein des Standardmodells ist das so genannte *Higgs*-Teilchen. Dieses Teilchen entsteht durch die Selbstwechselwirkung des *Higgs*-Feldes, das verantwortlich für die Massenerzeugung aller Teilchen ist. Die Suche nach diesem Teilchen ist eine der zentralen Aufgaben der modernen Teilchenphysik.

Trotz des Erfolgs des Standardmodells sind die meisten Teilchenphysiker davon überzeugt, dass das Modell für höhere Energien erweitert werden muss. Dabei stehen verschiedene Theorien miteinander im Wettstreit, die z. T. sehr exotische Vorschläge wie die Existenz von neuen Partnerteilchen (Supersymmetrie), neuen Quantenzahlen (Technicolor) oder die Existenz zusätzlicher Raumdimensionen (Große Extradimensionen) beinhalten.

Um neue Teilchen zu entdecken oder die Eigenschaften bekannter Teilchen zu untersuchen, werden Protonen oder Elektronen bzw. deren Antiteilchen auf hohe Energien beschleunigt und an Wechselwirkungspunkten zur Kollision gebracht. Der neueste dieser Teilchenbeschleuniger wird derzeit am Europäischen Kernforschungszentrum CERN in Genf aufgebaut. Der *Large Hadron Collider* (LHC) beschleunigt Protonen auf eine Schwerpunktsenergie von 14 TeV bei einer Luminosität von 10^{34} Teilchen/(cm² s) und übertrifft damit alle bisherigen Beschleuniger-Experimente um mehr als eine Zehnerpotenz. Damit stößt LHC in einen Energiebereich vor, der es erlauben sollte, das Higgs-Teilchen zu erzeugen

1 Einleitung

und einen ersten Einblick in die Physik jenseits des Standardmodells zu erlangen.

Neben dem Beschleuniger sind die Teilchendetektoren der zweite wichtige Bestandteil des Experiments. Die Detektorsysteme untersuchen die Reaktionsprodukte der kurzlebigen primären Teilchen und versuchen über deren physikalische Eigenschaften auf die primären Teilchen zurückzuschließen. Dafür benötigen sie eine Reihe von Subdetektoren, die sich typischerweise schalenförmig um den Wechselwirkungspunkt anordnen. Im Inneren befinden sich mehrere Spurdetektoren, die die Bahn der Teilchen verfolgen, daran schließen sich Kalorimeter zur Energiemessung und Myon-Detektoren an. Zusätzlich müssen die Detektoren über ein effizientes Trigger-System verfügen, um die seltenen physikalisch interessanten Wechselwirkungen aus dem riesigen Untergrund herauszufiltern. Zwei dieser Detektoren werden mit CMS und ATLAS an LHC gebaut. Die beiden Detektoren werden das gesamte physikalische Spektrum einschließlich der Suche nach dem Higgs-Teilchen am LHC abdecken.

Auf Grund der hohen Strahlenergie und der großen Anzahl von geladenen Teilchen, die bei der Kollision der Protonen erzeugt werden, sind die Anforderungen an die Strahlenhärte und die Auslesegeschwindigkeit aller Subdetektoren enorm hoch. Direkt um das Strahlrohr, wo die Strahlenbelastung am höchsten ist, werden daher hybride Silizium-Pixeldetektoren eingesetzt. Diese zeichnen sich gegenüber anderen Teilchendetektoren durch eine echte zweidimensionale Ortsinformation und ihre schnelle Ansprechgeschwindigkeit aus.

Der ATLAS-Pixeldetektor wird aus einzelnen Modulen zusammengesetzt, die aus einem großflächigen Sensor und 16 speziell entwickelten Auslese-ICs bestehen. Die Trennung von Sensor und Ausleseelektronik erlaubt es, diese beiden zentralen Bestandteile des Pixeldetektors getrennt voneinander zu entwickeln und auf das schwierige Arbeitsumfeld zu optimieren. Die Erhöhung der Strahlentoleranz der beiden Komponenten war Schwerpunkt der langjährigen Forschungs- und Entwicklungsarbeit für den ATLAS-Pixeldetektor. Für den Sensor wird sauerstoffangereichertes Silizium in Verbindung mit einem speziellen Sensorlayout eingesetzt. Diese Sensoren haben sich als ausreichend strahlentolerant für ATLAS herausgestellt. Der Durchbruch auf Seiten der Ausleseelektronik gelang durch den Einsatz kommerzieller Prozesstechnologien mit Strukturgrößen von $0,25\ \mu\text{m}$ Länge, wie sie beispielsweise auch für Computer-Prozessoren verwendet werden. In Verbindung mit speziellen Designvorschriften erweisen sich die Technologien als äußerst strahlentolerant, so dass sie mittlerweile für fast die gesamte Ausleseelektronik aller LHC-Experimente eingesetzt werden.

Der Einsatz von $0,25\text{-}\mu\text{m}$ -Prozesstechnologien bringt zwei technische Schwierigkeiten mit sich. Zum einen benötigt die Elektronik eine Versorgungsspannung von höchstens $2,5\ \text{V}$ bei einem gleichzeitig sehr hohen Stromverbrauch. Zum anderen dürfen Spannungsspitzen auf den Versorgungsleitungen nicht über $4\ \text{V}$ ansteigen, da ansonsten die Transistorschaltungen zerstört werden können. Dies führt zu hohen Anforderungen an die Spannungsregelung und die verwendete Verkabelung der Detektoren. Für den ATLAS-Detektor werden eigens externe Regulatoren entwickelt, die über Sense-Leitungen die Spannung auf den Pixelmodulen regeln. Die Regler müssen durch das hohe Strahlungsumfeld allerdings mindestens

einen Abstand von 12 m zum Pixeldetektor einhalten, wodurch sich die Reaktionszeit der Regler stark erhöht. Alternativ bietet es sich an, die Regler direkt in die FE-Chips zu integrieren. Dies hat den Vorteil, dass die internen Regler direkt am Chip eingesetzt werden und somit sehr schnell auf Laständerungen reagieren können. In einem zweiten Schritt ist es mit den entsprechenden Regulatoren möglich, mehrere Module in einer Versorgungskette zusammenzuschalten und damit den Stromverbrauch dieser Kette drastisch zu reduzieren. Diese als *Serial Powering* bezeichnete Technik hat den großen Vorteil, dass sich die Anzahl und der Querschnitt der verwendeten Versorgungsleitungen stark verringert. Dadurch sinken im gleichen Maße die Strahlungslänge, der benötigte Platz sowie die Kosten für die eingesetzten Kabel. Außerdem vereinfachen sich die Zuführung der Kabel und die eingesetzten Netzteile. *Serial Powering* ist in der Industrie ein weit verbreitetes Prinzip, es konnte jedoch bis jetzt in teilchenphysikalischen Experimenten nicht erfolgreich umgesetzt werden.

Gegenstand des ersten Teils der vorliegenden Arbeit ist die Untersuchung der Ausleseelektronik in 0,25- μm -Technologie für den Einsatz im ATLAS-Pixeldetektor. Dies umfasst:

- die Entwicklung der Messmethoden in Zusammenarbeit mit den anderen Kollaborationsmitgliedern, die am Bau des ATLAS-Pixeldetektors beteiligt sind
- die Durchführung und Auswertung der Messungen von Wafern bis zu vollständigen Modulen, die Grundlage für das Design der jeweils nächsten Version der Auslese-Elektronik waren
- die Automatisierung der Messmethoden zur Serienproduktion von fast 2.000 ATLAS-Pixelmodulen

Im zweiten Teil der Arbeit wird das Potenzial und die Machbarkeit von *Serial Powering* für den ATLAS-Pixeldetektor untersucht. Die Vor- und Nachteile von *Serial-Powering* und einer normalen Spannungsversorgung werden gegenübergestellt und die Vorgaben für spezielle *Serial-Powering*-Regulatoren und deren Umsetzung in den jeweiligen Versionen des FE-Chips vorgestellt. Die unterschiedlichen Einsatzmöglichkeiten dieser Regulatoren werden verglichen und die Auswirkungen auf die Parameter eines Moduls dargelegt. Im Anschluss daran werden die Ergebnisse eines Systemtests mit mehreren *Serial-Powering*-Modulen in einer Versorgungskette präsentiert und die weiteren Schritte zur Umsetzung von *Serial-Powering* für den gesamten ATLAS-Pixeldetektor aufgezeigt.

Zunächst wird in Kapitel 2 der LHC-Speicherring mit seinen wichtigsten Eigenschaften vorgestellt. Die Physik, die mit dem ATLAS-Detektor untersucht werden soll, und der sich daraus ergebende Aufbau des Detektors ist Bestandteil von Kapitel 3. In Kapitel 4 werden die Grundlagen der Signalentstehung in Halbleiter-Sensoren und die durch Strahlenschäden hervorgerufenen Änderungen im Halbleitermaterial dargestellt. Der Aufbau des ATLAS-Pixeldetektors wird mit Schwerpunkt auf der Ausleseelektronik in Kapitel 5 behandelt. Eine ausführliche Darstellung der Messmethoden zur vollständigen Charakterisierung eines ATLAS-Pixelmoduls und die Ergebnisse dieser Messungen sind Inhalt

1 Einleitung

von Kapitel 6. In Kapitel 7 wird *Serial Powering* zur Spannungsversorgung des ATLAS-Pixeldetektors vorgestellt und die Einsatzfähigkeit dieses Konzeptes an einem Systemtest mit mehreren ATLAS-Pixelmodulen gezeigt. Abschließend werden in Kapitel 8 die erreichten Ergebnisse zusammengefasst.

2 Der LHC-Speicherring

Der *Large Hadron Collider* (kurz LHC) [1] ist die neueste Generation von Hadronenbeschleunigern, der mit einer Schwerpunktsenergie der umlaufenden Teilchen in Höhe von 14 TeV alle bisherigen Beschleunigerexperimente um eine Größenordnung übertrifft. Protonen werden an einem Linearbeschleuniger und danach in den beiden Ringbeschleunigern PS¹ und SPS² auf eine Energie von 450 GeV vorbeschleunigt und anschließend gegenläufig in die beiden Vakuumröhren des LHC injiziert. Abbildung 2.1 zeigt einen Querschnitt des LHC-Speicherringes mit den beiden parallel verlaufenden Vakuumröhren.

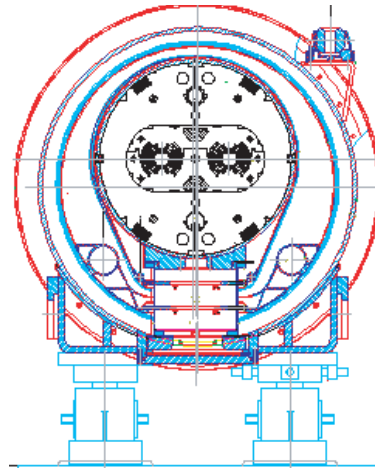


Abbildung 2.1: Querschnitt durch den LHC-Speicherring mit den beiden parallel verlaufenden Vakuumröhren, in denen die beiden Protonenstrahlen beschleunigt werden [1]

Die Protonen sind in 2808 Paketen mit jeweils etwa 10^{11} Teilchen gebündelt, die sich in einem zeitlichen Abstand von 25 ns durch den Beschleuniger bewegen. Die erreichte Luminosität beträgt im ersten Jahr $10^{33} \text{ cm}^{-2} \text{ s}^{-1}$ und wird schrittweise auf die Designluminosität von $10^{34} \text{ cm}^{-2} \text{ s}^{-1}$ erhöht.

Der LHC befindet sich derzeit am CERN³ in Genf im Bau und wird voraussichtlich 2007 fertig gestellt. Zum Bau des LHC wird der 100 m unter der Erde liegende Tunnel des Vorläuferexperiments LEP⁴ verwendet, der einen Umfang von 27 km hat und sowohl auf

¹Proton Synchrotron

²Super Proton Synchrotron

³Centre Européen pour la Recherche Nucléaire

⁴Large Electron Positron Collider

2 Der LHC-Speicherring

Schweizer als auch auf französischem Staatsgebiet verläuft. Eine Zusammenstellung der der LHC Parameter befindet sich in Tabelle 2.1 und unter [1].

Umfang	26659 m
Feldstärke der Magneten	8,4 T
pp-Betrieb	
Schwerpunktsenergie	14 TeV
Anzahl Protonenpakete	2808
Protonen pro Paket	$1,1 \cdot 10^{11}$
Abstand der Pakete	25 ns
Kollisionsrate	40 MHz
Luminosität	$10^{34} \text{ cm}^{-2}\text{s}^{-1}$

Tabelle 2.1: Betriebsparameter des Hadronbeschleunigers LHC [1]

An vier Wechselwirkungspunkten werden die Protonenpakete mit einer Rate von 40 MHz zur Kollision gebracht. Im Mittel finden dabei 20 inelastische Wechselwirkungen zwischen den Protonen statt, bei denen durchschnittlich 1000 geladene Teilchen entstehen. Abbildung 2.2 zeigt die Standorte der vier Experimente, die sich an den Wechselwirkungspunkten befinden. CMS⁵ [2] und ATLAS⁶ [3] sind die beiden Experimente, die das gesamte Spektrum der physikalischen Fragestellungen an LHC untersuchen sollen. LHC-B [4] ist ein Experiment mit dem Schwerpunkt auf der B-Physik und ALICE⁷ [5] untersucht Blei-Blei Wechselwirkungen, die alternativ in LHC beschleunigt werden können.

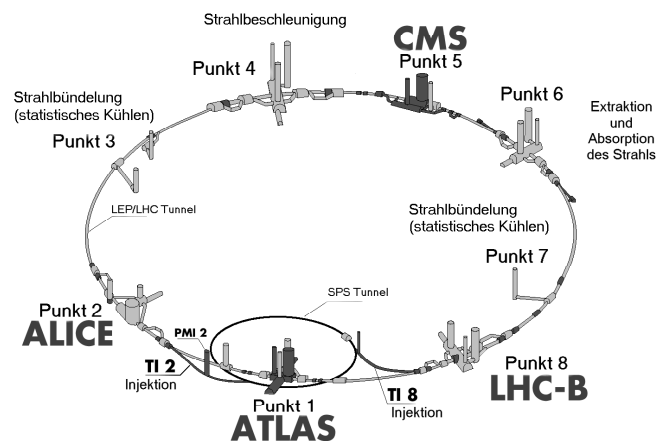


Abbildung 2.2: LHC-Speicherring mit den vier Experimenten ATLAS, ALICE, CMS und LHC-B

⁵Compact Muon Solenoid

⁶A Toroidal LHC Apparatus

⁷A LHC Ion Collider Experiment

3 Der ATLAS-Detektor

3.1 Physik an ATLAS

Das Standardmodell der Teilchenphysik (kurz SM) [6] beschreibt die Eigenschaften und Wechselwirkungen elementarer Teilchen sehr genau für kleine Abstände, bei denen die Gravitation keine Rolle spielt. Alle Präzisionsmessungen der Vorhersagen des Modells, unter anderem am LEP-Beschleuniger am CERN, haben das Standardmodell bis jetzt bestätigt [7]. Allerdings beinhaltet das Standardmodell eine Reihe von Eigenschaften, die die Suche nach einer Theorie jenseits des Standardmodells motivieren:

- In dem Modell gibt es 19 freie Parameter, die nicht vorhergesagt werden.
- Eines der postulierten Teilchen, das Higgs-Teilchen [8], konnte bis jetzt noch nicht experimentell nachgewiesen werden.
- Es gibt eine Reihe von Beobachtungen aus der Astroteilchenphysik, die sich durch das Standardmodell nicht erklären lassen. Zu diesen gehören beispielsweise die Asymmetrie zwischen Teilchen und Antiteilchen im Universum sowie die Diskrepanz zwischen der beobachteten und der gemessenen Masse des Universums.

Des weiteren zeigt sich aus theoretischen Überlegungen, dass das Standardmodell nur für einen sehr kleinen Massenbereich des Higgs-Teilchens geeignet ist, die Physik bis zur Planck-Skala von 10^{19} GeV zu beschreiben, ab der die Gravitation nicht mehr vernachlässigt werden kann. Für alle anderen Massen werden die Berechnungen von Wirkungsquerschnitten quadratisch divergent und bisher unbekannte „Neue Physik“ muss eine Rolle spielen.

Die derzeit favorisierte Lösung dieser Probleme liefert die supersymmetrische Erweiterung des Standardmodells (kurz SUSY) [9]. Dieses Modell postuliert zu jedem Teilchen ein supersymmetrisches Partnerteilchen. Die SUSY-Teilchen konnten jedoch auf Grund ihrer physikalischen Eigenschaften noch nicht experimentell nachgewiesen werden.

Die Fragestellungen, die sich daraus für ATLAS und dessen Schwesterexperiment CMS ergeben, sind zum einen die genaue Vermessung des Standardmodells durch [11, 12]:

- die Untersuchung unterschiedlichster QCD-Prozesse

- die präzise Vermessung der elektroschwachen Eichbosonen und ihrer Kopplungen
- die Vermessung der CP-Verletzung im B-System und die Eigenschaften der B-Hadronen
- die genaue Vermessung der Top-Quark Masse und der Produktions- und Zerfallskanäle des Tops.

Zum anderen sollen mit den Detektoren das noch fehlende Higgsteilchen entdeckt und Hinweise auf die Physik jenseits des Standardmodells gesucht werden. Dazu gehören:

- die Suche nach dem Higgs-Teilchen sowohl im Standardmodell als auch in der supersymmetrischen Erweiterung des Standardmodells
- die Suche nach SUSY-Teilchen und deren Eigenschaften
- die Suche nach schweren Leptonen und Eichbosonen W' und Z' , die nicht im Standardmodell enthalten sind
- Tests weiterer Modelle jenseits des Standardmodells (wie z.B. Extradimensionen [13], Technicolor [14], Little Higgs [15] usw.).

Am Beispiel der Suche nach dem SM-Higgs-Teilchen soll der Aufbau des ATLAS-Detektors in den nächsten Kapiteln erläutert werden. Dazu wird im folgenden Kapitel zunächst das Standardmodell eingeführt und es werden die Produktions- und Zerfallskanäle des Higgsteilchens mit ihrer Relevanz für den Nachweis des Higgsteilchens beschrieben. Im Anschluss daran wird in Kapitel 3.4 der Aufbau des ATLAS-Detektors dargestellt.

3.2 Das Standardmodell der Teilchenphysik

Das Standardmodell der Teilchenphysik ist eine Eichtheorie unter der Eichgruppe $SU(3) \times SU(2) \times U(1)$. Die elementaren Teilchen dieses Modells teilen sich in drei Gruppen auf: die Leptonen, die Quarks, die beide Spin-1/2-Teilchen sind, sowie die Spin-1-Eichbosonen. Die Spin-1/2 Teilchen werden noch einmal in drei Familien untergliedert, die in Tabelle 3.1 dargestellt sind. Zwischen diesen Teilchen wirken die Elektroschwache und die Starke Kraft, die über Austauschteilchen, den Eichbosonen, vermittelt werden (siehe Tabelle 3.2).

Diese ursprüngliche Formulierung des Standardmodells verletzt durch die massiven Eichbosonen $W^\pm$ und Z die lokale Eichinvarianz des Modells, mit der Konsequenz, dass alle Teilchen masselos sein müssten. Eine mögliche Lösung dieses Problems besteht in der Einführung eines skalaren Hintergrundfeldes, welches 1964 von Peter W. Higgs vorgeschlagen wurde [8]. Dieses Feld erhält die lokale Eichinvarianz und erzeugt über eine spontane

Fam. I		Fam. II		Fam. III		
Symbol	Masse [MeV]	Symbol	Masse [MeV]	Symbol	Masse [MeV]	Ladung [e ⁻]
Leptonen						
e	0,511	μ	105,7	τ	1777	-1
ν_e	$< 3 \cdot 10^{-6}$	ν_μ	$< 0,19$	ν_τ	$< 18,2$	0
Quarks						
u	1,5 - 4,5	c	$(1 - 1,4) \cdot 10^3$	t	$175 \cdot 10^3$	+ 2/3
d	5 - 8,5	s	80 - 155	b	$(4 - 4,5) \cdot 10^3$	- 1/3

Tabelle 3.1: Die wichtigsten physikalischen Eigenschaften der Spin-1/2-Teilchen Leptonen und Quarks [6]

Austauschteilchen	Kraft	Quelle	Masse [GeV]	Ladung [e ⁻]	Reichweite [m]
Photon	Elektro-Schwach	elektr. Ladung	0	0	∞
$W^{+/-}$	Elektro-Schwach	schwache Ladung	80	+/- 1	10^{-18}
Z	Elektro-Schwach	schwache Ladung	91	0	10^{-18}
8 Gluonen	Starke Kraft	Farbladung	0	0	10^{-15}

Tabelle 3.2: Die Spin-1 Eichbosonen und ihre Eigenschaften [6]

Symmetriebrechung die Massen der Eichbosonen. Durch die Selbstwechselwirkung des Feldes entsteht ein neues skalares Teilchen, das nach dem Autor Higgs-Teilchen genannt wird. Die Parameter dieses Teilchens sind bis auf die Masse durch das Modell vollständig beschrieben. Die Masse der Quarks und Leptonen wird über eine Yukawa-Kopplung mit dem Feld erzeugt. Bereits am Vorgängerexperiment LEP wurde intensiv nach dem Higgs-Teilchen gesucht; jedoch konnte es nicht entdeckt werden. Daraus ergibt sich eine untere Schranke für die Higgs-Masse von 114,4 GeV [17]. Eine obere Schranke von ≈ 1 TeV folgt aus theoretischen Überlegungen [19]. Der LHC-Speicherring ist durch seine hohe Schwerpunktsenergie so ausgelegt, dass er den gesamten Massenbereich zu Suche des SM-Higgs-Teilchens abdecken kann.

In der Minimal Supersymmetrischen Erweiterung des Standardmodells¹ [9] erhält jedes fundamentale Teilchen einen Partner, der in allen Quantenzahlen bis auf den Spin mit dem ursprünglichen Teilchen übereinstimmt. Vergleichbar mit dem SM-Higgsmechanismus erhalten die Teilchen ihre Massen durch die Einführung von diesmal zwei Isospin-Doublet-Feldern, die getrennt die Massen der up- und down-artigen Fermionen erzeugen. Von den acht Freiheitsgraden des Feldes werden drei durch die Massenerzeugung der $W^\pm$ - und Z-Bosonen absorbiert. Die verbleibenden fünf Freiheitsgrade bilden zwei skalare Higgs-teilchen h^0 und H^0 , ein pseudoskalares Teilchen A^0 und zwei geladene Bosonen $H^\pm$. Die Eigenschaften dieser Teilchen sind abhängig voneinander, so dass die fünf Higgs-Teilchen durch zwei Parameter beschrieben werden können. Üblicherweise werden die Masse M_A

¹kurz MSSM

des pseudoskalaren A^0 -Teilchens und $\tan \beta$, der das Verhältnis der beiden Vakuumerwartungswerte v_u und v_d der Higgsfelder beschreibt, als die beiden unabhängigen Parameter gewählt.

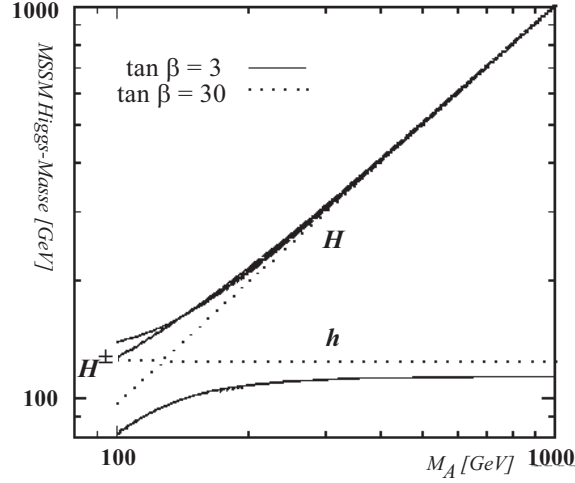


Abbildung 3.1: Masse der beiden leichtesten MSSM-Higgs-Teilchen h und H in Abhängigkeit von der Masse des A^0 -Teilchens für zwei unterschiedliche $\tan \beta$ -Werte von 3 und 30 [16]

Als Beispiel zeigt Abbildung 3.1 die Masse der beiden skalaren Higgs-Teilchen h und H in Abhängigkeit von M_A für zwei unterschiedliche $\tan \beta$ -Werte. Die Masse des leichtesten MSSM-Higgsteilchens h liegt nach diesen Berechnungen immer unterhalb einer Schwelle von etwa 130 GeV, unabhängig von M_A oder $\tan \beta$. Damit liegt die Masse des Teilchens innerhalb des Energiebereichs des LHC-Beschleunigers.

3.3 Die Higgssuche mit ATLAS

Die Suche nach dem SM-Higgs-Teilchen lässt sich in drei Schritte aufteilen:

- die Produktion des Higgs-Teilchens
- die Zerfallskanäle des Teilchens
- die eindeutige Nachweisbarkeit der Zerfallskanäle im Detektor.

Die Produktion des Higgs-Teilchens geschieht auf Grund der Yukawa-Kopplung, die proportional zur Masse des koppelnden Teilchen ist, fast ausschließlich über das top-Quark und die schweren Vektorbosonen $W^\pm$ und Z . Die vier dominanten Produktionskanäle, die als Feynmann-Diagramme in Abbildung 3.2 dargestellt sind, lauten [16]:

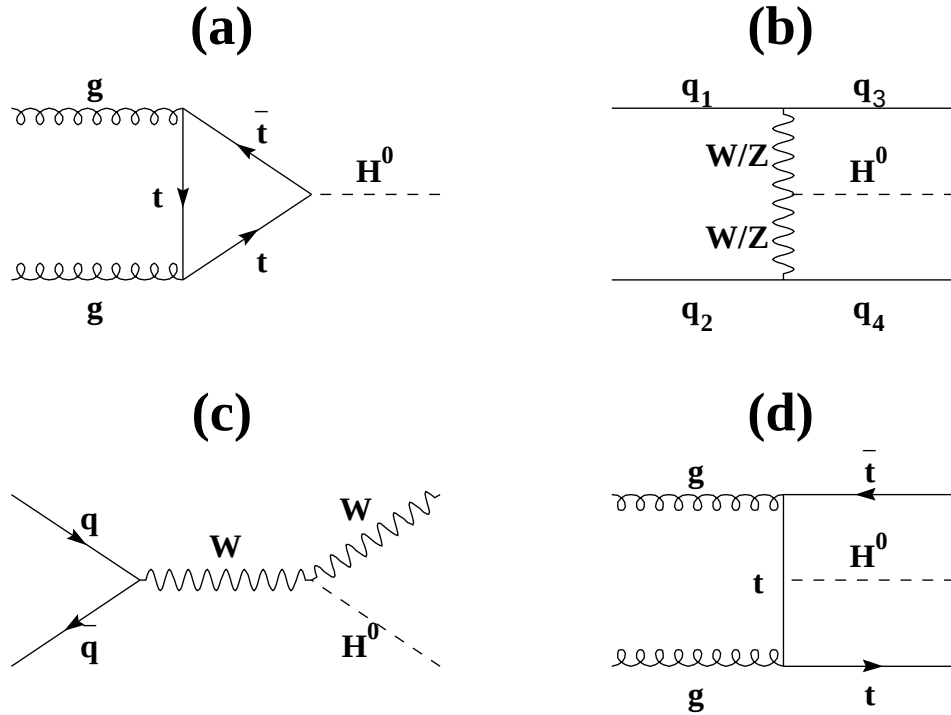


Abbildung 3.2: Produktionskanäle des Higgs-Teilchens: a) Gluon-Gluon-Fusion
 b) WW/ZZ-Fusion c) Assoziierte Produktion mit W/Z d) Assoziierte Produktion mit $Q\bar{Q}$

- $gg \rightarrow H$ (Gluon-Gluon Fusion)
- $VV \rightarrow H$ (WW/ZZ Fusion)
- $q\bar{q} \rightarrow V + H$ (assoziierte Produktion mit W/Z)
- $gg, q\bar{q} \rightarrow Q\bar{Q} + H$ (assoziierte Produktion mit $Q\bar{Q}$)

In Abbildung 3.3 (links) sind die Produktionswirkungsquerschnitte als Funktion der Higgs-Masse aufgetragen. Für den gesamten interessanten Higgsmassenbereich von 100 GeV bis zu 1 TeV ist die Gluonfusion der dominierende Produktionsprozess mit fast einer Größenordnung über der Vektorbosonenfusion. Die assoziierten Produktionen des Higgs liegen nochmals ein bis zwei Größenordnungen unter der Gluonfusion.

Die Zerfallskanäle des Higgs sind sehr stark massenabhängig. Für den Bereich unter 130 GeV dominiert der Zerfall in $b\bar{b}$ -Paare, oberhalb dieser Grenze zerfällt das Higgs hauptsächlich in W^+W^- -Paare. Oberhalb der $t\bar{t}$ -Schwelle steigt die Top-Produktion sprunghaft an und erreicht einen Anteil von etwa 20% bei 450 GeV. Das Verzweungsverhältnis der einzelnen Zerfallskanäle gegen die Masse des Higgs-Teilchens ist in Abbildung 3.3 (rechts) aufgezeichnet.

Für Higgs-Massen oberhalb von 130 GeV ist der Nachweis des Higgs-Teilchens relativ einfach. Hier existiert der „goldene“ Zerfallskanal $H \rightarrow ZZ^{(*)} \rightarrow 4l^{\pm}$ mit $l = e, \mu$. Der

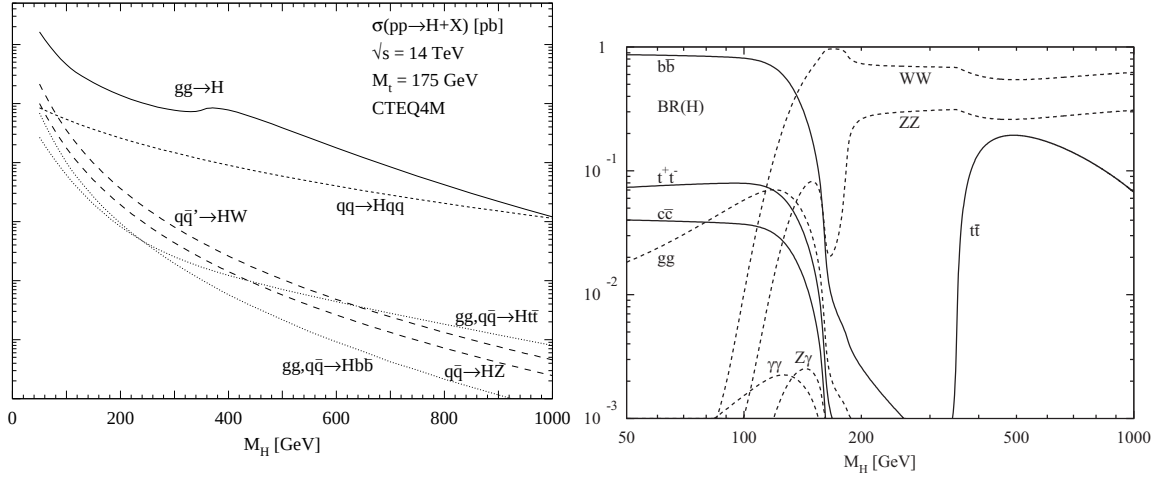


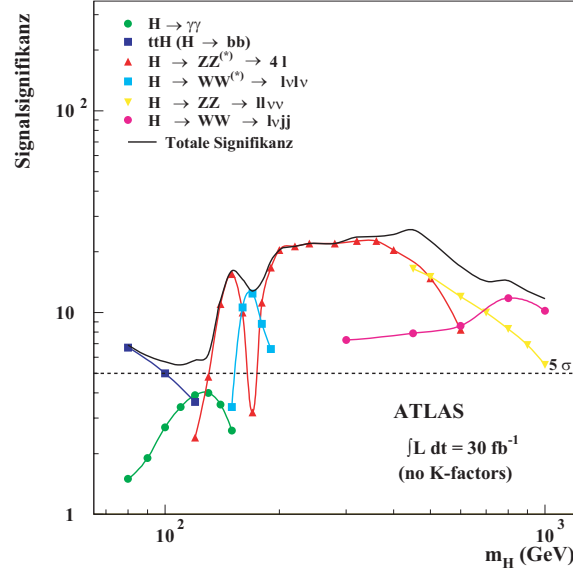
Abbildung 3.3: links) Produktionswirkungsquerschnitte für das Higgs-Teilchen. (rechts) Verzweigungsverhältnisse des Higgs-Teilchens aufgetragen gegen die Higgs-Masse [16].

Untergrund dieses Kanals setzt sich hauptsächlich aus dem irreduziblen Anteil $pp \rightarrow ZZ^{(*)}, Z\gamma^{*}$ und dem reduzierbaren Anteil $t\bar{t} \rightarrow WWb\bar{b}$ und $Zb(b)$ zusammen. In diesem Kanal ist es möglich, die Higgs-Masse bis zu einer Grenze von etwa 500 GeV bei einer integrierten Luminosität von $\int L = 100 \text{ fb}^{-1}$ zu messen. Dies entspricht einem Jahr LHC-Laufzeit bei Designluminosität. Nimmt man die Kanäle $H \rightarrow ZZ \rightarrow \nu\bar{\nu}l^{+}l^{-}$ und $H \rightarrow WW \rightarrow \nu\bar{\nu}lj\bar{j}$ hinzu, lässt sich die Higgs-Suche bis in die Größenordnung von 1 TeV ausweiten.

Unterhalb von 130 GeV ist die Analyse weitaus schwieriger. Der dominante Zerfallskanal $H \rightarrow b\bar{b}$ wird durch den großen QCD-Untergrund völlig überdeckt. Das Verzweigungsverhältnis für die beiden Vektorbosonkanäle WW und ZZ sind unterhalb ihres kinematischen Limits mit einem virtuellen Teilchen zu klein um eine Rolle zu spielen. Übrig bleibt der Zerfallskanal $H \rightarrow \gamma\gamma$ mit dem sehr kleinen Verzweigungsverhältnis von 10^{-3} und $H \rightarrow \tau\tau$. Dieser Zerfallskanal ist aber auf Grund des großen Hadronuntergrundes sehr schwierig zu analysieren.

Eine Zusammenfassung der Entdeckungskanäle zeigt Abbildung 3.4. Hier ist die Signifikanz in σ für den gesamten interessanten Massenbereich des Higgs-Teilchens bei einer integrierten Luminosität von 30 fb^{-1} aufgetragen. Man erkennt, dass für alle möglichen Higgs-Massen eine Signifikanz von weit über 5σ erreicht werden kann, die per Konvention für eine Entdeckung des Teilchens notwendig ist. Damit sollte es möglich sein, mit Hilfe des ATLAS-Detektors innerhalb der ersten zwei Jahre seiner Laufzeit das SM-Higgs-Teilchen zu entdecken.

Im MSSM-Modell ist die Analyse der Higgszerfälle komplizierter, da die Eigenschaften der Higgs-Teilchen nicht nur von einem, sondern von zwei Parametern abhängig sind. Als Vorteil erweist sich, dass das leichteste Higgs-Teilchen h unter 130 GeV liegen muss und damit von LHC erzeugt werden kann. In Abhängigkeit von $\tan\beta$ kann es allerdings schwierig werden, ein MSSM h von dem Standardmodell H zu unterscheiden.



Abbildungung 3.4: Signifikanz der Entdeckungskanäle des Higgs bei einer integrierten Luminosität von 30 fb^{-1} (entspricht einem Jahr ATLAS-Laufzeit bei niedriger Luminosität und einem viertel Jahr bei hoher Luminosität) aufgetragen gegen die Higgsmasse [11]

3.4 Aufbau des ATLAS-Detektors

Der Aufbau des ATLAS-Detektors entspricht dem eines Zwiebelschalenmodells. Die einzelnen Subdetektoren umschließen den Wechselwirkungspunkt möglichst vollständig in alle Raumrichtungen und die Abfolge der Subdetektoren erfolgt in einzelnen Lagen.

Abbildungung 3.5 zeigt den Aufbau des ATLAS-Detektors. Die äußerste Lage bildet das Myonspektrometer, das sich zur Impulsmessung der Myonen in einem $0,5 \text{ T}$ starken, toroidalen Magnetfeld befindet. Im Anschluss daran befindet sich ein hadronisches und elektromagnetisches Kalorimeter zur präzisen Energiemessung der einzelnen Teilchen und Jets. Im Zentrum des Detektors liegt das zentrale Spursystem: der *Innere Detektor*, bestehend aus einem Übergangsstrahlungsspurdetektor, einem Streifendetektor und einem Pixeldetektor zur genauen Spurmessung der erzeugten geladenen Teilchen. Zur Impulsbestimmung der Teilchen umschließt ein 2 T starkes, solenoidales Magnetfeld den gesamten *Inneren Detektor*.

Der Detektor ist tonnenförmig aufgebaut mit einem Radius von 11 m und einer Länge von 25 m . Die dritte Lage des Myonspektrometers wird mit einem Abstand von 23 m vom Wechselwirkungspunkt an die Wände der ATLAS-Kammer montiert. Das Gesamtgewicht des Detektors beträgt etwa 7000 t .

Die grundlegenden Designkriterien des ATLAS-Detektors beruhen auf den folgenden Anforderungen [3]:

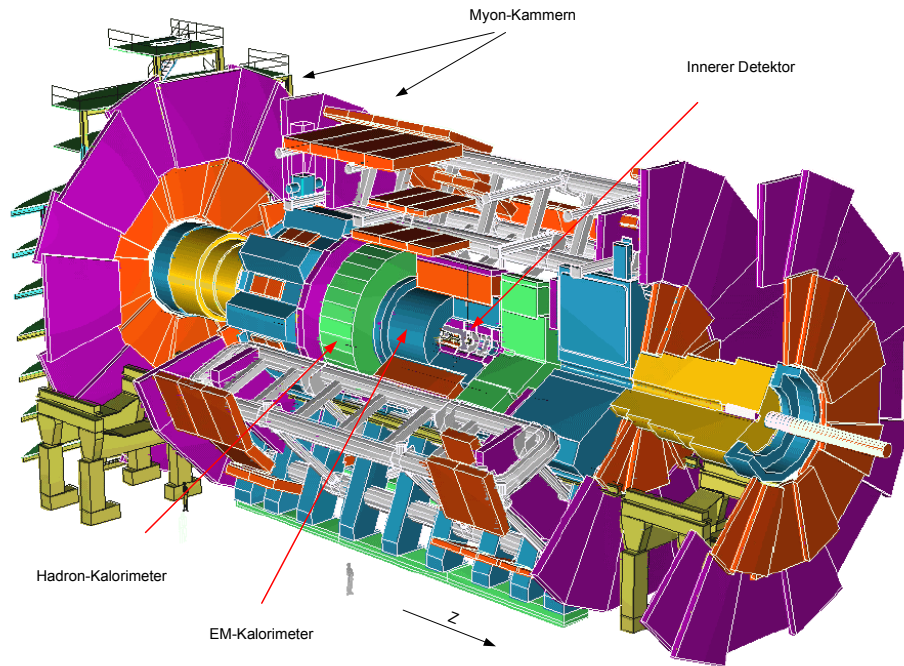


Abbildung 3.5: Aufbau der ATLAS-Detektors [3]

- ein den Wechselwirkungspunkt möglichst vollständig umschließendes Hadron-Kalorimeter zur genauen Messung der transversalen Energie von Jets und zur Bestimmung der fehlenden transversalen Energie von unbeobachteten Teilchen (E_T^{miss})
- eine hoch präzise Messung des Myonimpulses auch bei hohen Luminositäten mittels eines externen, eigenständigen Myon-Spektrometers
- eine effiziente Spurverfolgung der Teilchen bei hohen Luminositäten zur Leptonen-Impulsmessung, Elektron- und Photonidentifikation, Identifikation von τ -Leptonen und schweren Quarks sowie volle Rekonstruktionsmöglichkeiten bei niedrigeren Luminositäten
- ein großer Akzeptanzbereich in der Pseudorapidität² η und eine vollständige Umschließung des Wechselwirkungspunktes im Azimut ϕ
- die Möglichkeit, auf Teilchen mit niedrigem transversalen Impuls zu triggern und diese zu messen, um eine hohe Empfindlichkeit für die meisten physikalischen Prozesse an LHC zu erhalten.

3.4.1 Das Myon-Spektrometer

Das Myon-Spektrometer [23] identifiziert Myonen und misst deren Impuls. Daher werden die Eigenschaften dieses Subdetektors durch Prozesse mit Myonen im Endzustand

²definiert als: $\eta = \ln \tan \theta/2$ mit θ dem Polarwinkel des erzeugten Teilchens bezüglich der Strahlachse

bestimmt. Die wichtigsten dieser Prozesse sind:

- die Suche nach dem Higgs-Teilchen im Standardmodell und der supersymmetrischen Erweiterung:

$$h \rightarrow ZZ^* \rightarrow 4\mu$$

$$h, A, H \rightarrow \mu^+\mu^-$$

- der Nachweis supersymmetrischer Teilchen:

$$\tilde{g}, \tilde{q} \rightarrow \text{multi} - \mu + \text{Jets} + E_T^{\text{miss}}$$

- die Suche nach neuen schweren Eichbosonen:

$$Z' \rightarrow \mu^+\mu^-, W' \rightarrow \mu\nu$$

- die Untersuchung von B-Zerfällen in den Kanälen:

$$B_d^0 \rightarrow J/\psi K^0, J/\psi \rightarrow \mu^+\mu^-$$

$$B_s^0 \rightarrow \mu^+\mu^-$$

Die Aufgaben des Myon-Spektrometers sind zum einen die präzise Vermessung der Myon-Spuren, um daraus eine Impulsauflösung von einigen % bei einem transversalen Impuls bis zu $p_T = 1$ TeV zu erreichen, und zum anderen die Generierung eines p_T -selektiven Triggersignals zur Datenreduktion (siehe Kapitel 3.4.4).

Myonspektrometer		
Aufgabe	Präzise Vermessung der Myonspuren und Erzeugung des Myon-Triggers	
Detektorprinzip	Monitored Drift Tubes und unterschiedliche Arten von Multistrip Gas Chambers	
Anzahl	Zylinder-Multilagen	3
	Räder	jeweils 4
Dimensionen	Radius	5 - 10 m
	Länge	$\pm 7 - 21$ m
Ortsauflösung	z	$70 \mu\text{m}$
	ϕ	$(0,1 - 1)$ mrad
Impulsauflösung	$p_T < 100 \text{ GeV}$	2 %
	$p_T < 1 \text{ TeV}$	< 8 %
Anzahl Kanäle	CSC + MDT	67000 + 370000
	RPC + TGC	355000 + 440000

Tabelle 3.3: Eigenschaften des Myonspektrometers [23, 10]

Um die Anforderungen an eine hohe Ortsauflösung und einen schnellen Teilchennachweis zur Auswahl von physikalisch interessanten Zerfällen zu gewährleisten, werden insgesamt

3 Der ATLAS-Detektor

vier unterschiedliche Myonkammern eingesetzt, deren Aufbau in Abbildung 3.7 dargestellt ist.

Zur Präzisionsmessung werden hauptsächlich *Monitored Drift Tubes* (MDTs) eingesetzt. Diese bestehen aus einer Aluminiumröhre mit einem Durchmesser von 30 mm und einer Länge von 70 - 630 cm. Im Inneren der Röhre befindet sich ein Argon-Methan-Stickstoff-Gemisch unter einem Druck von 3 bar und ein Wolfram-Draht im Zentrum der Röhre. Die Auslese der MDTs erfolgt am Ende der Röhre. Diese Röhren werden zu Multilagen aus drei bzw. vier Röhrenlagen zusammengesetzt. Diese Multilagen werden auf der Vorder- und Rückseite einer Trägerstruktur angebracht und bilden so eine MDT-Kammer, wie sie in Abbildung 3.6 zu sehen ist. Durch die parallele Anordnung liefern die MDTs lediglich eine eindimensionale Ortsinformation. Diese Kammern werden in drei Lagen mit Abständen von 5 m, 7,5 m und 10 m tonnenförmig um den Detektor angeordnet. In Vorwärts- und Rückwärtsrichtung des Detektors befinden sich zusätzlich vier Räder aus MDT-Kammern, die die Messung der Myonenspuren für kleine Winkelbereiche abdecken. Die Kammern sind so ausgerichtet, dass die Röhren parallel zum toroidalen Magnetfeld verlaufen, um den Impuls der Myonen optimal messen zu können.

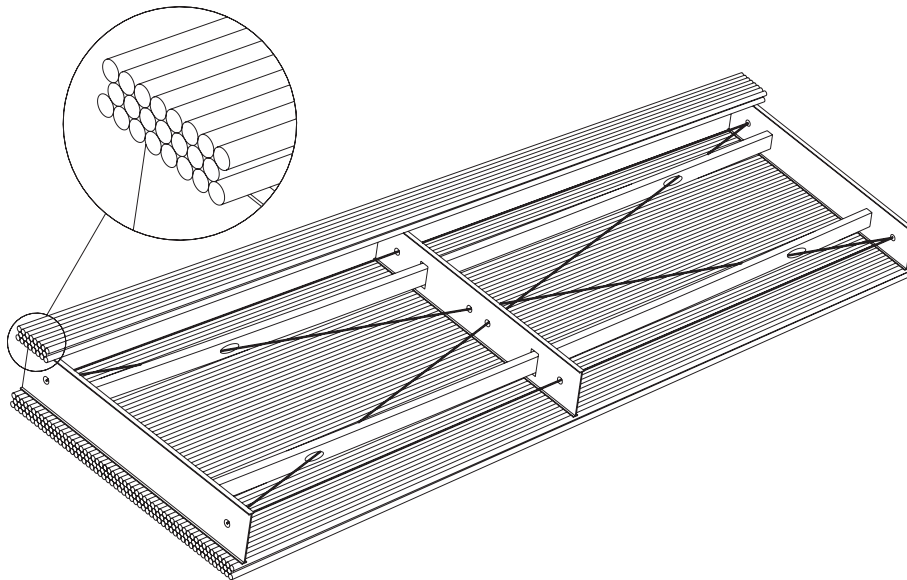


Abbildung 3.6: Aufbau einer Myon-Kammer aus jeweils drei Lagen MDTs auf der Ober- und Unterseite der Trägerstruktur [23]

Ergänzt werden die Messungen der MDTs durch einen *Cathode Strip Detector*, der die Messung der Spur der Myonen für sehr kleine Winkel zur Strahlachse übernimmt. Auf Grund der Nähe zum Wechselwirkungspunkt und der damit verbundenen sehr hohen Teilchenrate sind hier MDTs nicht einsetzbar. Die *Cathode Strip Chambers* (CSCs) funktionieren wie Multidrahtproportionalkammern, bei denen das Signal über die in Streifen segmentierten Kathoden abgegriffen wird.

Zur schnellen Triggersignalerzeugung sind auf den MDT-Kammern im Tonnenbereich *Resistive Plate Chambers* (RPCs) angebracht, die ein sehr schnelles Ansprechverhalten haben

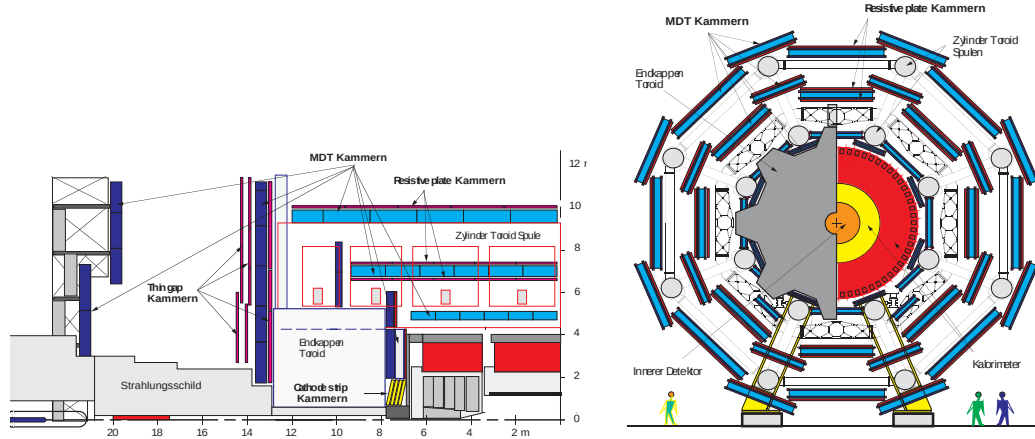


Abbildung 3.7: Aufbau des Myon-Spektrometers in der Seitenansicht (links) und in der Aufsicht (rechts)

und zusätzlich einen zweidimensionalen Spurpunkt des Teilchendurchgangs liefern, der die eindimensionale Ortsinformation der MDTs ergänzt. Im Vorwärtsbereich des Detektors werden *Thin Gap Chambers* (TGCs) als schnelle Triggerkammern eingesetzt.

3.4.2 Das Kalorimetersystem

Das Kalorimetersystem [22] setzt sich aus einem elektromagnetischen und einem hadronischen Kalorimeter zusammen. Das elektromagnetische Kalorimeter misst die Energie von Elektronen und Photonen sowie einen Teil der Energie des hadronischen Anteils von Jets. Die restliche Energie der Jets wird im hadronischen Kalorimeter gemessen. Um einzelne Jets voneinander trennen und deren Energie Teilchenspuren im *Inneren Detektor* und dem Myonspektrometer zuordnen zu können, benötigen die Kalorimeter zusätzlich eine Ortsauflösung der Energiemessung.

Die physikalischen Prozesse, die die Anforderungen an das elektromagnetische Kalorimeter festlegen, sind:

- die Suche nach dem Higgsteilchen in den Prozessen:

$$H \rightarrow \gamma\gamma$$

$$H \rightarrow ZZ^{(*)} \rightarrow 4e$$

- der Zerfall von möglichen supersymmetrischen Teilchen

$$\tilde{g}, \tilde{q} \rightarrow \text{Multi-Elektronen} + \text{Jets} + E_T^{\text{miss}}$$

- die Suche nach neuen schweren Eichbosonen:

$$Z' \rightarrow e^+e^-, W' \rightarrow e\nu(\text{TeV})$$

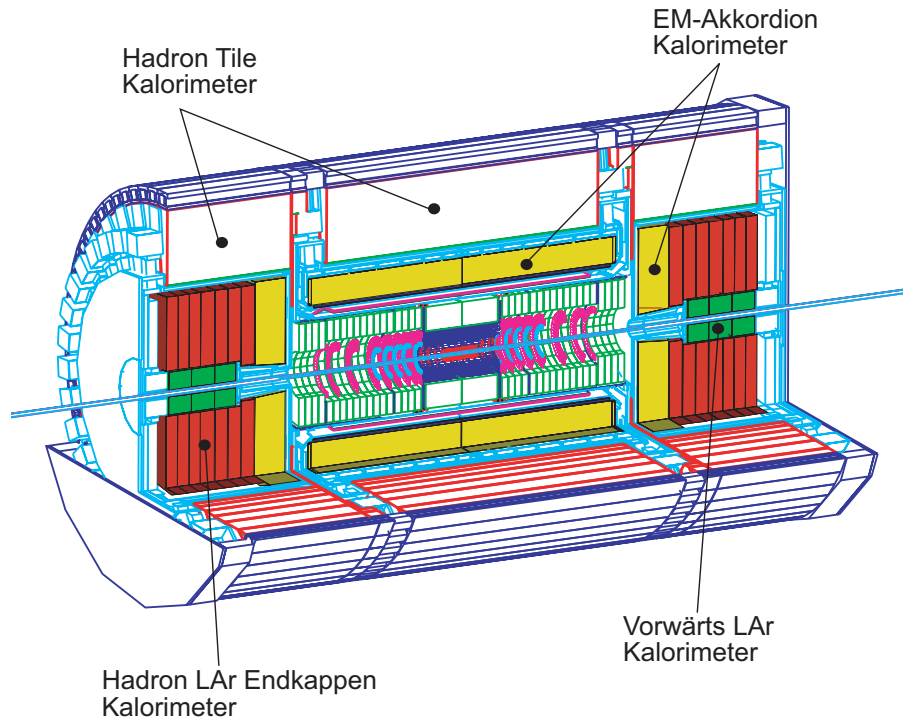


Abbildung 3.8: Aufbau der beiden Kalorimeter [22]

- Elektronen mit niedriger transversaler Energie E_T in der B-Physik: z.B.
 $B \rightarrow J/\Psi(ee)K^0$.

Die sich daraus ergebenden Anforderungen sind:

- ein großer Energiebereich von einigen GeV zum Nachweis von Elektronen mit niedriger Energie aus B-Zerfällen bis zu einigen TeV für Teilchen aus dem Zerfall von möglichen, bisher jedoch nicht entdeckten Eichbosonen
- eine gute Energieauflösung in der Größenordnung von einigen % zur genauen Messung der Higgs-, W- und top-Masse
- eine gute Winkelauflösung von einigen mrad
- eine hohe Nachweisgeschwindigkeit von einigen ns zur Triggerung von physikalisch interessanten Ereignissen (siehe Kap. 3.4.4).

Die physikalischen Prozesse für das Hadron-Kalorimeter sind für:

- die Higgs-Suche:
 $H \rightarrow ZZ(WW) \rightarrow lljj(l\nu jj)$
 $h, A, H \rightarrow t^+t^-, t \rightarrow Hb \rightarrow tnb$

- die SUSY-Teilchen:

$$\tilde{g}, \tilde{q} \rightarrow \text{Jets} + E_T^{\text{miss}}$$

- die Schweren Eichbosonen

$$Z'(W') \rightarrow jj.$$

Die Anforderungen, die sich daraus für das Hadron-Kalorimeter ergeben, sind bei kleinerer Winkelauflösung vergleichbar mit denen für das elektromagnetische Kalorimeter.

Abbildung 3.8 zeigt den Aufbau des Kalorimetersystems. Außen befindet sich das Hadron-Kalorimeter mit den Unterdetektoren Tile-Kalorimeter, Flüssig-Argon-Endkappen-Kalorimeter und Vorwärts-Flüssig-Argon-Kalorimeter. Das Hadron-Kalorimeter umschließt das elektromagnetische Kalorimeter mit den Flüssig-Argon-Akkordeon-Kalorimetern im tonnenförmigen Bereich und den beiden Endkappen.

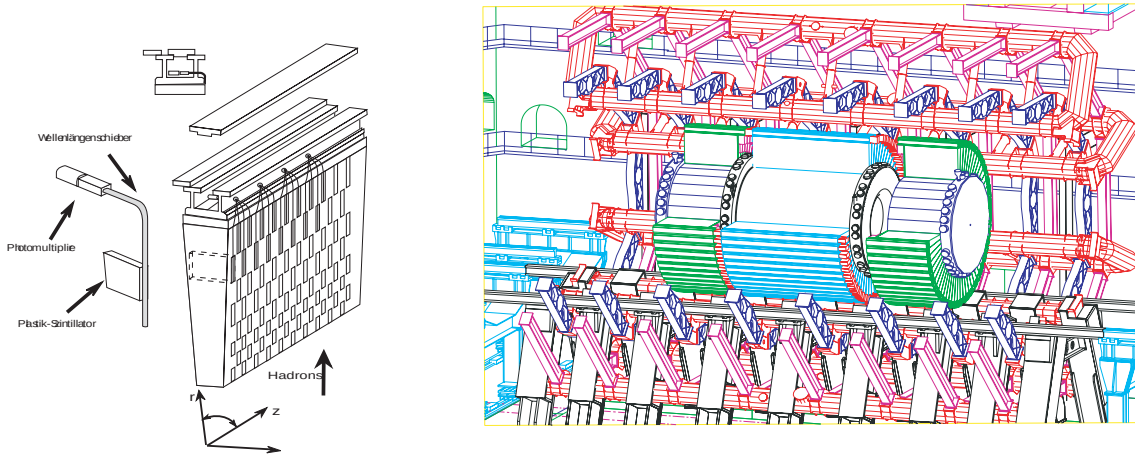


Abbildung 3.9: Schematische Ansicht einer Kachel des Tile-Kalorimeters (links) und der Aufbau des Tile-Kalorimeters aus diesen Kacheln (rechts) [22]

Als Detektoren werden ausschließlich Sampling-Kalorimeter eingesetzt, die sich hinsichtlich des Absorber- und Detektormaterials voneinander unterscheiden. Für das Tile-Kalorimeter wird als Absorbermaterial Stahl und Plastiksintillatoren als aktives Medium eingesetzt. Die Szintillatoren werden über Wellenlängenschieber und Photomultiplier ausgelesen. Die linke Abbildung 3.9 zeigt den Aufbau einer der Kacheln, aus denen das Tile-Kalorimeter aufgebaut wird. Auf dem rechten Bild erkennt man die Zusammensetzung des Tile-Kalorimeters aus den einzelnen Kacheln.

Für alle anderen Kalorimeterkomponenten wird flüssiges Argon als aktives Material verwendet, diese unterscheiden sich aber in der Geometrie und dem eingesetzten Absorbermaterial. So wird im elektromagnetischen Kalorimeter Blei, im hadronischen Kalorimeter Kupfer und Wolfram als Absorber eingesetzt. Abbildung 3.10 zeigt einen Querschnitt durch einen Sektor des EM-Kalorimeters. Das Besondere an diesem Kalorimeter ist die akkordeonförmige Abfolge des Bleiabsorbers und der Flüssig-Argon-Kanäle, die eine Auslese der Daten am Ende der Kanäle erlaubt.

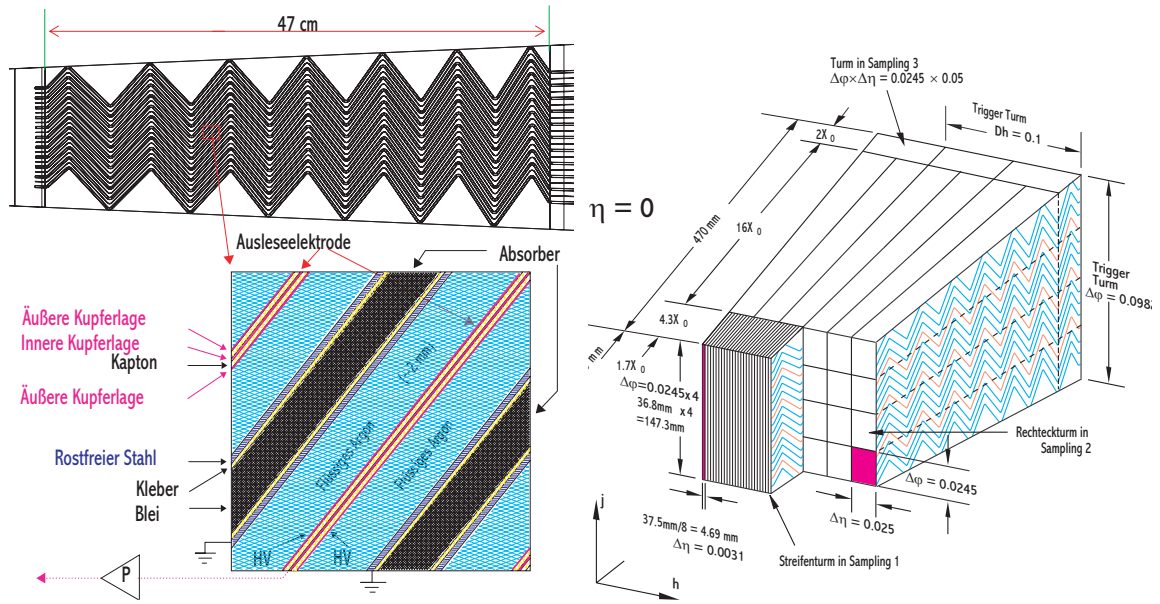


Abbildung 3.10: (links) Schematischer Aufbau einer Flüssig-Argon-Zelle mit Akkordeon-Auslesegeometrie. Eine Kalorimeterzelle setzt sich im Wechsel aus Kupferlagen, Kanälen für das flüssige Argon und Bleilagern zusammen, die am Ende der Struktur ausgelesen werden. (rechts) Zusammensetzung eines kompletten Turns aus unterschiedlich segmentierten Zellen. [22]

Das Kalorimetersystem		
Aufgabe	Ortsaufgelöste Energiemessung von Elektronen und Photonen (ECal) sowie Hadronen und Jets (HCal)	
Detektorprinzip	Sampling-Kalorimeter mit Flüssig-Argon (ECal + HCal) und Plastik (ECal) als aktives Material	
EM Kalorimeter		
Körnung ($\Delta\eta \times \Delta\phi$)	Zylinderlagen	$0,003 \times 0,1 - 0,05 \times 0,025$
	Endkappen	$0,003 \times 0,1 - 0,1 \times 0,1$
Strahlungslänge	$> 24 X_0$	
Energieauflösung	Photonen ($E_T = 50 \text{ GeV}$)	$< 1,6 \%$
	Elektronen ($E_T = 20 \text{ GeV}$)	$< 6 \%$
Dimension	Radius	1,15 m - 2,25 m
	Länge	13,14 m
Hadron-Kalorimeter		
Körnung ($\Delta\eta \times \Delta\phi$)		$0,1 \times 0,1 - 0,2 \times 0,1$
Wechselwirkungslänge	$> 11 \lambda$ bei $\eta = 0$	
Energieauflösung	σ/E	$< 0,1$
Dimension	Radius	2,28 m - 4,23 m
	Länge	11,46 m

Tabelle 3.4: Eigenschaften des Kalorimetersystems [22, 10]

3.4.3 Der Innere Detektor

Der Innere Detektor [21] ist das zentrale Spursystem von ATLAS. Er setzt sich aus drei eigenständigen Subdetektoren zusammen, die sich innerhalb eines 2 T starken, solenoidalen Magnetfeldes befinden. Seine Aufgabe besteht in der genauen Spurrekonstruktion der bei der primären Wechselwirkung entstandenen Teilchen und deren geladenen Zerfallsprodukten. Aus den Spurdaten lassen sich dann, mittels des Magnetfeldes, die Ladung und der Impuls der Teilchen sowie die sekundären Vertizes und die Stoßparameter bestimmen.

Daher sind die wichtigsten Prozesse, die die Eigenschaften des Spursystems festlegen:

- die Higgs-Suche:

$$H \rightarrow 4l$$

$$H \rightarrow b\bar{b}$$

- die Suche nach SUSY-Teilchen:

$$\tilde{g}, \tilde{q} \text{ Zerfälle}$$

- die B-Physik:

$$B_d^0 \rightarrow J/\Psi K^0, J/\Psi \rightarrow e(\mu)^+ e(\mu)^-$$

Auf Grund der unterschiedlichen Anforderungen hinsichtlich der Strahlenhärte, des Auflösungsvermögens, der Teilchenraten und des abzudeckenden aktiven Volumens in Abhängigkeit vom Abstand zum Wechselwirkungspunkt werden drei unterschiedliche Subdetektoren eingesetzt. Der Äußerste der drei Subdetektoren ist ein Übergangsstrahlungsspurdetektor mit einem Radius von 1,08 m, gefolgt von einem Silizium-Streifen-Detektor und einem Pixeldetektor. Der Aufbau der ersten beiden Detektoren wird in den folgenden Abschnitten beschrieben. Die Funktionsweise und der detaillierte Aufbau des Pixeldetektors ist ein zentraler Bestandteil der Arbeit und wird in Kapitel 5 behandelt.

Die Auflösung der wichtigsten Messungen des Spursystems für Myonen lässt sich in guter Näherung in einer einfachen Form $A \oplus B/p_T$ als Funktion des inversen Transversalimpulses p_T (GeV) parametrisieren [10]. Die Parametrisierungen sind für:

- den inversen Transversalimpuls

$$\sigma\left(\frac{1}{p_T}\right) \approx 0,36 \oplus \frac{13}{p_T \sqrt{\sin \theta}} \quad (TeV^{-1})$$

- den Winkel ϕ

$$\sigma(\phi) \approx 0,075 \oplus \frac{1,8}{p_T \sqrt{\sin \theta}} \quad (mrad)$$

3 Der ATLAS-Detektor

- den Kotangens des Winkels θ

$$\sigma(\cot \theta) \approx 0,70 \cdot 10^{-3} \oplus \frac{2,0 \cdot 10^{-3}}{p_T \sqrt{\sin^3 \theta}}$$

- den transversalen Stoßparameter d_0

$$\sigma(d_0) \approx 11 \oplus \frac{73}{p_T \sqrt{\sin \theta}} \quad (\mu m)$$

- den longitudinalen Stoßparameter z_0

$$\sigma(z_0) \approx 87 \oplus \frac{115}{p_T \sqrt{\sin^3 \theta}} \quad (\mu m)$$

Die Auflösung für Pionen ist mit der für Myonen vergleichbar. Die Auflösung für Elektronen weicht für die Spuren davon ab, bei denen Bremsstrahlung im Inneren Detektor aufgetreten ist.

Der Übergangsstrahlungsspurdetektor - TRT

Die kleinste eigenständige Detektorkomponente des Übergangsstrahlungsspurdetektors ist eine *Straw Tube*. Sie besteht aus einer aluminiumbeschichteten Kohlenstoff-Polyamid-Röhre mit einem Durchmesser von 4 mm und einer Länge bis zu 1,44 m. Im Inneren der Röhre befindet sich ein Wolfram-Rhenium-Draht mit einem Durchmesser von 30 μm . Die Röhre ist mit einem Gasgemisch aus 70 % Xe, 20 % CO_2 und 10 % CF_4 gefüllt. Über eine Driftzeitmessung erreicht eine einzelne Röhre eine Ortsauflösung senkrecht zur Röhrenachse von 170 μm . Insgesamt etwa 370.000 dieser *Straw Tubes* werden für den gesamten Übergangsstrahlungsdetektor verwendet. 50.000 davon werden im Tonnenbereich parallel zur Strahlachse eingebaut. Die restlichen 320.000 Röhren teilen sich auf jeweils 18 Räder in Vorwärts- und Rückwärtsrichtung des Detektors auf. Durch die große Anzahl von Röhren erzeugen ionisierende Teilchen eine quasi-kontinuierliche Spur mit etwa 30 Spurpunkten pro Teilchenbahn.

Der Raum zwischen den Röhren ist im Tonnenbereich mit Polypropylen/Polyethylenfasern und im Bereich der Räder mit PP/PET-Folien als Radiator für Übergangsstrahlung ausgefüllt. Übergangsstrahlung entsteht, wenn sich ein geladenes relativistisches Teilchen durch ein Material mit sich ändernder dielektrischer Konstante bewegt. Dies tritt insbesondere an der Grenzfläche zwischen zwei Medien auf. Die Energie der abgestrahlten Photonen ist dabei proportional zu $\beta = \frac{v}{c}$, d.h. diese Strahlung ist nur für hoch relativistische Teilchen wie $e^\pm$ relevant. Wird Übergangsstrahlung zusätzlich zum Signal des ursprünglichen Teilchens in den *Straw Tubes* nachgewiesen, dann ist dies ein Anzeichen für ein Elektron bzw. Positron, das das Signal ausgelöst hat. Diese Information wird zur Unterscheidung von Elektronen und Hadronen verwendet.

Übergangsstrahlungs-Detektor TRT		
Aufgabe	≈ 30 1D Spurpunkte pro geladenem Teilchen und e-ID	
Detektorprinzip	Straw Tubes mit PET/PP-Radiator	
Anzahl	Zylinder-Multilagen	3
	Räder	jeweils 19
Dimensionen	Radius	558 - 1080 mm
	Länge	± 3396 mm
Ortsauflösung	$r - \phi$	$170 \mu m$
	z	-
Trennkraft e/π	Pion-Unterdrückung ^a	> 50
Anzahl Kanäle	Zylinder	2×50000
	Räder	320000

^abei 90 % Effizienz für Elektronen mit einem p_T von 20 GeV

Tabelle 3.5: Eigenschaften des TRT-Übergangsstrahlungs-Detektors [21, 10]

Der Silizium-Streifendetektor - SCT

Der Silizium-Streifendetektor besteht aus vier Lagen im Zentralbereich und jeweils neun Rädern auf der Vorder- und Rückseite. Der gesamte Detektor hat eine Länge von ca. 2,8 m und einen Radius von 52 cm. Die Lagen und Räder werden aus einzelnen Streifenmodulen zusammgebaut. Ein Streifenmodul setzt sich aus vier einseitigen Silizium-Streifendetektoren zusammen, die in Paaren auf die Ober- und Unterseite einer thermisch leitenden Trägerstruktur mit einem Stereowinkel von 40 mrad aufgeklebt sind. Die Sensoren haben eine aktive Fläche von 6×6 cm² und eine Dicke von $300 \mu m$. Auf einem Sensor befinden sich 768 Streifen mit einem Streifenabstand von $80 \mu m$ bei einer Streifenlänge von 12 cm. Die Streifenmodule werden über 12 Auslesechips mit jeweils 128 Kanälen binär ausgelesen. Die Chips zeichnen sich durch eine hohe Verstärkung (50mV / fC) und eine schnelle Anstiegszeit (20 ns) aus.

Silizium-Streifen-Detektor SCT		
Aufgabe	> 3 Spurpunkte pro geladenem Teilchen	
Detektorprinzip	2 einseitige Silizium-Streifendetektoren	
Anzahl	Zylinder-Lagen	4
	Räder	jeweils 9
Dimensionen	Radius	300 - 520 mm
	Länge	± 2788 mm
Ortsauflösung	$r - \phi$	$23 \mu m$
	z	$500 \mu m$
Anzahl Kanäle	Zylinder	3200000
	Räder	3000000

Tabelle 3.6: Eigenschaften des SCT-Silizium-Streifen-Detektors [21, 10]

Der ATLAS-Pixeldetektor

Der ATLAS-Pixeldetektor ist die Komponente des *Inneren Detektors*, die sich am nächsten am Wechselwirkungspunkt befindet. Dadurch wird die Auflösung der Stoßparameter und die Identifikation von B's des *Inneren Detektors* hauptsächlich durch den Pixeldetektor bestimmt. Der ATLAS-Pixeldetektor ist ein zentraler Bestandteil der Arbeit und wird daher in Kapitel 5 gesondert vorgestellt.

3.4.4 Das ATLAS-Triggersystem

Auf Grund der hohen Wechselwirkungsrate von 40 MHz und der hohen Anzahl von im Mittel 1000 Spuren pro kollidierendem Protonenpaket ist die Rohdatenmenge im ATLAS-Experiment mit 60 TB/s so groß, dass sie nicht komplett gespeichert werden kann. Daher verwendet ATLAS ein dreistufiges Triggersystem [24], um die physikalisch interessanten Daten aus dem Untergrund herauszufiltern und nur diese zur späteren Analyse zu speichern. Die Schwierigkeit besteht darin, die interessanten Daten zu erkennen und die Selektionskriterien so weit zu fassen, dass „Neue Physik“ nicht als Untergrund deklariert wird und für die spätere Analyse verloren geht.

Niedrige Luminosität	Hohe Luminosität
Myon-Spektrometer	
$> 6 \text{ GeV}$	$> 20 \text{ GeV}$
	2 Spuren $> 6 \text{ GeV}$
EM-Kalorimeter	
1 Spur $> 20 \text{ GeV}$	1 Spur $> 30 \text{ GeV}$
2 Spuren $> 15 \text{ GeV}$	2 Spuren $> 20 \text{ GeV}$
Hadron-Kalorimeter	
1 Jet $> 180 \text{ GeV}$	1 Jet $> 290 \text{ GeV}$
3 Jets $> 75 \text{ GeV}$	3 Jets $> 130 \text{ GeV}$
4 Jets $> 55 \text{ GeV}$	4 Jets $> 55 \text{ GeV}$
1 Jet $> 50 \text{ GeV} + \text{f.E.}^a > 50 \text{ GeV}$	1 Jet $> 100 \text{ GeV} + \text{f.E.} > 100 \text{ GeV}$
$\tau > 20 \text{ GeV} + \text{f.E.} > 30 \text{ GeV}$	$\tau > 60 + \text{f.E.} > 60 \text{ GeV}$
	Myon $> 10 \text{ GeV} + \text{EM-Kal} > 15 \text{ GeV}$

^afehlende Energie

Tabelle 3.7: Triggerkriterien für den Level-1 Trigger aufgeteilt nach niedriger und hoher Luminosität [25]

Die erste Triggerstufe, der so genannte Level-1-Trigger, verwendet die schnellen Datensignale der Kalorimeter und der Triggerkammern des Myonspektrometers. Anhand vorher festgelegter Triggerkriterien, die in Tabelle 3.7 aufgeführt sind, entscheiden speziell entwickelte Triggerprozessoren, ob die Daten an die zweite Triggerstufe weitergeleitet werden

sollen oder gelöscht werden können. $2,5 \mu\text{s}$ nach der untersuchten Protonenkollision löst der Triggerprozessor einen Trigger aus, wenn eine oder mehrere der Schnittbedingungen erfüllt sind. Dieser Trigger wird an alle Subdetektoren verteilt, die daraufhin die lokal gespeicherten Trefferdaten, die zu diesem Ereignis gehören, ausgeben. Erfolgt der Trigger nicht nach $2,5 \mu\text{s}$, so werden die Daten gelöscht. Die Speicher in den einzelnen Subdetektoren müssen so groß sein, dass die Daten von mindestens hundert weiteren Protonenkollisionen gespeichert werden können, die innerhalb der $2,5 \mu\text{s}$ anfallen.

Der Level-1-Trigger reduziert die Datenrate von 40 MHz auf 75 kHz. Neben der Auswahl der wichtigen Ereignisse identifizieren die Level-1-Triggerprozessoren zusätzlich die in den Detektoren interessanten Regionen (ROIs). Diese ROIs werden an die Level-2-Triggerprozessoren weitergeleitet, die Zugriff auf die gesamten Detektordaten haben. Die Ereignisse werden innerhalb der ROIs rekonstruiert und nach zusätzlichen Kriterien selektiert. Mit einer Rate von etwa 1 kHz gelangen die Daten danach in den Level-3-Trigger, der die gesamten Datensätze des ATLAS-Detektors zur Berechnung verwendet. Die vollständigen Ereignisse werden mit weiteren Auswahlkriterien verglichen und mit etwa 200 Hz auf Festplatten zur späteren Analyse gespeichert. Abbildung 3.11 zeigt den Datenfluss im Triggersystem. Die gespeicherte Datenmenge liegt nach dem Triggersystem zwischen 10-300 MB pro Sekunde oder etwa 3 PB pro Jahr.

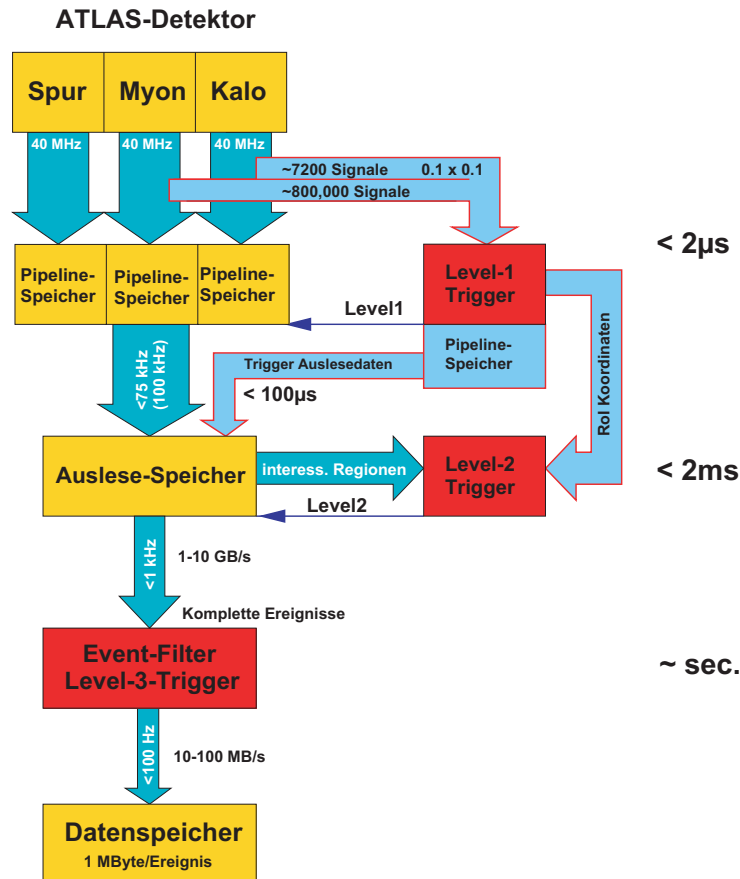


Abbildung 3.11: Datenfluss des ATLAS-Triggersystems, nach [24].

4 Signalentstehung in Silizium-Sensoren

Im ATLAS-Experiment wechselwirken hauptsächlich geladene Teilchen mit den Silizium-Sensoren des ATLAS-Pixeldetektors. Die Energie, die dabei im Sensor deponiert wird erzeugt Elektron-Loch-Paare, die als Ladungssignal nachgewiesen werden. Die folgenden Kapitel beschreiben zunächst die Wechselwirkung der geladenen Teilchen mit Materie. Danach wird der prinzipielle Aufbau von Silizium-Sensoren erläutert und die Auswirkung von Strahlenschäden auf Sensoren und Elektronik dargelegt. Da γ -Quellen im Labor zur Untersuchung der Sensoren und der Ausleseelektronik eingesetzt werden, wird die Wechselwirkung von niederenergetischen Photonen mit Silizium zum Schluss beschrieben.

4.1 Durchgang von geladenen Teilchen durch Materie

Beim Durchgang von geladenen Teilchen durch Materie spielen eine Reihe unterschiedlicher Prozesse eine Rolle [26]:

- inelastische Stöße mit den Hüllenelektronen
- elastische Stöße mit den Atomkernen
- Cherenkov-Strahlung
- Kernreaktionen
- Bremsstrahlung

Auf Grund der statistischen Natur der Stoßprozesse lässt sich nur ein mittlerer Energieverlust der Teilchen angeben. Dieser wird für schwere, geladene Teilchen von der Bethe-Bloch-Gleichung beschrieben, die den mittleren Energieverlust pro Wegstrecke angibt [26]:

$$-\left\langle \frac{dE}{dx} \right\rangle = 2\pi N_a r_e^2 m_e c^2 \rho \frac{Z}{A} \frac{z^2}{\beta^2} \left[\ln\left(\frac{2m_e \gamma^2 v^2 W_{max}}{I^2}\right) - 2\beta^2 - \delta - 2\frac{C}{Z} \right]$$

mit:

4 Signalentstehung in Silizium-Sensoren

$$2\pi N_a r_e^2 m_e c^2 = 0,1535 \text{ MeV cm}^2 / g$$

r_e : klassischer Elektronenradius = $2,817 \cdot 10^{-13} \text{ cm}$

m_e : Elektronenmasse

N_a : Avogadrozahl $6,022 \cdot 10^{23} \text{ mol}^{-1}$

I : mittleres Anregungspotential

Z : Atomzahl des Absorbermaterials

A : Atomgewicht des Absorbermaterials

ρ : Dichte des Absorbermaterials

z : Ladung des einfallenden Teilchens in e

β = v/c des einfallenden Teilchens

γ = $1/\sqrt{1-\beta^2}$

δ : Dichtekorrekturen

C : Hüllenkorrekturen

W_{max} : maximaler Energietransfer bei einem Stoß

$$\simeq 2m_e c^2 \beta^2 \gamma^2 \text{ für } M \gg m_e$$

Abbildung 4.1 zeigt den mittleren Energieverlust für einige geladene Teilchen in Silizium. Für eine kinetische Energie, die etwa 3,5-mal über der Ruhe-Energie der Teilchen liegt, erreicht der mittlere Energieverlust ein Minimum von 3,88 MeV/cm unabhängig von der Teilchenart. Für höhere Energien steigt der mittlere Energieverlust zunächst logarithmisch an und erreicht dann ein Plateau von 20 % über dem Minimum. Der Anstieg des Energieverlusts zu höheren Energien ist nach dem Minimum so gering, dass man alle Teilchen mit einer Energie größer der 3,5-fachen Ruheenergie als Minimal-Ionisierende-Teilchen bzw. *MIPs* bezeichnet.

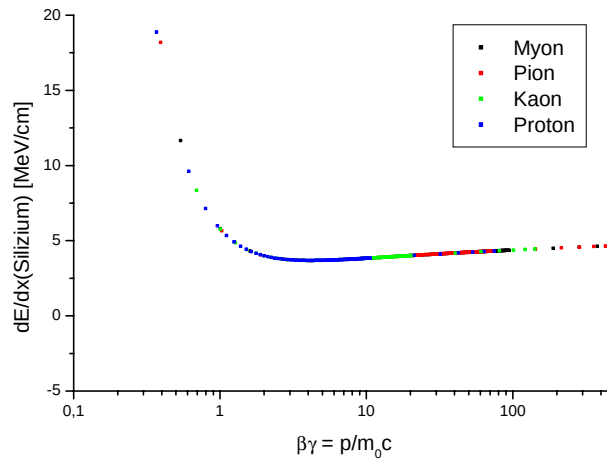


Abbildung 4.1: Energieverlust pro Wegstrecke von vier unterschiedlichen Teilchen aufgetragen gegen $\beta\gamma$, berechnet nach [26]

Der Energieverlust von MIPs in Silizium erfolgt in so genannten *Clustern* entlang ihrer Wegstrecke durch den Sensor. Die dabei abgegebene Energie ist im Vergleich zur kinetischen Energie der Teilchen so gering, dass die späteren Energiemessungen in den Kalorimetern durch den Siliziumsensor kaum gestört werden. Daher eignen sich diese als Vertexdetektoren nahe am Wechselwirkungspunkt.

Die Bethe-Bloch-Gleichung ist für das leichte Elektron unvollständig, da sie weder die Bremsstrahlung noch die spezielle Kinematik bei Stoßprozessen mit identischen Teilchen berücksichtigt. So ist für hohe Energien der Energieverlust nicht wie für schwere Teilchen beschränkt, sondern steigt annähernd linear durch Bremsstrahlungsverluste an. Für eine tiefergehende Beschreibung dieses Spezialfalls sei auf die entsprechende Literatur [26] verwiesen.

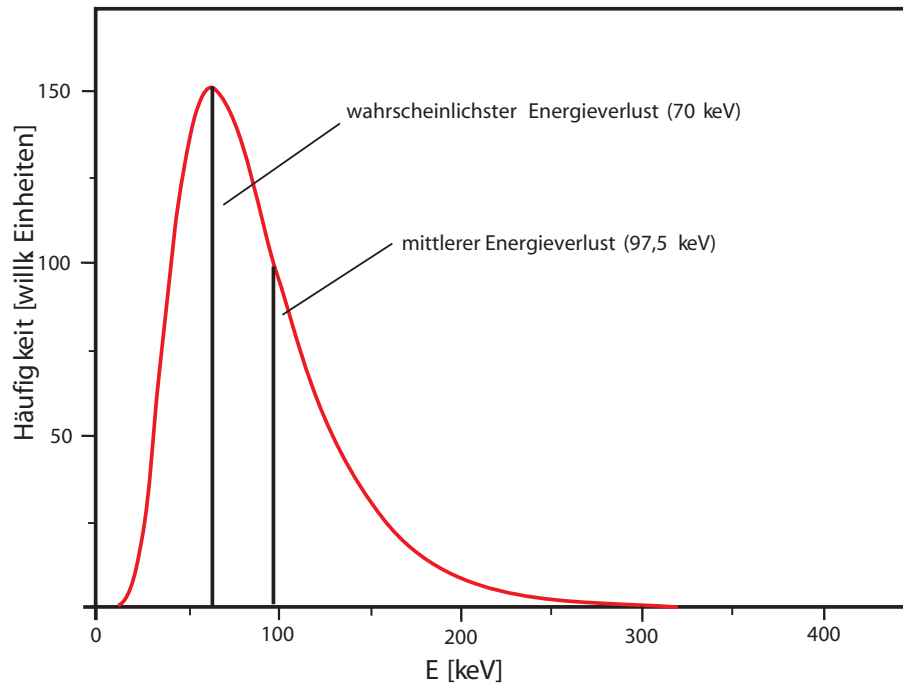


Abbildung 4.2: Häufigkeitsverteilung des Energieverlustes eines MIPs in 250 μm dickem Silizium (Landau-Verteilung), nach [26].

Die Energieverteilung unterliegt starken Schwankungen um den durch die Bethe-Bloch-Gleichung angegebenen Mittelwert. Insbesondere für dünne Detektoren, wie es für den 250 μm dicken Pixelsensor der Fall ist, weicht die Verteilung von einer Gauß-Verteilung stark ab. So liegt der wahrscheinlichste Energieverlust von MIPs im ATLAS-Pixeldetektor mit 70 keV weit unterhalb des Mittelwerts der Verteilung bei 97,5 keV. Zusätzlich hat die Verteilung einen Ausläufer zu hohen Energien (s. Abb. 4.2), der von so genannten δ -Elektronen stammt. Die δ -Elektronen werden durch harte Stöße mit den einfallenden Teilchen erzeugt und erhalten dabei so viel Energie, dass sie selbst wieder andere Elektronen ionisieren können. Diese Energieverteilung wurde erstmals von Landau [43] beschrieben und wird als Landau-Verteilung bezeichnet.

4.2 Silizium als Sensormaterial

Die im Silizium-Sensor deponierte Energie hebt Elektronen aus dem Valenzband in das Leitungsband des Halbleiters und erzeugt Elektron-Loch-Paare, die durch ein von au-

4 Signalentstehung in Silizium-Sensoren

ßen angelegtes elektrisches Feld getrennt werden können. Die dazu benötigte Energie pro Elektron-Loch-Paar beträgt im Mittel 3,61 eV, ist also etwa 3-mal so groß wie die Bandlücke von $E_g = 1,17 - \frac{(4,33 \cdot 10^{-4})T^2}{T+636} \approx 1,12 \text{ eV}$ bei 300° K. Die restlichen 2/3 der Energie gehen in Phononanregungen des Gitters [27].

In Silizium können Elektronen durch thermische Anregung vom Valenzband ins Leitungsband gelangen. Die Elektronendichte im Leitungsband lässt sich aus der Dichte der erlaubten Energiezustände im Leitungsband $N(E)$ und der Energieverteilung $F(E)$ beschreiben. $F(E)$ ist dabei durch die Fermi-Dirac-Verteilungsfunktion gegeben [27]:

$$F(E) = \frac{1}{1 + e^{(E-E_F)/kT}} \quad (4.1)$$

mit k der Boltzmannkonstanten, T der Temperatur in Kelvin und E_F dem Fermi-niveau, an dem die Besetzungswahrscheinlichkeit genau 50 % beträgt.

Die Elektronendichte n im Leitungsband ist dann:

$$n = \int N(E)F(E)dE = \underbrace{2 \left(\frac{2\pi m_n kT}{h^2} \right)^{3/2}}_{N_C} e^{-\frac{E_C-E_F}{kT}} \quad (4.2)$$

mit N_C der effektiven Zustandsdichte im Leitungsband $= 2,8 \cdot 10^{19} \text{ cm}^{-3}$ bei 300° K in Silizium und E_C der niedrigsten Energie des Leitungsbandes.

Equivalent gilt für die Zustandsdichte der Löcher p im Valenzband:

$$p = \underbrace{2 \left(\frac{2\pi m_p kT}{h^2} \right)^{3/2}}_{N_V} e^{-\frac{E_F-E_V}{kT}} \quad (4.3)$$

mit N_V der effektiven Zustandsdichte im Valenzband $= 1,04 \cdot 10^{19} \text{ cm}^{-3}$ bei 300° K in Silizium und E_V der höchsten Energie des Valenzbandes.

Aus den beiden Gleichungen lässt sich das Fermi-Niveau zu

$$E_F = E_i = \frac{E_C + E_V}{2} + \frac{kT}{2} \ln \left(\frac{N_V}{N_C} \right) \quad (4.4)$$

berechnen. Bei Raumtemperatur ist der zweite Term der Gleichung vernachlässigbar, so dass das Fermi-Niveau etwa in der Mitte der Bandlücke liegt.

Berechnet man nun die Anzahl von Elektronen im Leitungsband bei Raumtemperatur, so erhält man $1,12 \cdot 10^{10}$ Elektronen/cm³ bzw. 55.800 Elektronen/0,005 mm³ (0,005 mm³ $\equiv$ Pixelvolumen). Diese thermisch generierten Elektronen unterliegen statistischen Schwankungen und überlagern die Elektron-Loch-Paare, die durch einen Teilchendurchgang erzeugt werden.

Um das Signal/Rausch-Verhältnis zu verbessern, verwendet man in der Regel eine Diodenübergang anstelle von intrinsischem Silizium. Dazu dotiert man Silizium mit Fremdatomen aus der dritten bzw. fünften Hauptgruppe und bringt unterschiedlich dotiertes Material in Kontakt. Atome der fünften Hauptgruppe wie Stickstoff, Phosphor und Arsen, haben in der äußersten Elektronschale ein Elektron mehr als Silizium. Dieses Elektron ist im Siliziumgitter nur leicht gebunden und liegt energetisch nur knapp unterhalb der Bandkante des Leitungsbandes. Bereits kleine thermische Anregungen reichen aus, um es in das Leitungsband zu heben, in dem es frei beweglich ist. Ab einer Temperatur von etwa 150° K sind alle zusätzlichen Elektronen der Fremdatome im Leitungsband. Man bezeichnet daher die Elemente der fünften Hauptgruppe als Donatoren und so dotiertes Silizium als n-Silizium. Der umgekehrte Fall tritt bei der Dotierung mit Elementen der dritten Hauptgruppe (Bor, Aluminium, Gallium, Indium und Thallium) auf. Hier entstehen frei bewegliche positiv geladene Fehlstellen im Gitter, so genannte Löcher. Daher bezeichnet man diese Elemente als Akzeptoren und das so dotierte Silizium als p-Silizium. Die Dotierung führt zu einer Verschiebung des Fermi-niveaus zu den entsprechenden Bandkanten. Typische Dotierungskonzentrationen liegen zwischen 10^{15} und 10^{19} Fremdatome pro cm³ und sind damit um mehrere Zehnerpotenzen größer als die intrinsische Anzahl von freien Elektronen und Löchern. Mit einer Zunahme der freien Ladungsträger einer Polarität nimmt die entsprechend andere Polarität ab. Dieser Zusammenhang wird durch das Massenwirkungsgesetz beschrieben [27]:

$$np = n_i^2 = N_C N_V e^{\left(-\frac{E_g}{kT}\right)} \quad (4.5)$$

mit n_i der intrinsischen Zustandsdichte.

Bringt man p- und n-dotiertes Silizium in einem Gedankenexperiment miteinander in Kontakt, so entsteht ein Diffusionsstrom auf Grund des Konzentrationsgefälles zwischen den beiden Materialien. Elektronen wandern aus der n- in die p-Zone und umgekehrt Löcher von der p- in die n-Zone. Dadurch entsteht ein elektrisches Feld E , das einen Driftstrom auslöst, der dem Diffusionsstrom entgegengerichtet ist. Im thermischen Gleichgewicht sind diese beiden Ströme gleich. Die diffundierten Ladungsträger rekombinieren und es entsteht eine depletierte Zone, in der keine freien Ladungsträger mehr vorhanden sind.

Der Verlauf des elektrischen Feldes, die Größe der Diffusionsspannung und die Breite der depletierten Zone lassen sich aus der Poisson-Gleichung [27]

$$\frac{d^2\Psi}{dx^2} = -\frac{dE}{dx} = -\frac{q}{\epsilon_0\epsilon_r}(N_D - N_A + p - n) \quad (4.6)$$

4 Signalentstehung in Silizium-Sensoren

mit ϵ_0 der elektrischen Feldkonstante, ϵ_r der Dielektrizitätskonstante, $N_{D/A}$ der Donator- bzw. Akzeptorkonzentration berechnen.

Das elektrische Feld ergibt sich zu

$$E(x) = \begin{cases} -\frac{qN_A}{\epsilon_0\epsilon_r}(x + x_p) & : -x_p \leq x < 0 \\ \frac{qN_D}{\epsilon_0\epsilon_r}(x - x_n) & : 0 < x \leq x_n \end{cases}, \quad (4.7)$$

die Diffusionsspannung

$$V_{diff} = \frac{kT}{q} \ln \frac{N_A N_D}{n_i^2} \quad (4.8)$$

und die Breite der depletierten Zone W

$$W = \sqrt{\frac{2\epsilon_0\epsilon_r}{q} \left(\frac{N_A + N_D}{N_A N_D} \right) (V_{diff} - V)}. \quad (4.9)$$

V steht dabei für ein von außen angelegtes Feld, durch das man die Breite der depletierten Zone beeinflussen kann. Legt man eine positive Spannung an den p-n-Übergang, so verkleinert sich die depletierte Zone, umgekehrt lässt eine negative Spannung die depletierte Zone wachsen. Abbildung 4.3 zeigt die Raumladungsverteilung, das elektrische Feld sowie den Potenzialverlauf in einer Silizium-Diode mit unterschiedlich hohen Dotierungen ($N_A \gg N_D$), wie es normalerweise in Sensoren der Fall ist.

Erstreckt sich der depletierte Bereich über die gesamte Sensordicke, so spricht man von einem depletierten Sensor. Die Depletionsspannung V_{depl} ergibt sich dann zu:

$$V_{depl} = \frac{q \cdot |N_{eff}|}{2\epsilon_0\epsilon_r} d^2 \quad (4.10)$$

mit $|N_{eff}| = |N_D - N_A|$ der effektiven Dotierung und d der Dicke des Sensors.

Der so genannte Leckstrom, der in diesem Fall fließt, ist um Größenordnungen kleiner als für intrinsisches Silizium und rührt hauptsächlich von Minoritätsladungsträgern und Fehlstellen im Gitter her.

4.3 Strahlenschäden

Durch die hohe Wechselwirkungsrate und die hohe Energie der kollidierenden Protonen entsteht für den gesamten ATLAS-Detektor eine Strahlenbelastung, die weit über der Belastung bisheriger teilchenphysikalischer Experimente liegt. Daher müssen alle Komponenten, die in den ATLAS-Detektor eingebaut werden, auf ihre Strahlentoleranz untersucht und optimiert werden.

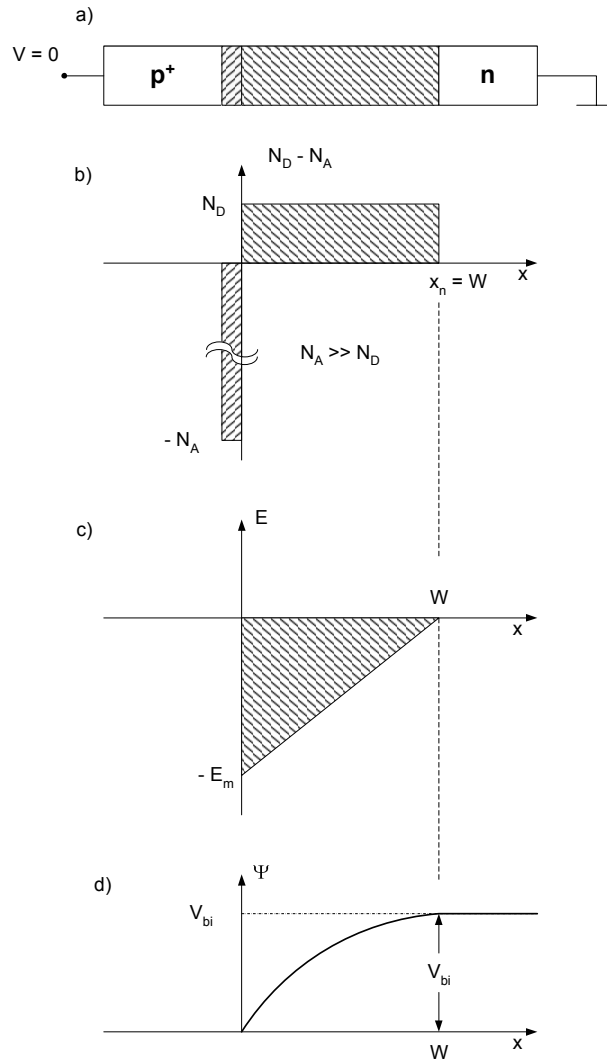


Abbildung 4.3: a) Einseitiger abrupter Übergang (mit $N_A \gg N_D$) im thermischen Gleichgewicht, wie er für Si-Sensoren Anwendung findet, sowie die dazugehörige b) Raumladungsverteilung, c) das Elektrische Feld und d) der Potenzialverlauf mit V_{bi} dem eingebauten Potenzial [27]

Die Schäden, die durch den Teilchenfluss in Silizium erzeugt werden, lassen sich in Oberflächen- und Volumenschäden unterteilen, die sich unterschiedlich auf die Siliziumsensoren und die Ausleseelektronik auswirken. ASICs sind hauptsächlich von Oberflächenschäden betroffen und sind weitgehend unempfindlich gegen Volumenschäden [28]. Sensoren hingegen sind sensitiv auf Volumenschäden und nicht ganz so anfällig auf Oberflächenschäden [37].

4.3.1 Oberflächenschäden

Oberflächenschäden entstehen hauptsächlich durch die Erzeugung von Elektron-Loch-Paaren in der Siliziumdioxid-Schicht (SiO_2) der Ausleseelektronik. Diese Schädigung ist unabhängig von der Teilchenart und nur proportional zur absorbierten Energie. Gemessen wird diese in Gray [$1\text{ Gy} = 1\text{ J/kg}$] oder der veralteten Größe Rad [$1\text{ Gy} = 100\text{ Rad}$].

Ein Großteil der erzeugten Elektron-Loch-Paare rekombiniert sofort wieder, allerdings kann ein Teil der Elektron-Loch-Paare durch ein anliegendes Potenzial voneinander getrennt werden. Die Elektronen verlassen auf Grund ihrer um mehrere Größenordnungen höheren Mobilität das SiO_2 . Die positiv geladenen Löcher wandern in Abhängigkeit des anliegenden Potenzials zur Metall- SiO_2 oder Si- SiO_2 Grenzschicht, wo sie an Fehlstellen im Siliziumoxyd eingefangen werden und feste positive Raumladungen bilden. Diese führen z.B. zu einer Verschiebung der Schwellenspannung eines Transistors. Die Schwellenspannung wird zusätzlich durch einen strahlungsbedingten starken Anstieg der Fehlstellen am Übergang zwischen Silizium und Siliziumoxyd verändert. Diese Fehlstellen können in Abhängigkeit ihrer energetischen Lage in der Bandlücke positiv oder negativ geladen sein und so die Schwellenspannung beeinflussen. Eine weitere Auswirkung der Oberflächenschädigungen ist die Ausbildung parasitärer Strompfade und ein Anstieg des Transistorstroms unterhalb der Schwellenspannung. Die Veränderungen der Schwellenspannung und die Zunahme des Leckstroms sind bei der Verwendung von Standardtechnologien bereits bei kleinen Dosen so gravierend, dass Standardtechnologien nicht für den Pixeldetektor verwendet werden können.

Es gibt spezielle, als „strahlentolerant“ klassifizierte Prozesse, die meist von Rüstungsunternehmen angeboten werden. Es gab Bestrebungen, einen Pixel-Front-End-Chip in der strahlentoleranten DMILL¹-Technologie zu entwickeln. Diese Bestrebungen scheiterten jedoch an Technologieproblemen, den hohen Kosten und der sehr geringen Ausbeute an funktionierenden ASICs des Prozesses.

Eine Alternative zu den als strahlentolerant klassifizierten Prozessen ergibt sich aus den Messungen von Saks [32] aus dem Jahr 1984. Die Messungen zeigen, dass Herstellungsprozesse mit Oxyddicken unterhalb von 10 nm weitaus unempfindlicher gegen den Einfluss ionisierender Strahlung sind als dies theoretisch erwartet worden ist. Oxyddicken kleiner 10 nm treten bei allen so genannten *Deep-Sub-Micron*-Prozessen auf, die typische Strukturgrößen unterhalb von 500 nm aufweisen und bei allen modernen Computer-CPUs verwendet werden. Diese Prozesse werden in jüngster Zeit auch kommerziell angeboten, so dass sie für den Einsatz in teilchenphysikalischen Experimenten genutzt werden können.

Neuere Ergebnisse der Messungen von Saks zeigt Abbildung 4.4 [28]. Aufgetragen ist die Veränderung der Schwellenspannung pro MRad (SiO_2) für unterschiedliche Oxyddicken bei Prozessen mit einer minimalen Gatelänge von 1,6 μm bis 0,25 μm . Für die neuesten Versionen des ATLAS-Pixelchips wird die im Diagramm als 0,25-B bezeichnete Techno-

¹„Durci Mixte sur Isolant Logico-Lineaire“ ist ein Prozess, der von der Firma ATMEL angeboten wird.

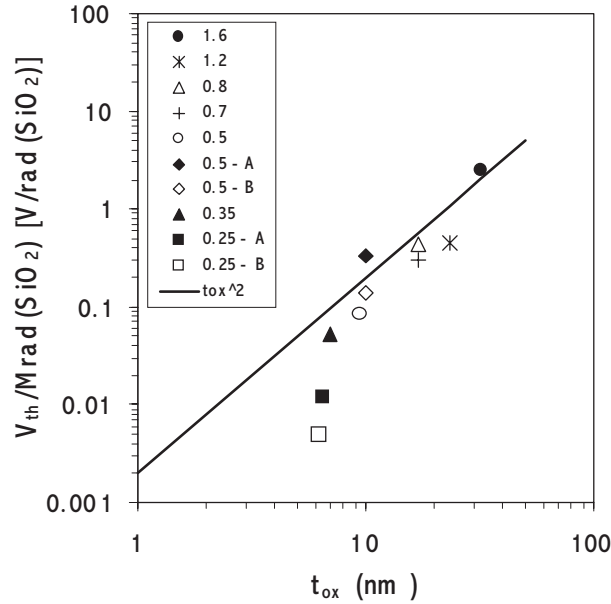


Abbildung 4.4: Änderung der Schwellenspannung ΔV_{th} pro MRad Dosis. Zusätzlich eingezeichnet ist die Trendlinie $\Delta V_{th} \propto t_{ox}^2$ [28, 29].

logie verwendet.

Erklärt wird der Vorteil von dünnen Oxydschichten durch ein Tunneln der Elektronen aus dem Silizium in das Siliziumoxyd, wo diese mit den ortsfesten Löchern rekombinieren [30, 31]. Zusätzlich zeigt sich, dass die Fehlstellendichte an der Grenzschicht Si-SiO₂ überproportional abnimmt [33]. Hierfür gibt es bis jetzt keine schlüssige Erklärung.

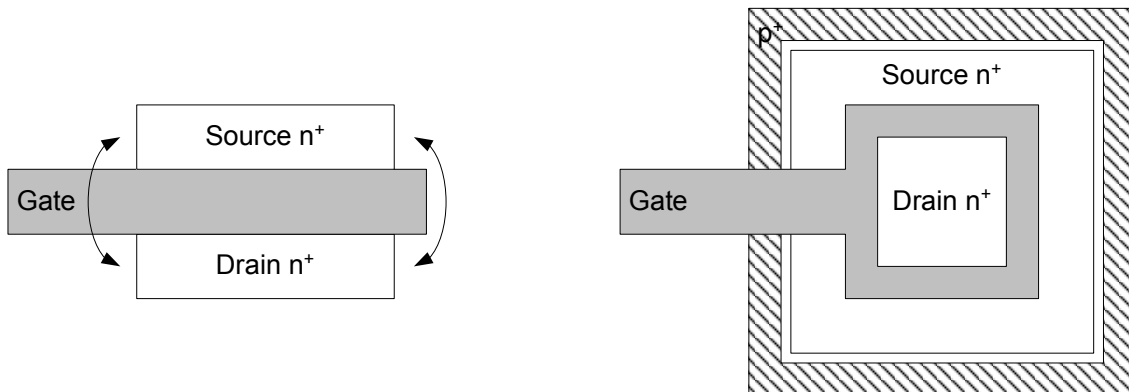


Abbildung 4.5: Vergleich zwischen einem Standard-n-MOS Transistor (links) und einem runden Transistor (rechts). Für den Standard-Transistor sind die möglichen Leckstrompfade zwischen Drain und Source des Transistors eingezeichnet

Um die Zunahme des Leckstroms zu unterbinden, werden anstelle der „normalen“ n-MOS-Transistoren runde Transistoren [34, 35] eingesetzt (s. Abb. 4.5). Bei diesen ist die Drain- und Source-Implantation durch einen geschlossenen Gate-Ring voneinander getrennt, so

dass keine zusätzlichen Ströme zwischen Source und Drain am Gate vorbei fließen können. Zusätzlich werden alle n-MOS-Transistoren von einem zusätzlichen p^+ -Ring umschlossen, um parasitäre Ströme zwischen zwei benachbarten n-MOS-Transistoren zu verhindern. Diese spezielle Geometrie hat neben dem Vorteil der Strahlentoleranz jedoch auch einige Nachteile. Der Platzbedarf für einen runden Transistor ist weitaus größer als für einen normalen Transistor. Zusätzlich lässt sich das Breiten/Längen-Verhältnis des Transistors nicht mehr frei wählen und es mussten neue ASIC-Design-Bibliotheken für diesen Transistortyp entwickelt werden.

4.3.2 Volumenschäden

Um die Strahlentoleranz von Silizium-Sensoren zu erhöhen, wurde die Entwicklung der Sensoren in zwei Arbeitsbereiche aufgeteilt. So untersuchte die ROSE²-Kollaboration am CERN die Eigenschaften von Silizium unter gezielter Verunreinigung mit Fremdatomen [37]. Insbesondere Sauerstoff hat sich als sehr geeignet erwiesen, um die Strahlentoleranz von Silizium zu erhöhen. Die Ergebnisse dieser Untersuchungen werden im Vergleich mit Standard-Silizium in diesem Kapitel dargelegt. Der zweite Arbeitsbereich betrifft die Geometrie des Sensors [48, 49], die innerhalb der Pixelkollaboration optimiert wurde, um die Folgen der Strahlenschädigung zu minimieren. Die Ergebnisse dieser Arbeit werden in Kapitel 5.2 vorgestellt.

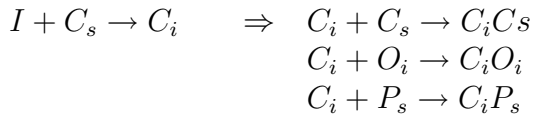
Die Eigenschaften des Sensors ändern sich hauptsächlich durch Schädigungen im Volumen. Diese entstehen durch Stöße von geladenen und neutralen Teilchen mit dem Silizium-Kristallgitter und unterteilen sich in Punktdefekte und Gruppen mit mehreren hundert Defekten. Die Art des Defektes ist stark abhängig von der Art und Energie des einfallenden Teilchens. Nach der NIEL-Hypothese [39] ist die Schädigung proportional dem nicht-ionisierenden Energieverlust, kurz NIEL³. Um eine Vergleichbarkeit der Schädigung der unterschiedlichen Teilchen zu erhalten, wird diese auf die Schädigung von 1 MeV Neutronen normiert und der Teilchenfluss Φ_p in einen äquivalenten Fluss von 1 MeV Neutronen umgerechnet $\Phi_{eq} = \kappa \cdot \Phi_p$ mit dem Härtefaktor κ .

Bei den Stößen durch die einfallenden Teilchen mit den Gitteratomen entstehen Frenkel-Paare aus Gitterfehlstellen (*vacancy* V) und Zwischengitteratomen (*interstitial* I). Diese können mit anderen Fehlstellen und festen (*static* S) Fremdatomen gebundene Zustände eingehen [38]:

²engl.: Research and development On Silicon for future Experiments

³engl.: Non Ionising Energy Loss

Reaktionen von Zwischengitteratomen



Reaktionen von Gitterfehlstellen

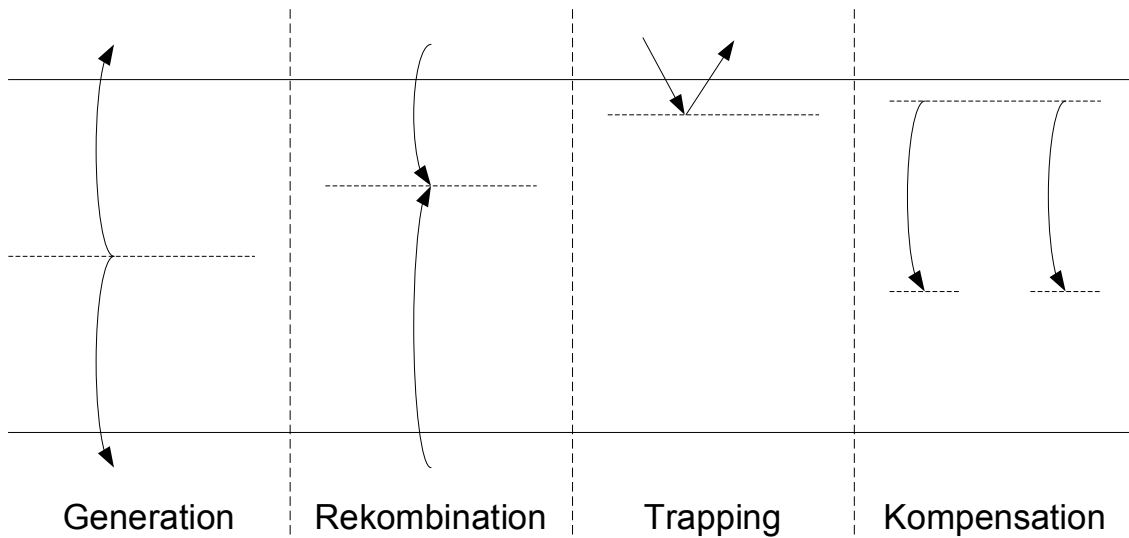
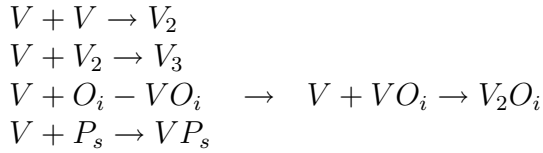


Abbildung 4.6: Darstellung der Auswirkungen von durch Punktdefekte erzeugten Energieniveaus in der Bandlücke eines Halbleiters [44, 45]

Die Veränderung des makroskopischen Verhaltens des Sensors durch diese mikroskopischen Schädigungen ist abhängig von der energetischen Lage der gebundenen Zustände in der Bandlücke des Halbleiters. Abbildung 4.6 zeigt die Auswirkungen unterschiedlicher Energiezustände in der Bandlücke auf die Sensoreigenschaften. Energiestufen in der Mitte der Bandlücke dienen als Generationszentren, die Ladungsträger aus dem Valenz- ins Leitungsband heben und damit den Leckstrom erhöhen. Zustände nahe der Bandkante bilden Trapping-Zentren, die Ladungsträger einfangen und nach einer Zeit τ wieder freigeben, so dass eine effektiv kleinere Signalladung entsteht. Zusätzlich können Dotierungsatome gebundene Zustände mit anderen Energiestufen eingehen und es können akzeptor- und donatorartige Verbindungen auftreten, die die effektive Dotierung des Sensormaterials kompensieren.

Fasst man die makroskopischen Effekte zusammen, so ergibt sich:

- eine Zunahme des Sperrstroms durch Energiezustände in der Mitte der Bandlücke
- eine Änderung der effektiven Dotierung durch die Kompensation von Donatoren und die Erzeugung von neuen akzeptorartigen Zuständen

4 Signalentstehung in Silizium-Sensoren

- eine Abnahme der Signalladung durch das Einfangen von Ladungsträgern (kurz Trapping) in Trapping-Zentren

Die Zunahme des Sperrstroms ist direkt proportional zu dem bestrahlten Volumen V und dem equivalenten Teilchenfluss Φ_{eq} [40]. Der Proportionalitätsfaktor α wird als strombezogene Schädigungsrate bezeichnet.

$$I = \alpha \cdot \Phi_{eq} \cdot V \quad (4.11)$$

Die Schädigungsrate unterliegt einem temperaturabhängigen Ausheilungsprozess, der - genau wie die Zunahme des Sperrstroms durch Bestrahlung - unabhängig von der bestrahlenden Teilchenart und dem bestrahlten Silizium-Sensormaterial ist.

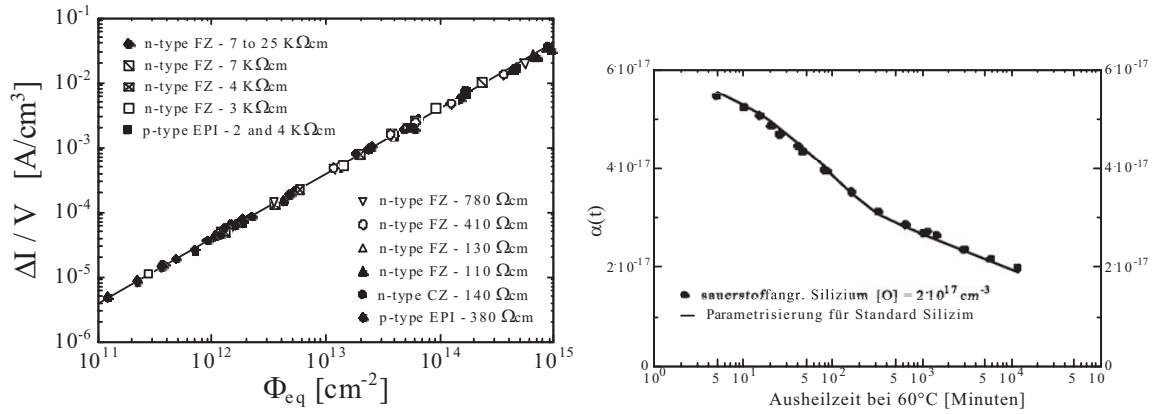


Abbildung 4.7: links) Änderung des Leckstroms pro Sensorvolumen $\Delta I/V$ aufgetragen gegen den equivalenten Teilchenfluss Φ_{eq} für 11 unterschiedlich stark sauerstoffangereicherte Silizium Sensoren. (rechts) Änderung des Schädigungsparameters α mit der Ausheilzeit t bei $60^\circ C$ für sauerstoffangereichertes Silizium parametrisiert mit den Daten für Standard-Silizium [40].

Auf Abbildung 4.7 (links) ist die Änderung des Sperrstroms mit dem equivalenten Teilchenfluss für 11 unterschiedliche Arten von Siliziumsubstraten und Dotierungskonzentrationen zu sehen. Es zeigen sich keine materialabhängigen Abweichungen von der angepassten Gerade. Abbildung 4.7 (rechts) zeigt die Änderung der Schädigungsrate α mit der Zeit bei einer Temperatur von $60^\circ C$. Die Messwerte wurden mit sauerstoffangereichertem Siliziummaterial aufgenommen, während die Kurve durch eine Parametrisierung von Standard-Silizium stammt. Die gute Übereinstimmung zwischen Messwerten und parametrisierter Kurve zeigt, dass auch das Ausheilen unabhängig von dem Sensormaterial ist.

Um den Anstieg des Leckstroms durch die Schädigung des Sensors zu reduzieren, kann der Sensor gekühlt werden. Die Temperaturabhängigkeit des Sperrstroms wird durch folgende Formel beschrieben:

$$I(T) \propto T^2 \exp\left(-\frac{E_g}{2k_B T}\right) \quad (4.12)$$

Durch den exponentiellen Anteil ist die Abhängigkeit des Stroms von der Temperatur sehr groß, so dass eine Verringerung der Temperatur von zum Beispiel 20° C auf -10° C zu einem mehr als einen Faktor 15 kleineren Sperrstrom führt.

Strahlenschäden beeinflussen auch die effektive Dotierung des Sensormaterials. Durch die Entstehung von gebundenen Zuständen mit Donatoratomen werden diese Donatoren effektiv entfernt. Zusätzlich werden gebundene Zustände erzeugt, die wie Akzeptoren funktionieren. Diese beiden Effekte sind so stark, dass sich ursprünglich n-dotiertes Silizium ab einem äquivalenten Fluss von $2 \cdot 10^{13} \text{ cm}^{-2}$ wie p-dotiertes Silizium verhält. Nach Gleichung 4.8 ist die Depletionsspannung direkt proportional zur effektiven Dotierung. Damit steigt die notwendige Depletionsspannung mit zunehmender Schädigung stetig an. Aus technischen Gründen kann die an die Sensoren des Pixeldetektors angelegte Hochspannung 600 V nicht übersteigen, so dass ab einem gewissen Schädigungsgrad der Sensor nur noch unterdepletiert betrieben werden kann. Dies führt zu einer Verringerung der Signalladung bis hin zu Trefferverlusten.

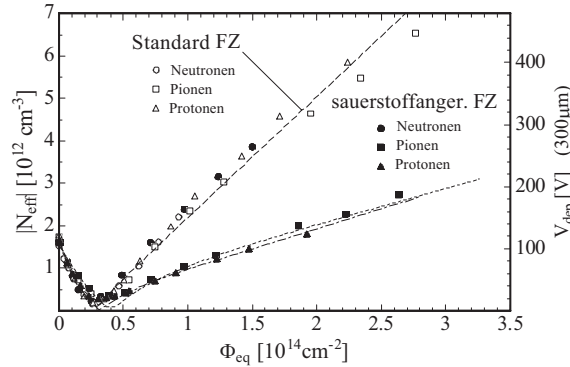


Abbildung 4.8: Effektive Dotierung N_{eff} aufgetragen gegen den äquivalenten Teilchenfluss Φ_{eq} für Standard-Silizium und sauerstoffangereichertes Silizium nach Bestrahlung mit Neutronen, Protonen und Pionen [37].

Abbildung 4.8 zeigt die Änderung der effektiven Dotierung und der Depletionsspannung mit dem äquivalenten Teilchenfluss für die Bestrahlung von Standard-Silizium und sauerstoffangereichertem Silizium mit Neutronen, Pionen und Protonen. Für beide Sensormaterialien kann man den Typumkehrpunkt bei $\Phi_{eq} \approx 3 \cdot 10^{13} \text{ cm}^{-2}$ erkennen. Danach steigt die effektive Dotierung wieder an. Auffällig sind die unterschiedlichen Steigungen zwischen Standard- und sauerstoffangereichertem Silizium bei Bestrahlung mit geladenen Teilchen. Die Steigung für sauerstoffangereichertes Silizium ist etwa 3,5-mal kleiner als für Standard-Silizium. Für Neutronen lässt sich bei dieser Messung kein Unterschied zwischen den bestrahlten Materialien feststellen.

Die Änderung der effektiven Dotierung ist zeitlich nicht konstant. In Abhängigkeit von

4 Signalentstehung in Silizium-Sensoren

der Temperatur kommt es zu einem kurzfristigen Ausheilungsprozess und einem längerfristigen Wiederanstieg der Schädigung.

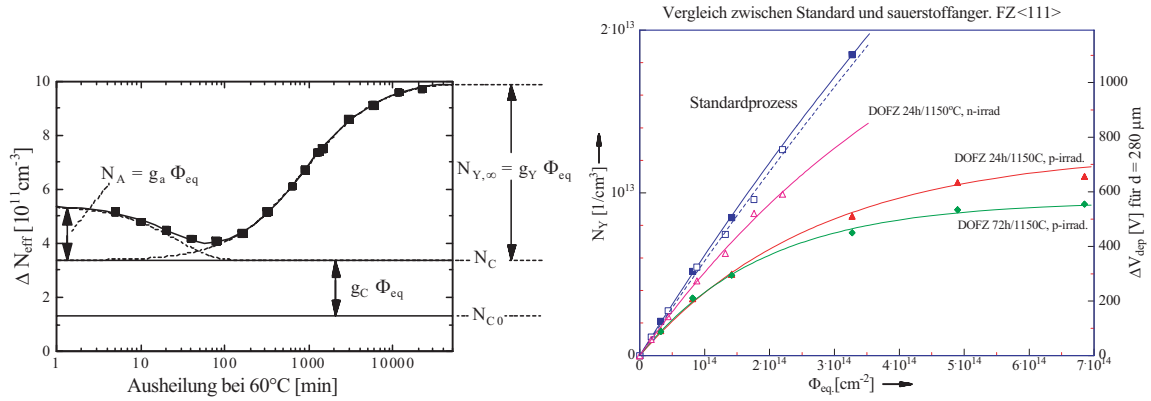


Abbildung 4.9: links) Zeitliche Änderung der effektiven Dotierung bei einer Temperatur von 60° C. (rechts) Änderung des Schädigungsparameters N_Y mit dem Teilchenfluss für unterschiedlich stark mit sauerstoffangereicherte Silizium-Sensoren bei Bestrahlung mit Protonen und Neutronen [37].

Abbildung 4.9 (links) zeigt den zeitlichen Verlauf der Änderung der effektiven Dotierung bei einer Temperatur von 60°C. Der Kurvenverlauf wird durch drei Parameter bestimmt [37]. N_A beschreibt die Ausheilung zu Beginn, N_C den konstanten Anteil der Schädigung und N_Y die Zunahme der Schädigung mit der Zeit.

$$\Delta N_{eff}(\Phi_{eq}t(T_a)) = N_A(\Phi_{eq}t(T_a)) + N_C(\Phi_{eq}) + N_Y(\Phi_{eq}t(T_a)) \quad (4.13)$$

Diese drei Parameter wurden einzeln für Silizium mit unterschiedlichen Sauerstoffkonzentrationen untersucht. Dabei zeigt sich, dass die Amplitude des kurzfristigen Ausheilungsprozesses N_A und der konstante Anteil N_C unabhängig vom eingesetzten Silizium-Material sind. Für die langfristige Schädigungskomponente N_Y ergibt sich allerdings ein anderes Bild. Abbildung 4.9 (rechts) zeigt die Höhe von N_Y aufgetragen gegen den äquivalenten Teilchenfluss für Standard-Silizium und für zwei Siliziumsensoren mit unterschiedlich hoher Sauerstoffkonzentration unter Neutron- und Proton-Bestrahlung. Für Standard-Silizium steigt N_Y annähernd linear mit dem Teilchenfluss an, während das sauerstoffangereicherte Material bei Protonenbestrahlung einen Sättigungseffekt zeigt und selbst bei Bestrahlung mit Neutronen eine geringere Schädigung aufweist als Standard-Silizium. Mit den gemessenen Parametern ist es möglich, für ein beliebiges Strahlungsfeld die notwendige Depletionsspannung zu berechnen.

4.3.3 Single-Event-Upset

Neben den dosisabhängigen Schädigungen des Siliziummaterials können auch einzelne Teilchendurchgänge zu Schädigungen und Beeinträchtigungen der Funktionalität der Ausleseelektronik führen. Im Allgemeinen gibt es eine Reihe von Effekten, die durch einzelne

hochenergetische Teilchen ausgelöst werden, von denen aber lediglich der so genannte *Single-Event-Upset* [41] eine Rolle für die eingesetzte DSM-Technologie spielt. Unter einem *Single-Event-Upset* (kurz: SEU) versteht man die Änderung des Speicherzustandes einer Logik-Zelle, hervorgerufen durch die entlang der Spur eines ionisierenden Teilchens deponierte Ladung, die auf dem sensitiven Knoten der Schaltung gesammelt wird. Davon betroffen sind insbesondere sämtliche Speicherzellen von Elektronik-Chips, die unter Bestrahlung ihren Speicherinhalt ändern können oder Signalleitungen, auf denen falsche Signale generiert werden.

Es gibt eine Reihe von Maßnahmen, die die Wahrscheinlichkeit eines SEUs verringern:

- Speicherzellen können jeweils dreifach ausgeführt und mit einer Majoritäts-Schaltung verbunden werden. Dadurch muss sich ein SEU in zwei Speicherzellen gleichzeitig ereignen, damit sich der logische Zustand der Speicherzelle ändert.
- Alternativ können so genannte DICE⁴-Zellen [42] verwendet werden, die nur dann ihren logischen Zustand wechseln, wenn sich die Ladung an zwei sensitiven Knoten ändert.
- Für die Absicherung von Signalleitungen kann man die Anzahl der Leitungen jeweils verdoppeln und Signale immer auf zwei Leitungen parallel übertragen.
- Ganze Bitsequenzen lassen sich durch den Einsatz von beispielsweise einer Hamming-Codierung schützen, die es erlaubt, einzelne Bitfehler zu korrigieren und doppelte Bitfehler zu erkennen.

Alle diese vorgestellten Maßnahmen lassen sich miteinander kombinieren um die SEU-Toleranz von Schaltungen weiter zu erhöhen. Allerdings haben sie alle den Nachteil, dass sie den Platzbedarf der Schaltungen teilweise verdoppeln oder verdreifachen. Daher ist ihr Einsatz in Elektronik-Chips nur begrenzt möglich.

4.4 Photoninduzierte Ladungsdeposition im Sensor

Photonen treten hauptsächlich durch den Photoeffekt, die Compton-Streuung und durch Paar-Bildung mit Materie in Wechselwirkung [26]. Die Absorptionskoeffizienten dieser Prozesse sind in Abbildung 4.10 gegen die Energie der Photonen aufgetragen. In dem Diagramm erkennt man, dass in dem für Labormessungen interessanten Energiebereich von 5 keV - 100 keV lediglich der Photoeffekt und die Compton-Streuung von Bedeutung sind. Für Energien zwischen 5 keV und 50 keV dominiert der Photoeffekt, für höhere Energien die Compton-Streuung.

⁴engl.: Dual Interlock storage CElls

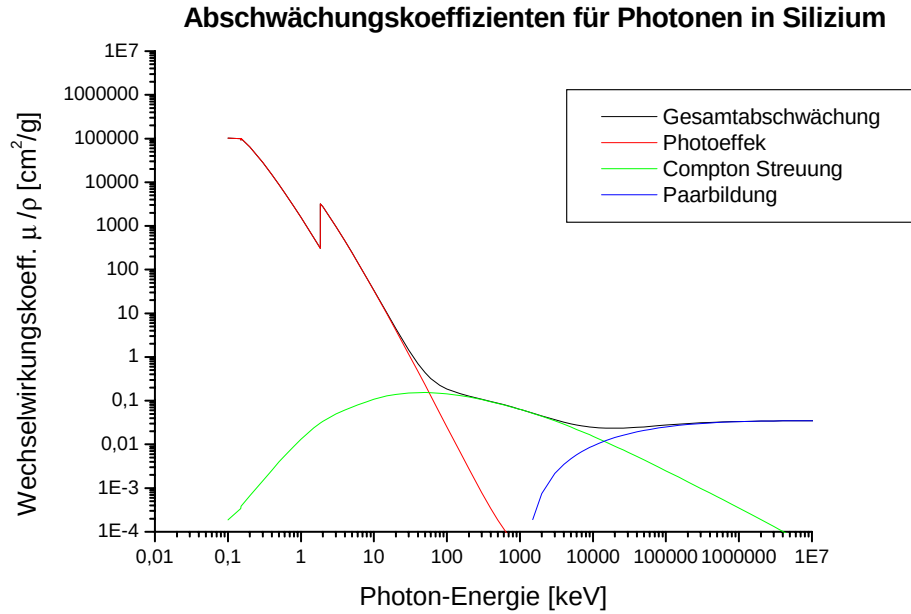


Abbildung 4.10: Absorptionskoeffizienten für Photonen in Silizium [46]

Der Compton-Effekt beschreibt die Streuung von Photonen an quasi freien Elektronen, was für Photon-Energien oberhalb der Bindungsenergie des Elektrons erfüllt ist. Durch die spezielle Kinematik des Stoßprozesses ist der maximale Energieübertrag T_{max} zwischen Elektron und Photon auf

$$T_{max} = h\nu \frac{2\gamma}{1 + 2\gamma} \quad (4.14)$$

mit $\gamma = \frac{h\nu}{m_e c^2}$ beschränkt. Da der Streuprozess der Photonen an den Elektronen statistischer Natur ist, ist die Verteilung des Energieübertrags zwischen Photonen und Elektronen kontinuierlich mit einem Maximum bei dem maximal möglichen Energieübertrag. Dieser Punkt wird als Compton-Kante bezeichnet.

Für die Labormessungen ist der Photoeffekt wichtiger als der Compton-Effekt. Beim Photoeffekt wird die gesamte Energie des Photons auf ein gebundenes Elektron übertragen, das dadurch aus dem Atom herausgelöst wird. Anschließend verliert das Elektron seine Energie durch Wechselwirkungen mit dem umgebenden Sensormaterial und erzeugt dabei Elektron-Loch-Paare. Die Anzahl der Elektron-Loch-Paare lässt sich aus der Energie des Photons $h\nu$ und der Anregungsenergie in Silizium von 3,61 eV berechnen:

$$q = \frac{h\nu}{3.61 \text{ eV}} \quad (4.15)$$

Damit ist die erzeugte Ladungsmenge direkt proportional zur Energie der Photonen. Dadurch eignen sich γ -Quellen mit einer festen Photonen-Energie zur Erzeugung von Referenzladungen in Halbleiter-Detektoren.

5 Der ATLAS-Pixeldetektor

Durch die Nähe zum Wechselwirkungspunkt ist der ATLAS-Pixeldetektor die Komponente des ATLAS-Systems, die den höchsten Anforderungen hinsichtlich Spurdichte der Teilchen und Strahlentoleranz genügen muss. Daher ist der Einsatz von hybriden Pixeldetektoren, die sich durch eine hohe Auslesegeschwindigkeit und einen echt zweidimensionalen Spurpunkt auszeichnen, zwingend erforderlich. Der Einsatz von Hybriden aus eigenständigem Sensor und Ausleseelektronik erlaubt es, die beiden Komponenten des Detektors getrennt voneinander zu entwickeln und hinsichtlich des anspruchsvollen Arbeitsumfeldes zu optimieren.

Der ATLAS-Pixeldetektor soll pro ionisierendem Teilchen, das den Detektor durchfliegt, drei Spurpunkte bis zu einer Pseudorapidität von $\eta = 2,5$ liefern. Diese Punkte ergänzen die 3 Punkte des SCT-Detektors und die ca. 30 Punkte des TRT-Detektors für eine Bahnrekonstruktion der entstandenen Teilchen. Den Daten des Pixeldetektors kommt dabei eine besondere Rolle zu, da diese durch ihre Nähe zum Wechselwirkungspunkt eine präzise Projektion der Teilchen auf ihren Ursprung ermöglicht. Dies ist zum einen notwendig, um die entstandenen Teilchen einer der im Mittel 20 Wechselwirkungen pro *Bunch Crossing* zu zuordnen, zum anderen um b-Quarks zu identifizieren, die auf Grund ihrer Lebensdauer nach einer Flugstrecke von einigen mm im Strahlrohr zerfallen. Eine Rückprojektion der Zerfallsprodukte des b-Quarks liefert einen Wechselwirkungspunkt, der einige Millimeter vom primären Vertex entfernt liegt (den so genannten *sekundären Vertex*). Aus dem Abstand zwischen primärem und sekundärem Vertex lässt sich die Lebensdauer des Teilchens berechnen und damit eine Teilchenidentifikation vornehmen.

Der Pixeldetektor besteht aus drei zylinderförmigen Lagen, die tonnenförmig das Strahlrohr umschließen und in Vorwärts- und Rückwärtsrichtung durch jeweils drei Räder abgeschlossen werden. Die innerste Lage wird wegen ihrer besonderen Bedeutung für die b-Quark-Identifikation als B-Lage bezeichnet, die beiden anderen Lagen heißen Lage-1 und Lage-2. Die Lagen werden aus einzelnen *Staves* aufgebaut, die aus einer $83 \cdot 1,8 \text{ cm}^2$ langen Kohlenstoff-Trägerstruktur mit eingelassener Aluminiumröhre zur Kühlung bestehen. Auf die Trägerstruktur werden 13 *Module*¹ parallel zur Strahlachse geklebt. Die Module sind dabei zum Wechselwirkungspunkt hin gekippt und überlappen sich leicht, so dass kein inaktiver Bereich zwischen ihnen entsteht.

Die Räder werden in Sektoren unterteilt, die aus jeweils 3 Modulen auf der Vorder- und Rückseite einer Träger- und Kühlstruktur bestehen. Die Module sind dabei leicht versetzt,

¹kleinste eigenständige Detektoreinheit bestehend aus einem Silizium-Sensor und mehreren ASICs zur Datenauslese (siehe Kapitel 5.1)

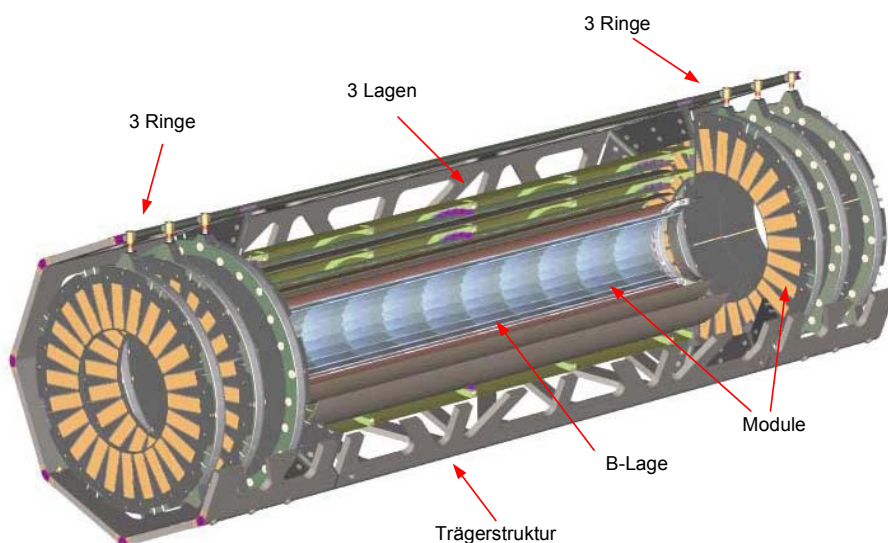


Abbildung 5.1: Ansicht des Pixeldetektors

um auch hier keinen toten Bereich zwischen den Modulen entstehen zu lassen. In Tabelle 5.1 sind die Anzahl der verwendeten *Staves* und Sektoren sowie die Position der Pixel-Lagen und Räder aufgeführt.

	Radius (mm)	Anz. Staves	Anz. Module
B-Lage	50,5	22	286
Lage 1	88,5	38	494
Lage 2	122,5	52	676
	z-Position (mm)	Anz. Sektoren	Anz. Module
Rad 1	+/- 495	8/8	48/48
Rad 2	+/- 580	8/8	48/48
Rad 3	+/- 650	8/8	48/48
Gesamt			1744

Tabelle 5.1: Dimensionen und Aufbau des ATLAS-Pixeldetektors

5.1 Das ATLAS-Pixelmodul

Abbildung 5.2 zeigt eine schematische Ansicht der kleinsten eigenständigen Detektoreinheit, dem so genannten Modul. Es besteht aus einem großflächigen Siliziumsensor, der in Bildelemente, kurz *Pixel*², mit einer Größe von $400\ \mu\text{m} \cdot 50\ \mu\text{m}$ bzw. $600\ \mu\text{m} \cdot 50\ \mu\text{m}$ unterteilt ist. Jedes dieser 47.232 Pixel ist über ein Blei-Zinn- oder Indium-Kügelchen mit

²aus dem Englischen: picture element

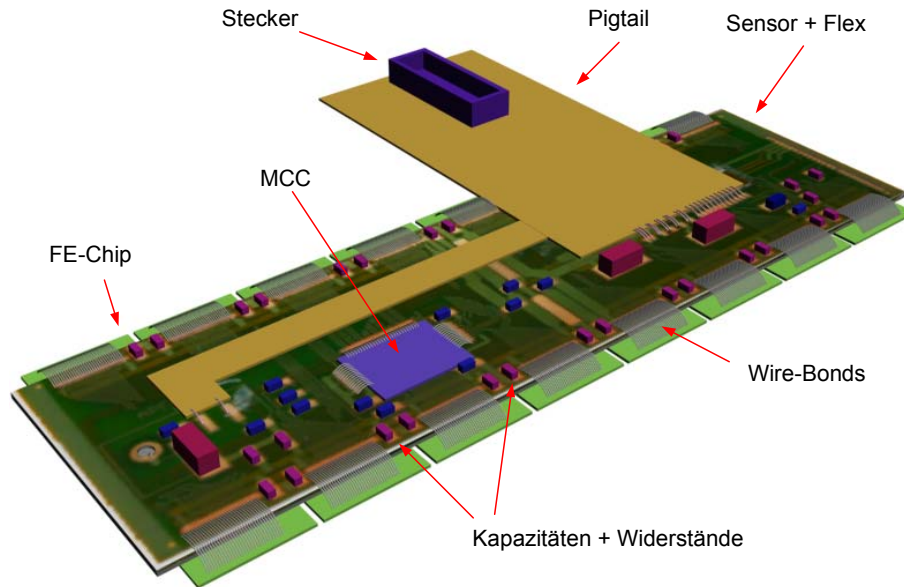


Abbildung 5.2: Ansicht eines Pixel-Moduls

insgesamt 16 speziell entwickelten ASICs³, den *Front-End-Chips*⁴ verbunden. Diese verstärken und digitalisieren die Sensordaten und leiten sie über eine flexible Kupfer-Kapton Leiterplatte (kurz *Flex*) an den Modul-Kontroll-Chip, den *MCC*, weiter. Dieser sorgt für die Kommunikation mit den Kontroll- und Datennahmesystemen außerhalb des Detektors. Der MCC und die FE-Chips werden über 25 μm dicke Aluminiumdrähte, den *Wire-Bonds*, mit dem Flex elektrisch verbunden.

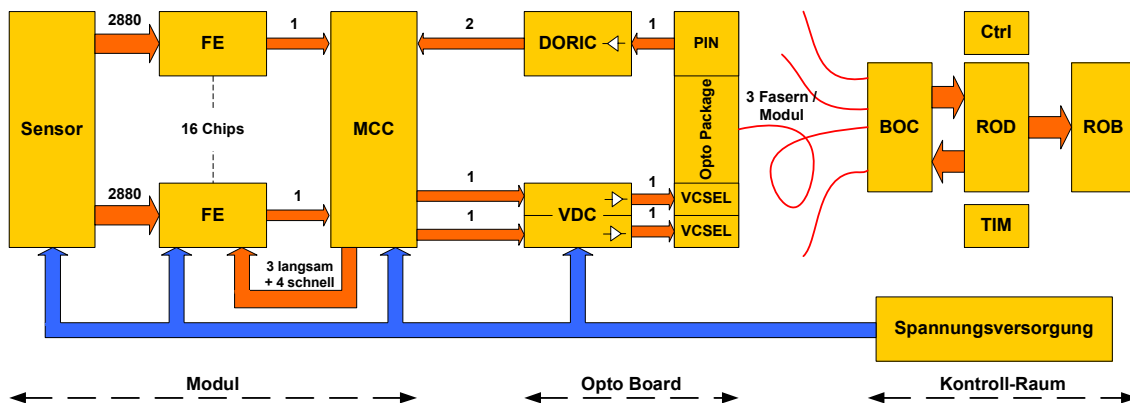


Abbildung 5.3: Blockschaftbild des Auslesekonzepts des ATLAS-Pixeldetektors

Abbildung 5.3 zeigt die weiteren Auslesekomponenten des ATLAS-Pixeldetektors. Der MCC fasst die digitalisierten Daten aller FE-Chips in einen seriellen Bit-Strom zusammen und schickt diesen über ein *Pigtail* an optische Wandler, die so genannten *Opto Boards*,

³Engl.: application specific integrated circuit

⁴kurz: FE-Chips

die sich an den beiden Enden des Pixeldetektors befinden. Dort werden die elektrischen Signale von 6 bzw. 7 Modulen über VDCs⁵ verstärkt und von zwei VCSEL⁶ in optische Signale umgewandelt [47]. Zusätzlich befindet sich auf dem *Opto Board* eine PIN-Diode zum Empfang von Konfigurationsdaten und des Systemtaktes sowie ein DORIC⁷-Chip, der die auf einer gemeinsamen Leitung übertragenen Daten und Taktsignale voneinander trennt.⁸

Vom *Opto Board* gelangen die Daten über Glasfaserkabel zum Kontrollraum, wo sie von einer BOC⁹-Karte wieder in elektrische Signale gewandelt werden. Die Dekodierung und Zwischenspeicherung der seriellen Daten erfolgt über den ROD¹⁰, der die Daten von 7, 13 bzw. 26 Modulen zusammenfasst.

Die nachfolgenden Abschnitte beschreiben die einzelnen Komponenten des Moduls ausgehend vom Sensor über die Front-End-Elektronik bis zum MCC.

5.2 Der ATLAS-Pixel Sensor

Der Sensor [48, 49] hat eine Größe von $63 \cdot 18,6 \cdot 0,25 \text{ mm}^3$ und eine aktive Fläche von $60,8 \cdot 16,4 \text{ mm}^2$. Der Randbereich von 1,1 mm, der die aktive Fläche umschließt, ist notwendig, um einen genügend großen Sicherheitsabstand zwischen der Feldzone des Sensors und der elektrisch leitenden Schnittkante zu gewährleisten. Die aktive Fläche des Sensors muss strukturiert werden, um eine zweidimensionale Ortsinformation zu erhalten. Dabei hat man grundsätzlich die Wahl, ob man die p-Seite oder die n-Seite des Sensors mit einer Pixelstruktur versieht. p-auf-n-Sensoren mit einer strukturierten p-Seite haben dabei den Vorteil, preisgünstiger in der Herstellung zu sein als Sensoren mit strukturierter n-Seite (so genannte n⁺-auf-n-Sensoren). Dies liegt zum einen daran, dass sie keine zusätzliche Zwischenpixelimplantation benötigen, um die einzelnen Pixel elektrisch voneinander zu isolieren. Zum anderen brauchen sie keine Strukturierung der Rückseite des Sensors, um einen Kurzschluss des p-n-Übergangs mit der durch Kristalldefekte leitenden Schnittkante zu verhindern. Die Vorteile des n⁺-auf-n-Sensors liegen im Verhalten nach der Bestrahlung und der Typinversion des Grundmaterials.

Abbildung 5.4 zeigt die Ausbildung der depletierten Zone für die beiden unterschiedlichen Detektortypen vor und nach der Bestrahlung. Vor der Bestrahlung muss der n⁺-auf-n-Sensor vollständig depletiert werden, um die einzelnen Pixel elektrisch voneinander zu isolieren. Die notwendige Depletionsspannung liegt vor Schädigung des Sensors bei etwa 50 V, was technisch kein Problem darstellt. Im Laufe des Betriebs im ATLAS-Detektor än-

⁵engl.: VCSEL Driver Chips

⁶engl.: Vertical Cavity Surface Emitting Laser

⁷engl.: Digital Opto Receiver IC

⁸Um eine optische Faser einzusparen, werden die Daten und Taktsignale in ein BPM-Signal umgewandelt, aus dem die Ursprungsdaten wieder rekonstruiert werden können.

⁹engl.: Back Of Crate

¹⁰engl.: Read Out Driver

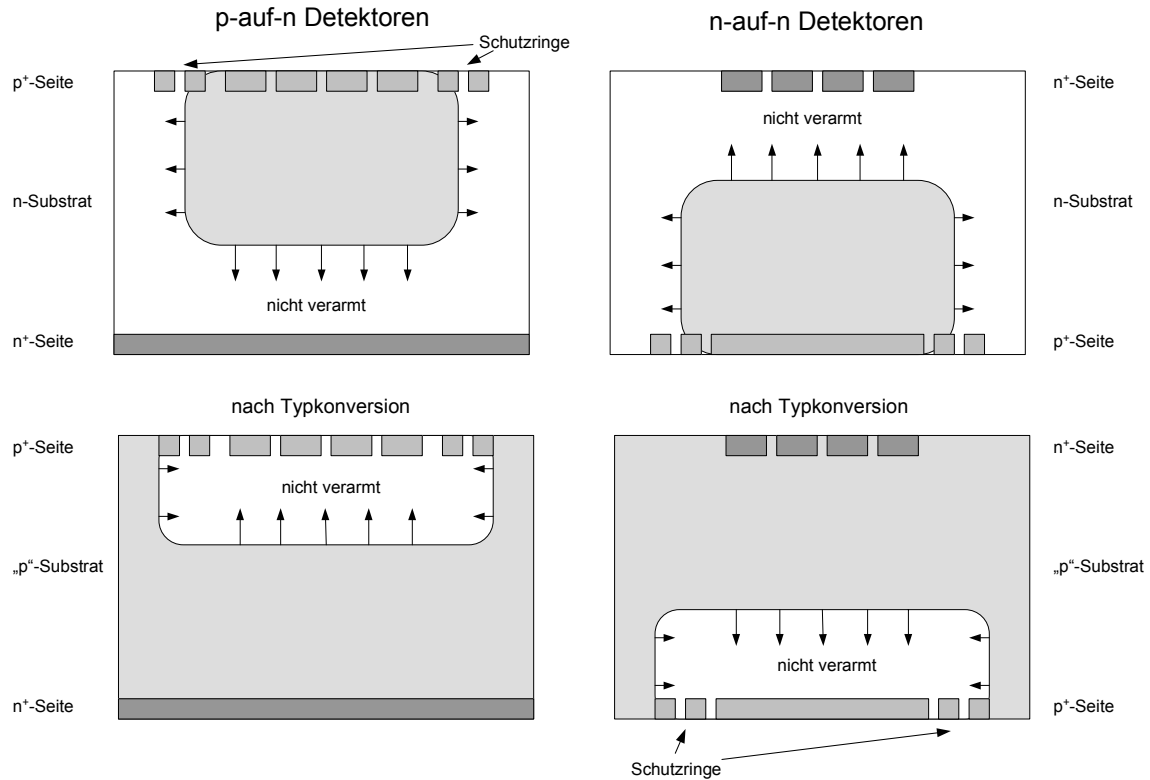


Abbildung 5.4: Schematische Darstellung der unterschiedlichen Ausbreitung der Depletionszone von p-auf-n Detektoren im Gegensatz zu n-auf-n Detektoren vor und nach Typinversion durch Bestrahlung

dert sich das n-dotierte Grundmaterial des Sensors zu quasi p-dotiertem Material und der p-n-Übergang wandert von der Rückseite des n⁺-auf-n-Sensors zur Pixelseite. Zusätzlich steigt die Depletionsspannung auf Grund von Strahlenschäden stark an. Die Depletionszone wächst nun von der Pixelseite und ermöglicht es, den Sensor auch ohne vollständige Depletion zu betreiben, wie es am Ende der ATLAS-Laufzeit für die stark bestrahlten Sensoren des Pixeldetektors notwendig werden kann. Aus diesem Grund werden, trotz der höheren Kosten, n⁺-auf-n-Sensoren für den Bau des Pixeldetektors verwendet.

Die Größe der einzelnen Pixelzellen ergibt sich aus der geforderten Ortsauflösung von weniger als 15 μm in z-Richtung und kleiner 115 μm in r- ϕ -Richtung zu 50 μm · 400 μm .¹¹ Um die notwendige Auslesegeschwindigkeit zu erreichen, wird jede Sensorpixelzelle mit einer eigenen elektronischen Auslesezone verbunden, die das erzeugte Ladungssignal des Sensors weiterverarbeitet. Jeweils 18 Spalten mit 160 Auslesekanälen befinden sich auf einem Auslese- oder FE-ASIC, von denen zwei Reihen mit jeweils 8 ASICs zur Auslese des Sensors benötigt werden. Zwischen den aktiven Bereichen der einzelnen FE-ASICs muss ein Randbereich von 400 μm eingehalten werden. Damit in diesem Bereich keine Pixelzellen unkontaktiert bleiben, werden spezielle Sensorpixel eingesetzt. Die Pixel an den Längsseiten der Auslese-Chips sind auf 600 μm verlängert worden. An der Stirnseite

¹¹Bei digitaler Auslese einer rechteckigen Struktur errechnet sich die Auflösung σ aus der Breite d der Struktur nach: $\sigma = \frac{d}{\sqrt{12}}$

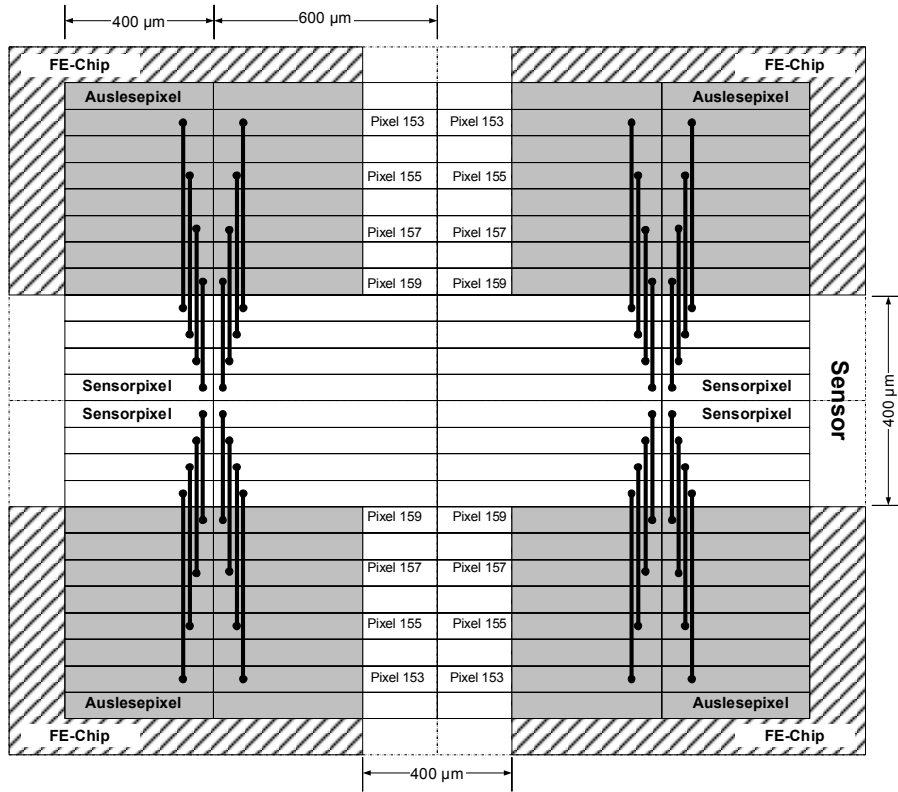


Abbildung 5.5: Verbindung der Sensorpixel mit den Auslesepixeln im Übergangsbereich zwischen vier Auslesechips. Die Sensorpixel sind in z-Richtung von 400 μm auf 600 μm verlängert. In $r\phi$ -Richtung werden zwei Sensorpixel an einen Auslesekanal angeschlossen.

wurden vier Auslesezellen mit jeweils zwei Sensorpixeln verbunden.

Diese Strukturierung des Sensors ist in Abbildung 5.5 schematisch für den Übergangsbereich zwischen vier FE-Chips dargestellt. Um bei Doppeltreffern in benachbarten Pixeln die Ambiguität zwischen den doppelt angeschlossenen Sensorzellen auflösen zu können, wurde beim Anschluss der Sensorzellen immer eine Auslesezeile übersprungen. So wird ein Teilchendurchgang durch die Sensorzellen 162 und 163 durch einen Treffer in den Auslesekanälen 159 und 157 angezeigt. Die Zuordnung des Treffers zu den einzelnen Pixeln erfolgt später in der Rekonstruktion.

Isolationstechnik

Bei n^+ -auf- n -Sensoren ist es notwendig, durch eine zusätzliche p-Implantation zwischen den Pixelzellen die Elektronenakkumulationsschicht, die sich unter dem Siliziumoxyd aufbaut, zu trennen und so die Pixelzellen elektrisch voneinander zu isolieren. Die konventionelle Technik besteht darin, mittels eines zusätzlichen Maskenschrittes jede Pixelzelle mit einem Ring aus hochdotiertem p^+ -Material zu umgeben (p-Stop). Obwohl diese

Technik bereits längere Zeit etabliert ist, hat sie doch eine Reihe von Nachteilen. Der zusätzliche Maskenschritt verursacht höhere Kosten und erzwingt, dass durch die Fehler in der Positionierung der Photolithographiemasken ein Sicherheitsabstand zwischen der Pixelimplantation und dem p-Ring eingehalten werden muss, der die Geometrie der Pixelzelle einschränkt. Gravierender noch ist, dass durch die zunehmende Schädigung der Oxydschicht des Sensors die Elektronenkonzentration in der Akkumulationslage zunimmt und damit die laterale Feldstärke an der p-Implantation wächst. Dadurch erhöht sich das Risiko eines Durchbruchs und die Hochspannungsfestigkeit des Sensors nimmt mit der Bestrahlung ab.

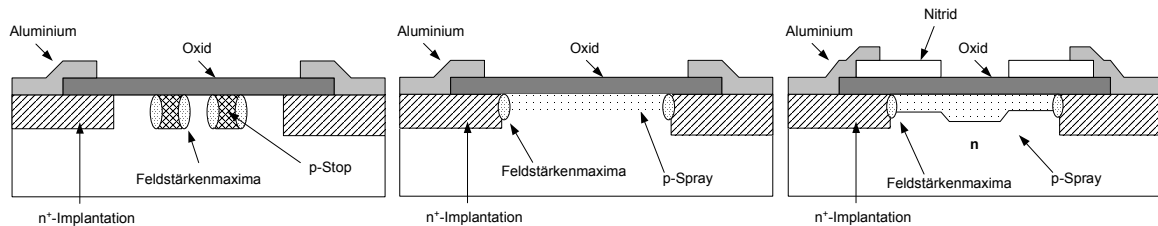


Abbildung 5.6: Vergleich der unterschiedlichen Isolationstechniken bei n^+ -auf-n-Sensoren: p-Stop (links), p-Spray (mitte) sowie moderiertes p-Spray (rechts)

Eine Alternative zur zuvor vorgestellten p-Stop-Technologie besteht in der p-Spray-Technologie. Diese verzichtet gänzlich auf einen Maskenschritt und überzieht die gesamte n-Seite mit einer flächigen p-Implantation. Die n^+ -Pixelzellen sind so hoch dotiert, dass sie diese p-Implantation überkompensieren. Der Raum zwischen den Pixeln ist vollständig mit der leichten p-Implantation ausgefüllt. Die Löcher der p-Schicht kompensieren die Elektronen der Akkumulationslage, die somit nicht mehr auftreten kann. Problematisch ist dieses Verfahren an der Grenzschicht zwischen n^+ - und p-Implantation, da hier große Konzentrationsgradienten auftreten, die zu Durchbrüchen führen können. Aus diesem Grund darf die Konzentration der p-Implantation nicht zu groß sein. Der Hauptvorteil der p-Spray-Technologie liegt in ihrem Verhalten nach der Schädigung des Sensors. Die effektive Dotierung der p-Implantation nimmt mit zunehmender Schädigung des Sensors ab, dadurch wird der Dotierungsgradient zwischen n- und p-Implantation kleiner und die laterale Feldstärke sinkt. Des weiteren bleibt auch nach einer Schädigung die Elektronenakkumulationslage vollständig abgeschattet, so dass effektiv die Spannungsfestigkeit des Sensors mit der Bestrahlung zunimmt.

Für den ATLAS-Pixelsensor wird eine Variante der p-Spray-Technologie verwendet, bei der die p-Spray-Schicht moderiert wird. Die Dotierungskonzentration in der Mitte zwischen zwei Pixeln ist bei diesem Verfahren am höchsten und fällt dann zur n-Implantation hin ab. Dies hat den Vorteil, dass der Dotierungsgradient beim Übergang zwischen n- und p-Material geringer ausfällt und damit die Hochspannungsfestigkeit vor der Bestrahlung steigt. Die höhere Dotierung in der Mitte der Implantation sichert auch nach der Bestrahlung eine effektive Unterbrechung der Akkumulationslage. Abbildung 5.6 zeigt einen Querschnitt durch zwei benachbarte Pixelzellen in den drei unterschiedlichen Technologien p-Stop, p-Spray und moderiertes p-Spray.

Rückseitenprozessierung

Für die Funktionalität des Detektors ist es notwendig, die p-Implantation und die Depletionszone vor der Typinversion von den elektrisch leitenden Schnittkanten zu isolieren. Um dies zu erreichen, muss die p-Seite des Sensor strukturiert werden. Im ATLAS-Pixelsensor wird dafür eine *Multiguadriring*-Struktur verwendet, die aus 17 nicht kontaktierten p^+ -Ringen besteht, die die eigentliche Rückseitenimplantation umschließen. Das Rückseitenpotential wird schrittweise von Ring zu Ring abgebaut und verhindert so einen direkten Kontakt zwischen der Depletionsspannung und der Schnittkante. Die *Multiguadriring*-Struktur wurde am MPI in München entwickelt und ist darauf optimiert, in einer möglichst kleinen Strecke einen möglichst hohen Potentialabbau zu erreichen.

Bias-Netzwerk

Um den Ausschuss an defekten Modulen zu minimieren, ist es notwendig, jede Komponente, aus der ein Modul besteht, einzeln zu testen. Für einen Test des Sensors ohne Ausleseelektronik bedeutet dies, dass sämtliche Pixelzellen auf ein definiertes Potenzial gelegt werden müssen, um den Sensor vollständig zu depletieren. Bei etwa 50.000 Pixelzellen pro Sensor ist dies mit einer Nadelkarte nicht realisierbar. Aus diesem Grund befindet sich auf dem Sensor ein so genanntes *Bias-Netzwerk* aus Aluminium-Leiterbahnen, das sämtliche Pixelzellen miteinander verbindet. Damit das Gitter nicht nach der Verbindung der Elektronik mit dem Sensor zu einem Kurzschluss zwischen den Pixeln führt, nutzt man den so genannten *Punch-Through*-Effekt aus.

Bei diesem Effekt betrachtet man die Potenzialdifferenz zwischen zwei benachbarten Implantationen, von denen nur eine auf einem festen Potenzial liegt. Legt man an diese Implantation eine Sperrspannung an, so dehnt sich deren Verarmungszone lateral bis zur Verarmungszone der Nachbarimplantation aus. Die Spannung, bei der sich beide Verarmungszonen miteinander verbinden, wird *Punch-Through*-Spannung genannt. Ab dieser Spannung folgt das Potenzial der nicht angeschlossenen Implantation dem Potenzial der angeschlossenen Implantation versetzt um die *Punch-Through*-Spannung. Ist die Spannungsdifferenz zwischen beiden Implantationen kleiner als die *Punch-Through*-Spannung, dann sind beide Implantationen elektrisch voneinander isoliert.

Durch den Einsatz eines *Punch-Through*-Netzwerkes ist es möglich, alle Pixelzellen mit einer einzelnen Probenadel zu kontaktieren. Während des Betriebs des Sensors mit der FE-Elektronik sind die Sensor-Pixelzellen mit dem Eingangspotenzial der Vorverstärker und das Gitter mit der VDDA-Spannung der FE-Chips verbunden. Dadurch ist die Potenzialdifferenz zwischen benachbarten Pixeln und zwischen den Pixeln und dem Gitter kleiner als die *Punch-Through*-Spannung, so dass kein leitender Kontakt zwischen diesen besteht. Sollte ein Pixel nicht kontaktiert sein, so kann die Spannungsdifferenz zwischen diesem Pixel und dem Gitter nicht größer werden als die *Punch-Through*-Spannung.

Das Design des Sensors durchlief mehrere Iterationsschritte, bei denen auch der *Punch-*

Through-Kontakt mehrfach geändert wurde. Einen guten Überblick über diese Entwicklung bietet beispielsweise [48]. Abbildung 5.7 zeigt das endgültige Design der Pixelzellen.

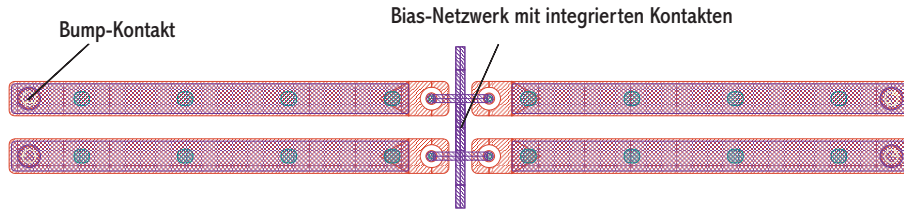


Abbildung 5.7: Layout der ATLAS-Pixelzelle mit dem Bias-Netzwerk zur Kontaktierung der Pixelzellen ohne FE-Elektronik [48].

Strahlentoleranz

Die Strahlenbelastung, die der ATLAS-Pixeldetektor in einem Jahr bei höchster Luminosität ausgesetzt ist, zeigt Abbildung 5.8 aufgeteilt in die Bestandteile der Strahlung.

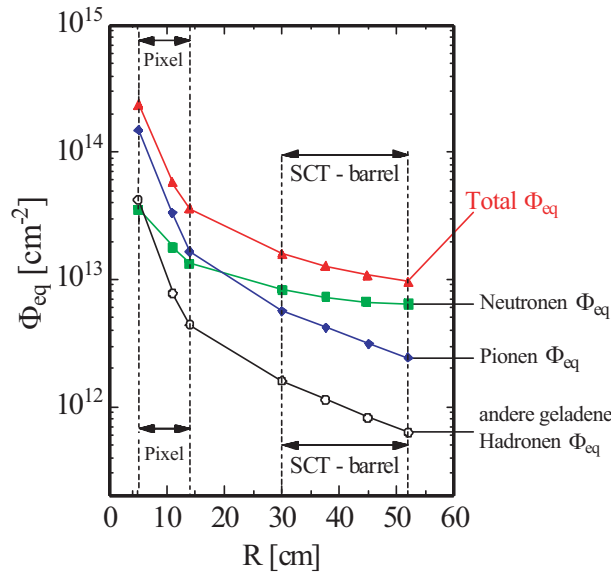


Abbildung 5.8: Teilchenfluss pro Jahr durch den Pixel- und Streifendetektor bei hoher Luminosität, aufgeschlüsselt nach den Hauptanteilen: Neutronen, Pionen und andere geladene Hadronen. Nach [3].

Die B-Lage des Pixeldetektors hat auf Grund der Nähe zum Wechselwirkungspunkt die mit Abstand höchste Strahlenbelastung von $\Phi_{eq} = 2,2 \cdot 10^{14} \text{ cm}^{-2} \cdot \text{Jahr}^{-1}$. Die derzeitige Planung sieht daher vor, die B-Lage bereits nach der Hälfte der Laufzeit von 10 Jahren auszutauschen. Die restlichen beiden Lagen sollen die gesamte Laufzeit von ATLAS überstehen. Daher wurde als Anforderung an alle Komponenten des ATLAS-Pixeldetektors festgelegt, dass sie eine Design-Fluenz von $1 \cdot 10^{15} \text{ n}_{eq} \text{ cm}^{-2}$ überstehen müssen. In dem festgelegten Grenzwert ist ein Sicherheitszuschlag von 50 % enthalten, um die großen Unsicherheiten bei der Bestimmung des Teilchenflusses auszugleichen.

Um den kontinuierlichen Anstieg des Sensorleckstroms zu reduzieren, wird der gesamte ATLAS-Pixeldetektor auf eine Temperatur von -6°C gekühlt. Dies reduziert den Sperrstrom um einen Faktor 10 verglichen mit einem Betrieb bei Raumtemperatur (20°C).

In Kapitel 4.3.2 wurde gezeigt, dass sich die Sauerstoffanreicherung von Silizium positiv auf die Strahlentoleranz des Sensormaterials auswirkt. Daher wird auch für den ATLAS-Pixeldetektor sauerstoffangereichertes Silizium eingesetzt. Durch die ausführlichen Messungen der ROSE-Kollaboration ist es möglich die Auswirkungen der Bestrahlung und die Ausheilungsprozesse des Sensors zu parametrisieren und für den Pixeldetektor auf die gesamte ATLAS-Laufzeit von 10 Jahren hochzurechnen. Ein wichtiger Parameter ist, bedingt durch die Temperaturabhängigkeit des Ausheilungsprozesses, die Länge der jährlichen Wartungsperioden, in denen der Pixeldetektor auf Raumtemperatur (20°C) ist.

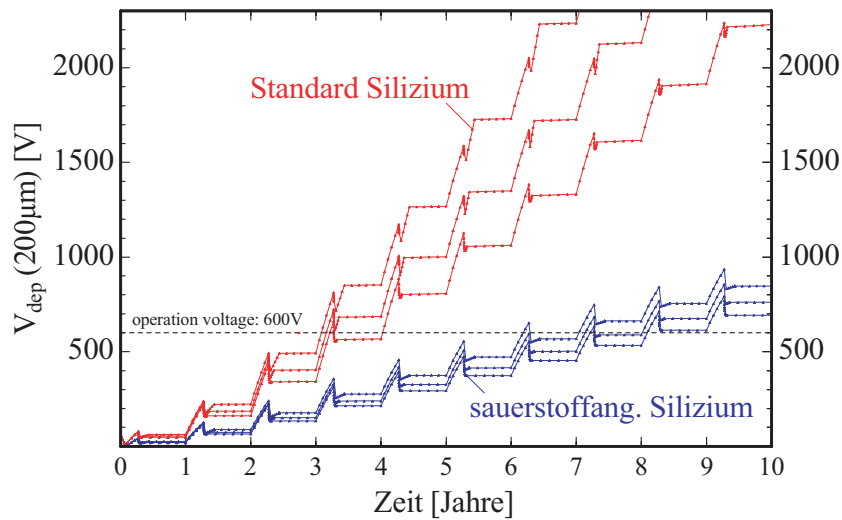


Abbildung 5.9: Notwendige Depletionsspannung für Standard-Silizium und sauerstoffangereichertes Silizium für die B-Lage des Pixeldetektors. Von unten nach oben für die jährliche Wartungsperiode bei 20°C für 14, 30 und 60 Tage [37]

Abbildung 5.9 zeigt das Ergebnis dieser Berechnung für einen $200\text{ }\mu\text{m}$ dicken Sensor in der B-Lage des Pixeldetektors für Standard- und sauerstoffangereichertes Silizium sowie für Wartungsperioden von 14, 30 und 60 Tagen. Man erkennt klar die Vorteile des sauerstoffangereicherten Siliziums gegenüber dem Standardmaterial hinsichtlich der notwendigen Depletionsspannung und des Einflusses der Länge der Wartungsperioden. Die Berechnungen gingen noch von einem $200\text{ }\mu\text{m}$ dicken Pixelsensor aus, dessen Dicke sich aber im endgültigen Design auf $250\text{ }\mu\text{m}$ erhöht hat. Nach Formel 4.10 auf Seite 32 steigt damit die berechnete Depletionsspannung für die B-Lage nach 5 Jahren Laufzeit für sauerstoffangereichertes Silizium von 300 V auf 470 V an. Die Depletionsspannung ist nahezu unabhängig von den gewählten Wartungsperioden und liegt für alle Wartungsperioden unter der technischen Obergrenze von 600 V.

5.3 Die Front-End-Elektronik

5.3.1 Anforderungen an die Ausleseelektronik

Die Anforderungen [51] an die Ausleseelektronik werden durch die allgemeine Anforderung an den Pixeldetektor bestimmt, für jedes ionisierende Teilchen, das den Detektor durchfliegt, drei orts- und zeitaufgelöste Spurpunkte zu liefern. Im Detail bedeutet dies, dass die Elektronik die wahrscheinlichste Ladung eines MIPs von 10.000 e^- - 15.000 e^- nach der vollen Schädigung des Sensors bei Ladungsteilung zwischen zwei Pixeln detektieren und der richtigen Protonenkollision zuweisen können muss. Daher muss die Nachweisschwelle der FE-Elektronik unter 5.000 e^- liegen. Diese Schwelle teilt sich in zwei Bestandteile auf: Zum einen in die Diskriminatorschwelle der Pixel von 3.000 e^- , ab der die Treffer erkannt werden. Zum anderen in die notwendig Ladung über der Diskriminatorschwelle von 2.000 e^- ab der die geforderte Zeitauflösung von 25 ns erreicht wird, damit die Treffer dem richtigen Ereignis zugeordnet werden.

Die einstellbare Diskriminatorschwelle wird durch die Notwendigkeit bestimmt, Rauschtreffer im Pixeldetektor gering zu halten. Damit dies erfüllt ist, wird festgelegt, dass die quadratische Summe aus elektronischem Rauschen und der Verteilung der Schwellen zwischen einzelnen Pixeln (die so genannte Schwellendispersion) mindestens 6-mal kleiner sein muss als die mittlere Diskriminatorschwelle. Somit darf für eine Schwelle von 3.000 e^- die quadratische Summe nicht größer als 500 e^- sein. Für die einzelnen Therme wird festgelegt, dass das Rauschen der Elektronik unter 400 e^- und die Schwellendispersion unter 300 e^- liegen soll.

Die Ortsauflösung des Pixeldetektors wird durch die Dimension der einzelnen Pixelzelle bestimmt, die in $r\phi$ -Richtung $50\text{ }\mu\text{m}$ und in z -Richtung $400\text{ }\mu\text{m}$ beträgt. Diese wird durch den notwendigen Platz zur Integration der Elektronik beschränkt. Um die Ortsauflösung bei Ladungsteilung zwischen zwei Pixeln zu erhöhen, verfügt der Pixelchip über die Möglichkeit, eine grobe Ladungsmessung für jeden Treffer durchzuführen. Aus den Ladungsmengen lässt sich der Teilchendurchgang zwischen den beiden Pixeln berechnen. Die Orientierung der Pixelmodule relativ zur Teilchenflugrichtung ist so ausgelegt, dass etwa zu 50 % Einzeltreffer und etwa zu 50 % Doppeltreffer entstehen.

Um die Anzahl der nicht nachgewiesenen Treffer im Pixeldetektor zu minimieren, ist zum einen die Anordnung der Module so ausgelegt, dass es keine Stellen im Pixeldetektor gibt, die nicht durch einen Pixelsensor abgedeckt sind. Zum anderen darf die Totzeit in der Ausleseelektronik nicht zu groß sein, damit keine Pixeltreffer verloren gehen. Die Trefferrate pro Pixel in der B-Lage beträgt 20 kHz . Um die Totzeit eines Pixels unter 1 % der Trefferrate zu halten, darf die Totzeit in der B-Lage nicht größer als $0,5\text{ }\mu\text{s}$, in den Lagen 1 und 2 nicht größer als $2\text{ }\mu\text{s}$ sein.

Diese Anforderungen sind so speziell und anspruchsvoll, dass zu Beginn des Pixeldetektorprojektes keine Elektronik in der Lage war, diese zu erfüllen. Daher gehörte die Ent-

Parameter	geforderter Wert
Physikalische Anforderungen	
Ortsauflösung in $r\phi$ -Richtung	$< 15 \mu\text{m}$
Ortsauflösung in z-Richtung	$< 120 \mu\text{m}$
Effizienz	$> 95\%$
LHC Anforderungen	
Strahlenhärte	$> 50 \text{ MRad}$ bzw. $1 \cdot 10^{15} \text{ n}_{eq} \text{ cm}^{-2}$
Zeitauflösung	$< 25 \text{ ns}$ ($100.000e^- > q > 5.000e^-$)
Anforderungen an die Elektronik	
Pixelgröße	$50 \mu\text{m} \times 400 \mu\text{m}$
Rauschen	$< 400 e^-$
Variation der Schwellen	$< 300 e^-$
Schwelle	$\leq 3.000 e^-$
Übersprechen zwischen den Pixeln	$< 5 \%$
Leistungsaufnahme pro Front-End	$< 250 \text{ mW}$
Möglichkeiten zur Maskierung	alle Pixel individuell
Kalibrationsmöglichkeit	alle Pixel individuell
Leckstromkompensation	bis zu 50 nA pro Pixel
Datennahme- / Triggeranforderungen	
Pixeltotzeit	$< 2,0 \mu\text{s}$
Pixeltotzeit in der B-Lage	$< 0,5 \mu\text{s}$

Tabelle 5.2: Anforderungen an den Pixeldetektor [51]

wicklung eines ASICs, der diesen Anforderungen genügt, zu einer der anspruchsvollsten Aufgaben der gesamten Forschungs- und Entwicklungsarbeit für den Pixeldetektor.

Insgesamt sieben unterschiedliche Prototypen wurden in Zusammenarbeit des LBNL Berkeley¹², CPPM¹³ und des Physikalischen Institutes Bonn entwickelt, die sich in drei unterschiedliche Gruppen unterteilen lassen:

- nicht strahlenharte Designs (FE-A/C und FE-B) [53, 54]
- strahlenharte Designs in DMILL-Technologie (FE-D1 und FE-D2) [55]
- strahlenharte Designs in $0,25 \mu\text{m}$ -Technologie (FE-I1, FE-I2/2.1 und FE-I3) [56]

Während dieser Doktorarbeit wurden jeweils an allen Versionen der FE-Elektronik Messungen durchgeführt, deren Ergebnisse in das Design der nächsten Generation von Auslesechips eingeflossen sind. Im Rahmen dieser Arbeit wird das Hauptgewicht auf dem FE-I2.1-Design liegen, da dieses dem endgültigen Auslesechip FE-I3 am Nächsten kommt, der

¹²Lawrence Berkeley National Laboratory

¹³Centre de physique de particule Marseille

erst gegen Ende der Arbeit zur Verfügung stand. Die Punkte, in denen sich das FE-I2-Design gegenüber dem Vorläufer FE-I1 oder dem Nachfolger FE-I3 stark unterscheidet, werden in den entsprechenden Kapiteln erläutert.

5.3.2 FE-I2.1

Der FE-I2.1-Chip [57, 58] ist die letzte Version vor dem endgültigen Produktionschip FE-I3. Die Unterschiede zwischen beiden Chips sind marginal und beziehen sich lediglich auf die Reparatur eines Konsistenzchecks und auf kleine Anpassungen von Betriebsparametern.

Der FE-I2.1 hat eine aktive Fläche von $7,2 \cdot 10,8 \text{ mm}^2$, die zum größten Teil aus einer Matrix von 18 Spalten $\cdot$ 160 Zeilen von Pixelzellen besteht. Jede dieser Pixelzellen ist $50 \text{ }\mu\text{m} \cdot 400 \text{ }\mu\text{m}$ groß und mit einem Sensorpixel verbunden, dessen Ladungssignal von der Pixelzelle verstärkt und digitalisiert wird.

Zur Auslese der Daten werden jeweils zwei Spalten zu einer Doppelspalte verbunden, über die die Daten zur Auslese- und Speicherlogik am Ende der Spalte transportiert werden. Der Chip kann über 47 Anschlüsse angesteuert und ausgelesen werden, von denen jeweils die äußeren 8 Kontakte Testanschlüsse sind, die auf einem Modul nicht mit dem Flex verbunden werden. Anhang A.1 enthält eine Übersicht über alle Anschlüsse des Chips.

Um ein höheres Rauschen des Analogteils des FE-Chips durch digitale Aktivität zu verhindern, verfügen beide Teile über eine eigene Spannungsversorgung. Die Spannung des Analogteils (VDDA) beträgt nominell 1,6 V, die Spannung für den Digitalteil (VDDD) 2,0 V. Die Massen der beiden Spannungen sind auf dem FE-Chip getrennt und werden erst auf dem Flex miteinander verbunden.

Die folgende Beschreibung der Funktionalität des Auslesechips orientiert sich am Signalverlauf beginnend mit dem analogen Vorverstärker in jeder Pixelzelle über die Digitalisierung der Signale und deren Auslese bis hin zur Speicherung und seriellen Datenauslese.

Die Pixelzelle

Jede der 2880 Pixelzellen des Auslesechips besteht aus einem schnellen Vorverstärker, der die influenzierte Ladung des Sensors auf einer Feedback-Kapazität aufintegriert und über einen konstanten Rückkoppelstrom I_F entlädt. Das Signal der ersten Verstärkerstufe wird in einer zweiten Stufe differentiell nochmals verstärkt. Der zweite Signalanteil stammt von einer Replika-Schaltung, die das DC-Potenzial der ersten Stufe reproduziert. Das differentielle Ausgangssignal der beiden Vorverstärkerstufen wird im Diskriminator in eine digitale Trefferinformation umgewandelt. Auf die steigende und fallende Flanke des digitalen Signals wird eine Zeitmarke in einer RAM-Zelle gespeichert, die danach ausgelesen werden kann. Die Zeitmarke stammt von einer synchron mit der 40-MHz-Zeit des

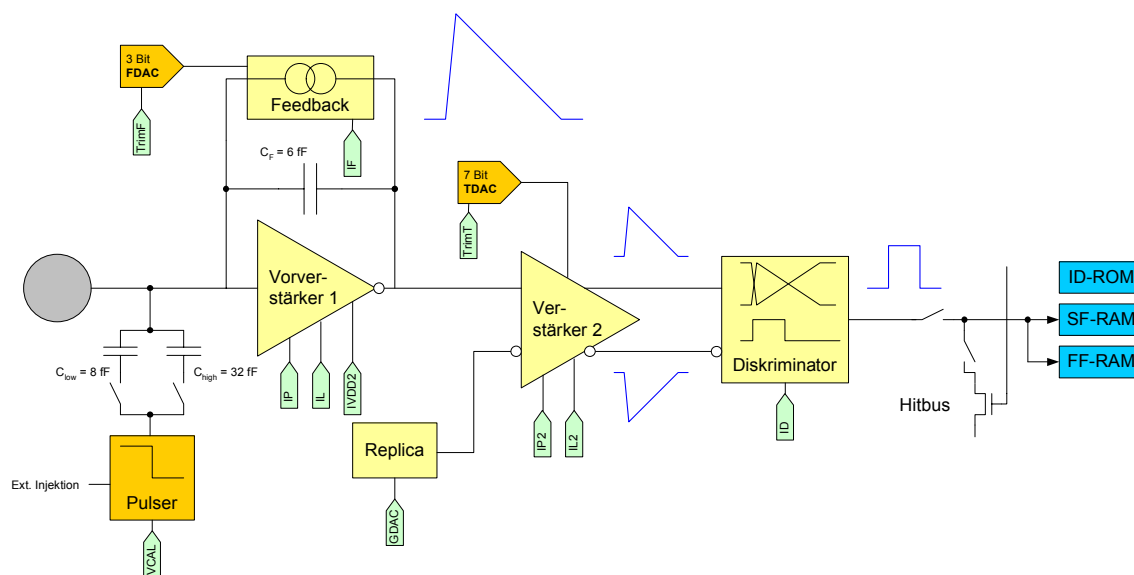


Abbildung 5.10: Schematischer Aufbau einer Pixelzelle des FE-I2-ATLAS-Pixelchips

Beschleunigers laufenden Uhr, deren Zeit an alle Pixelzellen im Chip verteilt wird. Das digitale Treffersignal wird zusätzlich auf einen *Hitbus* gegeben, der alle Pixelzellen einer Spalte über ein schnelles ODER-Netzwerk miteinander verbindet. Der Hitbus kann als Triggersignal oder Analyseinstrument genutzt werden, um die Pixelzelle unabhängig von der digitalen Auslese testen zu können.

Die Ladungsschwelle, ab der der Diskriminator eine Signalladung als Treffer detektiert, kann über zwei unterschiedliche Mechanismen im Chip eingestellt werden. Zum einen gibt es eine globale Schwelleneinstellung, die für alle Pixel gleich ist, zum anderen besteht die Möglichkeit, die Schwelle in jedem Pixel individuell durch einen 7-Bit-DAC einzustellen, um die Variationen zwischen den Pixelzellen auszugleichen. Die globale Schwelleneinstellung erfolgt über einen Strom, der in jeder Pixelzelle von einem DAC erzeugt wird, aber nur einheitlich für alle Pixel eingestellt werden kann. Dieser Strom führt zu einer Änderung der Replika-Spannung, die wiederum eine Änderung des Offsets zwischen positivem und negativem Ausgang der zweiten Verstärkerstufe führt. Im Diskriminator werden beide Signale überlagert und dort, wo sie sich schneiden, ändert sich der Ausgang des Diskriminators. Wenn somit die Signalladung kleiner ist als die halbe Offsetspannung, ändert sich der Ausgang des Diskriminators nicht und das Signal wird nicht nachgewiesen.

Die individuelle Einstellung der Schwellenspannung in jedem Pixel funktioniert nach dem gleichen Prinzip. Hier wird das Potenzial der Eingänge der zweiten Verstärkerstufe direkt geändert, was wiederum zu einem sich ändernden Offset der beiden Ausgangssignale führt. Die Schrittweite der einzelnen DAC-Schritte lassen sich zusätzlich noch durch einen global einstellbaren Strom TrimT ändern, um zwischen einer feineren Abstimmung der Schwellen und einem höheren Einstellbereich variieren zu können.

Um trotz der Digitalisierung des Signals eine Information über die Höhe der Signalladung

zu erhalten, wird ausgenutzt, dass durch den konstanten Rückkoppelstrom die Zeit, die das Signal über einem festen Ladungswert ist, proportional zur Höhe des Signals ist. Somit ist die Länge des digitalen Diskriminatorausgangs proportional zur Signalladung. Dieses Verfahren wird kurz als ToT¹⁴ bezeichnet und ist schematisch in Abbildung 5.11 dargestellt. Durch die Digitalisierung der Zeitmessung mit dem 40-MHz-Takt des FE-Chips ist die kleinste Einheit des ToTs 25 ns.

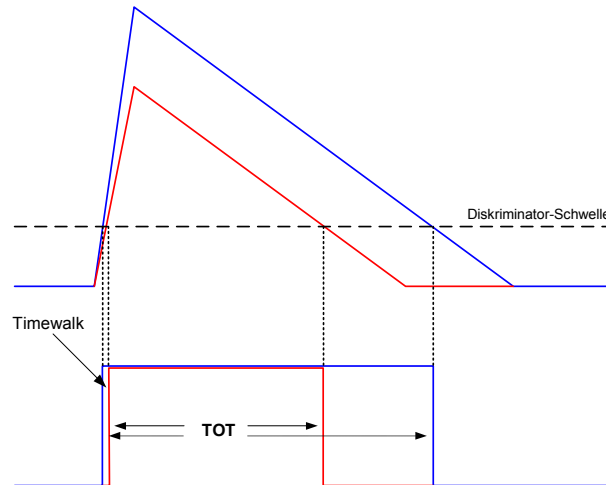


Abbildung 5.11: Schematische Darstellung zweier Vorverstärkersignale mit unterschiedlichen Signalladungen und deren Diskriminatorsignal. Die Zeit, die das Diskriminatorsignal auf 1 ist (ToT), ist proportional zur Signalhöhe.

Neben der Schwelle kann auch der Rückkoppelstrom durch den 3 Bit großen FDAC in jeder Pixelzelle einzeln variiert werden, um Schwankungen im ToT zwischen den Pixelzellen auszugleichen. Wie für die Schwelleneinstellung gibt es auch hier einen globalen Strom TrimF, der durch einen DAC im Kontrollteil des Chips erzeugt wird, der die Schrittweite des FDAC einstellt.

Für die Zuordnung der Daten zu den einzelnen Protonenkollisionen wird die Zeitmarke der steigenden Diskriminatorflanke verwendet, die ebenfalls in Einheiten von 25 ns gemessen wird. Die Treffer mit der Zeitmarke t gehören zur Proton-Kollision, die Δt ns früher stattgefunden hat. Δt kann dabei über die *Latency* im FE-Chip fest eingestellt werden. Auf Grund des Designs des Vorverstärkers ist die Zeit, die ein Treffer benötigt, um über die Schwelle zu kommen, abhängig von der Ladungsmenge des Treffers (siehe Abbildung 5.11). Niedrige Ladungen werden langsamer nachgewiesen als hohe Ladungen. Dieser als *Timewalk* bezeichnete Effekt führt dazu, dass sehr kleine Ladungen oberhalb der Schwelle so lange zum Überschreiten der Diskriminatorchwelle benötigen, dass sie einer späteren Zeitmarke und damit einer falschen Protonenkollision zugeordnet werden. Das hat zur Folge, dass diese Treffer nicht nur verloren gehen, da durch den Level-1 Trigger jeweils nur die Treffer einer einzelnen Zeitmarke ausgelesen werden, sondern auch in dem späteren Ereignis Rauschtreffer verursacht werden.

¹⁴Time-Over-Threshold

Um die Funktionalität der Pixelzelle zu testen und ihre Parameter vermessen zu können, gibt es in jeder Zelle zwei Injektionskapazitäten C_{low} und C_{high} , die über einen Spannungspuls eine Ladungsmenge erzeugen, die einem Sensorsignal entspricht und über die Pulshöhe variiert werden kann. Neben der externen Zuführung des Spannungspulses gibt es die Möglichkeit, über einen internen Pulsgenerator in jeder Pixelzelle diesen Puls zu erzeugen. Die Schaltung besteht aus einem Multiplexer, der zwischen der analogen Versorgungsspannung VDDA und einer im Chip generierten Kalibrationsspannung VCal hin und her schaltet. Die Injektion wird durch das externe *Strobe*-Signal getriggert. Das *Strobe*-Signal kann zusätzlich hinter dem Diskriminator eingekoppelt werden, um unabhängig vom Analogteil einen digitalen Treffer zu erzeugen. Mit der digitalen Injektion kann die Trefferauslese des FE-Chips ohne den Analogteil überprüft werden.

Jede Pixelzelle verfügt zusätzlich über einen 14 Bit großen Speicher, in dem die individuellen Pixeleinstellungen gespeichert werden können. 10 Bit werden zur Speicherung der Schwellen- und Rückkopplungskorrektur verwendet, die restlichen 4 Bit dienen zur Trennung des Pixels von der digitalen Auslese, falls dieser rauschen sollte (*Enable*-Bit), zur Trennung der Verbindung zum Hitbus (*Hitbus*-Bit), zur Ausschaltung des Vorverstärkers (*Kill*-Bit) und zur Auswahl, ob dieser Pixel über den Pulsgenerator injiziert werden soll oder nicht (*Select*-Bit).

Die meisten Betriebsparameter der Pixelzelle können global für den gesamten Chip über 10- bzw. 8-Bit-DACs im Kontrollteil eingestellt werden. Die folgende Tabelle listet die einzelnen Parameter mit einer kurzen Beschreibung auf.

Bez.	Beschreibung	nom. Wert (DAC 64)
IP	Vorverstärkerstrom	8 μA
IL	Laststrom des Vorverstärkers	1,5 μA
IP2	Versorgungsstrom 2. Verstärker	4 μA
IL2	Laststrom 2. Verstärker	3 μA
IVDD2	Strom zur Einstellung der Referenzspannung	250 nA
IF	Rückkoppelstrom	4 nA (DAC 32)
ID	Diskriminatorstrom	5 μA
GDAC	Globale Schwelleneinstellung	-
ITH1	Altern. Schwelleneinstellung	-
ITH2	Altern. Schwelleneinstellung	-
TrimT	Schrittweite der indiv. Schwelleneinstellung	-
TrimF	Schrittweite der indiv. Rückkoppelstromeinst.	-
MonADC	Leckstrom Messung	(0,125 - 128) nA (ges. Bereich)
VCAL-I	Kalibrationsstrom	(0,5 - 511) μA (ges. Bereich)

Tabelle 5.3: Beschreibung der einzelnen globalen DACs des ATLAS-Pixelchips

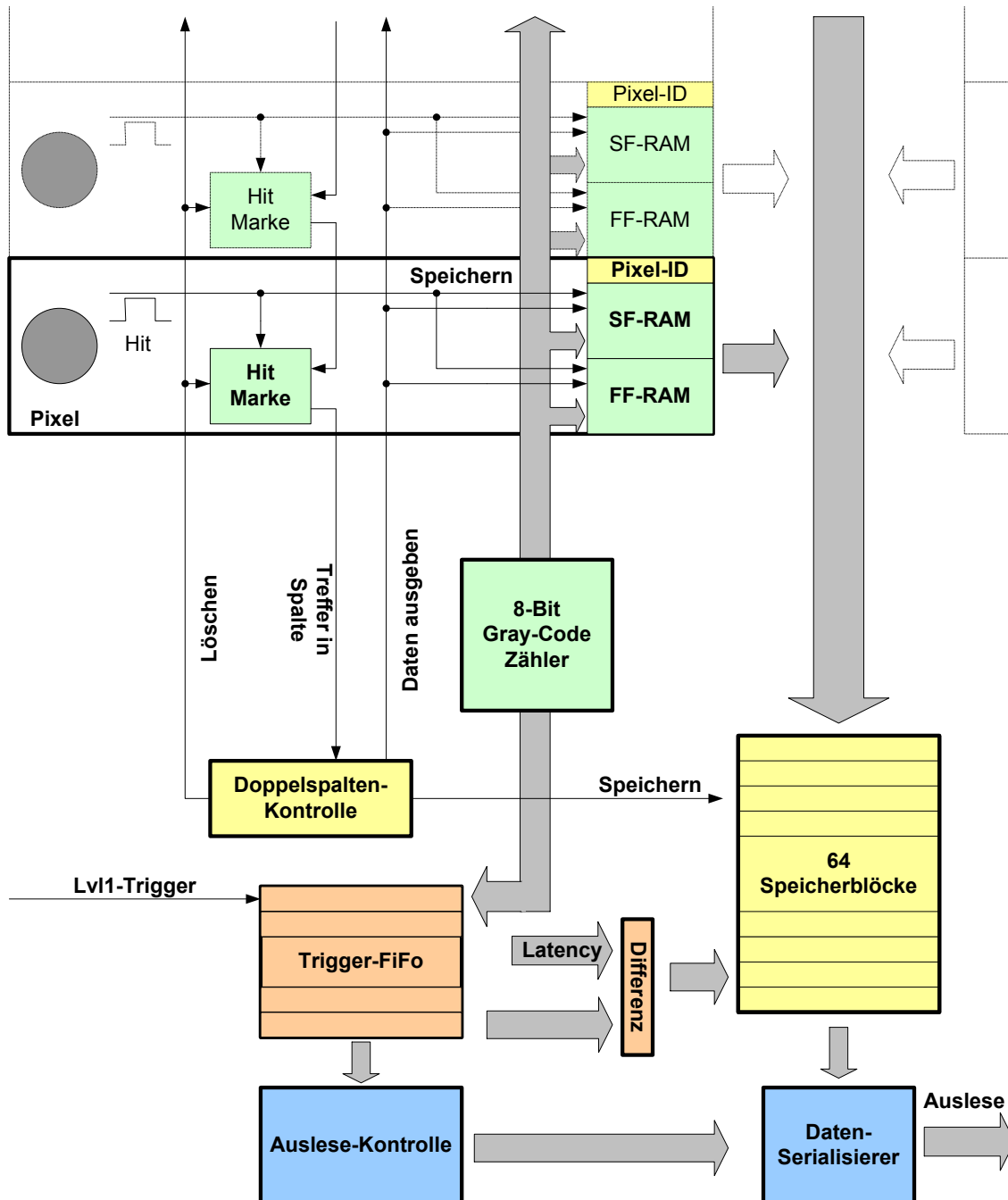


Abbildung 5.12: Schematische Darstellung der Auslese der Trefferdaten im FE-I2 Chip

Die Auslese der Trefferdaten aus der Pixelzelle

Zur Auslese und Speicherung der Trefferdaten werden jeweils zwei Spalten zu einer Doppelspalte zusammengefasst. Wird ein Pixel in der Doppelspalte getroffen, so wird durch eine ODER-Verknüpfung zwischen allen Pixelzellen der Ausleselogik angezeigt, dass mindestens ein Treffer ausgelesen werden kann. Die Ausleselogik schickt daraufhin ein Auslese-

Signal, das den obersten getroffenen Pixel veranlasst, seine ID und die Zeitinformation der steigenden und fallenden Flanke des Treffers an die Speicherzellen am Ende der Doppelspalte zu schicken. Dort werden die Daten in einer der 64 Speicherzellen gespeichert und die ToT-Information wird aus der Differenz der Zeitinformationen berechnet. Danach wird der Treffer im Pixel gelöscht und der nächste getroffene Pixel ausgelesen. Der Scanner, mit dem die Daten aus den Spalten ausgelesen werden, kann auf 5, 10, 20 oder 40 MHz eingestellt werden, um an das unterschiedlich hohe Trefferaufkommen in den einzelnen Pixellagen angepasst zu werden. Die Daten werden so lange gespeichert, bis ein Level-1-Trigger an den Chip gesandt wird. Die Zeitinformation des Triggers wird in einem FiFo gespeichert und mit der einstellbaren *Latency* subtrahiert. Die sich daraus ergebende Zeit wird mit allen Zeitinformationen der gespeicherten Treffer verglichen. Ältere Treffer werden gelöscht, Treffer mit der richtigen Zeitmarke werden markiert und in einem zweiten Schritt zusammengefasst und seriell ausgelesen. Alle Prozesse laufen dabei parallel, um auftretende Totzeiten möglichst gering zu halten.

Kontrollteil

Der Kontrollteil des FE-Chips besteht aus drei Registern: dem Kontrollregister, dem Globalen Register und dem Pixelregister. Die Kommunikation zum Chip erfolgt über drei Leitungen, einer Daten-Leitung, einer 5MHz-Takt-Leitung und einer Load-Leitung, mit denen ein einfaches CMOS-Protokoll realisiert wird. Jeder Befehl an einen Chip besteht aus einem 29 Bit langen Kommandoteil, der übertragen wird, wenn das Load-Signal auf Null ist, und einem beliebig langen Datenteil, bei dem das Load-Signal auf Eins steht. Jedes Kommando enthält eine 4-Bit-Adresse, die mit der von außen einstellbaren Adresse des Chips verglichen wird, den Chip innerhalb der 16 Chips auf einem Modul eindeutig identifiziert und es daher dem MCC erlaubt, alle FE-Chips über eine Kommandoleitung zu steuern. Stimmen Kommandoadresse und Chipadresse überein, wird das Kommando verarbeitet. Die Kommandos bestimmen, in welche Register die nachfolgenden Daten geschrieben werden und welche Informationen die Daten enthalten. Zusätzlich gibt es Kommandos, die den Chip zurücksetzen, und Befehle, die den Inhalt der Speicherzellen des Globalen Registers und des Pixelregisters zu Testzwecken zurücklesen können.

Das Globale Register ist 231 Bit lang und enthält alle globalen Chipparameter einschließlich der Einstellungen der DACs für den Analogteil der Pixelzelle. Eine Auflistung der Funktion sämtlicher Bits befindet sich in Anhang [A.2](#).

Das Pixelschieberegister ist 2.880 Bit lang und verbindet in einer Art Schlangenlinie alle 2.880 Pixelzellen miteinander. Dabei ist jeweils der höchste Pixel jeder zweiten Spalte mit der vorangegangenen Spalte und der niedrigste Pixel mit der jeweils nachfolgenden Spalte verbunden. Das Pixelschieberegister dient zur Einstellung sämtlicher pixelspezifischer Daten, wie der Schwellen- und Feedbackkorrektur und der Auswahl, ob der Pixel injiziert, ausgelesen, abgeschaltet oder mit dem Hitbus verbunden werden soll. Dazu werden 2.880 Bit in das Pixelregister getaktet und ein Befehl im Kommandoregister bestimmt, in welche der 14 Speicherzellen jedes Pixels dieses Bit geschrieben werden soll. Da es

bei früheren Chipgenerationen häufig Probleme mit dem Pixelregister gab, bei dem eine einzelne defekte Zelle zum Ausfall des gesamten Registers führen konnte, ist es bei den neueren Versionen des FE-Chips möglich, einzelne Doppelspalten zu überbrücken und aus dem Schieberegister auszunehmen.

Test- und Kalibrationsschaltungen des Chips

Der FE-I2.1 ist mit über 5 Mio. Transistoren ein komplexes System, das insbesondere in der Entwicklung über ausreichende Analysemöglichkeiten verfügen muss, um auftretende Fehler im Design des Chips effizient lokalisieren und für die nächste Generation beheben zu können. Außerdem muss der Chip über geeignete Kalibrationsmöglichkeiten verfügen, um beispielsweise die Diskriminatorschwelle auf eine absolute Ladung einstellen oder durch Prozessschwankungen ausgelöste Variationen der Parameter des Chips ausgleichen zu können.

Zum Test des Analogteils der Pixelzellen gibt es zwei dedizierte Schaltungen. Zum einen den Hitbus, der die Trefferdaten jedes Pixels unabhängig von der digitalen Auslese ausgeben kann. Zum anderen gibt es einen speziellen Testpixel, der am unteren rechten Rand der Pixelmatrix liegt (Spalte 17, Zeile 0), bei dem der Pulserausgang, der Ausgang des Vorverstärkers und die beiden Ausgänge der zweiten Verstärkerstufe über einen Multiplexer und einen Treiber mit einem Ausgangskontakt (MonAmp) verbunden sind. Dieser Ausgang kann an ein externes Oszilloskop angeschlossen werden und die analogen Pulsformen können analysiert werden.

Die Verstärker- und Diskriminatorströme, die im Kontrollteil des Chips erzeugt und dann über Stromspiegel an die einzelnen Pixelzellen verteilt werden, können über einen weiteren Stromspiegel einzeln an einen Kontakt (MonDAC) gelegt werden, wo sie mit einem Amperemeter gemessen werden können. Damit ist es möglich, die Linearität und den Umfang der eingesetzten DACs zu messen und zu kontrollieren. Zusätzlich gibt es ein Netzwerk zwischen allen Pixeln, das erlaubt, die beiden Ströme IP und IL2 in jedem Pixel individuell zu messen, um herauszufinden, ob es systematische Effekte bei der Verteilung der Ströme an die einzelnen Pixel gibt.

Um die Schwelle und das Rauschen eines Pixels messen zu können, ist es wichtig, die über den Pulsgenerator injizierte Ladung möglichst genau zu kennen. Dazu muss die Pulshöhe und die Größe der Injektionskapazität bestimmt werden. Zur Messung der Pulshöhe wird ähnlich wie bei der Messung der Strom-DACs der Ausgang des VCAL-DACs auf einen Kontakt gelegt, wo die Spannung über ein Voltmeter gemessen werden kann. Die Messung der auf dem Chip verwendeten Kapazitäten ist schwieriger, da diese in den Pixeln nicht direkt zugänglich sind. Um trotzdem einen Anhaltspunkt über die Größe der Kapazitäten zu bekommen, befindet sich auf dem Chip eine Kapazitätsmatrix, in der jeweils vierfach eine Kopie der beiden Injektionskapazitäten und der Feedbackkapazität vorhanden ist. Diese Matrix kann über eine interne Schaltung und ein extern angeschlossenes Source-Meter vermessen werden. Geht man von der Annahme aus, dass die Schwankungen der

Prozessparameter über einen Wafer auf einer Skala liegen, die größer als eine Chipgröße ist, dann sollten die über die Kopien ermittelten Kapazitäten gut mit den tatsächlich verwendeten Kapazitäten in den Pixeln übereinstimmen. Eine detaillierte Beschreibung des Verfahrens befindet sich in Kapitel 6.2.2.

Um den Digitalteil des Chips zu testen, kann nach dem Diskriminator ein digitales Signal injiziert werden, das einen Treffer simuliert. Dieser Treffer wird dann über den Digitalteil des Chips unabhängig vom Analogteil ausgelesen.

Der Kontrollteil des Chips lässt sich über zwei 16fache Multiplexer testen, die mit dem Datenausgang (DO) und dem Hitbusausgang (MonHit) verbunden sind. Über diese Multiplexer kann der Datenausgang, der Hitbus, der Ausgang der Schieberegister sowie eine Reihe von internen Clock- und Datensignalen ausgewählt und über ein Oszilloskop analysiert werden. Insbesondere die Überprüfung der Schieberegister ist wichtig, da diese auf Grund ihrer Länge sehr fehleranfällig sind.

Zusätzliche Funktionen des Pixeldetektors

Durch den Wechsel von einer $0,8\text{-}\mu\text{m}$ -Technologie auf eine $0,25\text{-}\mu\text{m}$ -Technologie bei gleichzeitiger Beibehaltung der Pixel- und Chipgröße entstanden auf dem FE-Chip freie Bereiche, die nicht für die grundlegenden Funktionen des Chips benötigt werden. Dieser zusätzliche Platz wurde genutzt, um Schaltungen zu implementieren, die für den Betrieb des Chips nicht notwendig sind, den Betrieb des Chips aber vereinfachen können.

- Intelligente Kapazitäten

Der Analogteil des FE-Chips ist sehr empfindlich gegenüber einem Rauschen auf den Versorgungsspannungen. Um dieses Rauschen zu minimieren, sind auf dem Flex eine große Anzahl an Filterkapazitäten untergebracht. Weitaus effizienter wäre es, diese Kapazitäten direkt in jeder Pixelzelle zu integrieren. Es besteht dabei aber die Gefahr, durch einen Kurzschluss zwischen den beiden Metallisierungen der Kapazität den Chip zu zerstören. Um dies zu verhindern, kann man „intelligente“ Kapazitäten einsetzen, wie sie in Abbildung 5.13 schematisch dargestellt sind.

Die Kapazität ist über zwei n-MOS-Transistoren mit der digitalen Masse (DGnd) verbunden. Durch den ersten Transistor fließt konstant ein Strom von einigen nA, der zweite Transistor ist zu Beginn über das Testsignal ausgeschaltet. Das Potenzial zwischen Kapazität und Transistoren liegt bei einer funktionierenden Kapazität auf Masse-Potenzial, da es ständig durch den ersten Transistor entladen wird. Im Fall eines Kurzschlusses lädt sich dieser Punkt bis zur digitalen Versorgungsspannung (VDDD) auf. Wird das Testsignal ausgeschaltet, dann speichert die Speicherzelle das Potenzial an diesem Punkt. Der Ausgang der Speicherzelle ist über ein NOR-Gatter mit dem Gate des Haupttransistors verbunden. Liegt kein Kurzschluss vor, speichert die Speicherzelle 0 und der Transistor wird durchgeschaltet, im umgekehrten Fall

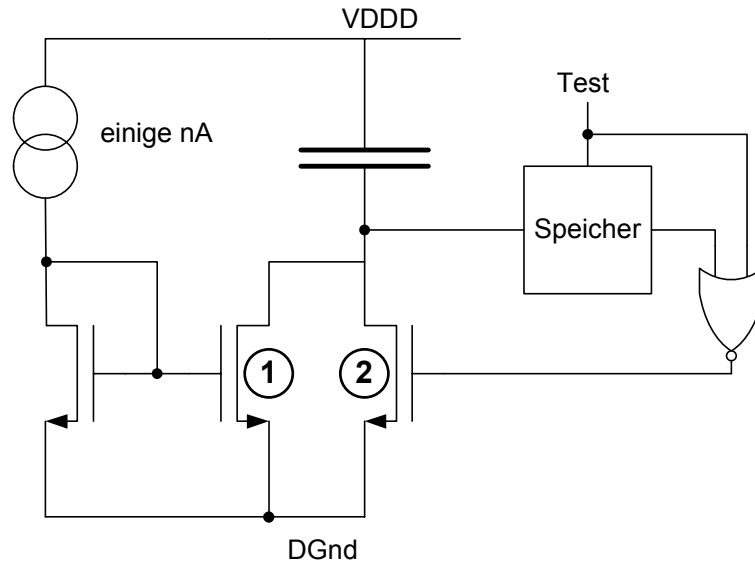


Abbildung 5.13: Schaltplan einer „intelligenten“ Kapazität

speichert die Zelle 1 und der Transistor ist abgeschaltet und der Kurzschluss wird auf einige nA beschränkt.

- Selbsttrigger

Der FE-Chip benötigt zur Ausgabe der Daten ein externes Triggersignal, das im ATLAS-Experiment der Level-1-Trigger liefert. Für Messungen mit radioaktiven Quellen im Labor ist die zeitlich korrekte Erzeugung eines Triggersignals schwierig oder im Falle von γ -Quellen unmöglich. Daher gibt es auf dem Chip eine Schaltung, die das Hitbussignal nutzt, um daraus ein Triggersignal zu erzeugen. Die Anzahl der Trigger und die zeitliche Verzögerung können eingestellt werden. Die Schaltung muss durch einen externen, zeitlich beliebigen Trigger aktiviert werden, um eine Auslese der Trefferdaten durch den MCC zu ermöglichen.

- Timewalk-Korrektur

Wie bereits erläutert, ist der Timewalk, also der zu späte Nachweis von Treffern mit zu geringer Ladung, ein Problem beim Betrieb des Chips im ATLAS-Experiment. Um die Folgen dieses Problems zu verringern, gibt es eine Schaltung, die das ToT der nachgewiesenen Treffer mit einem eingestellten Schwellenwert vergleicht und ggf. den Treffer in das davor liegende Zeitfenster kopiert. Weiterhin kann die Schaltung Treffer unterhalb einer zweiten ToT-Schwelle gänzlich löschen, um Rauschtreffer zu minimieren.

- Überspannungsschutz

Der FE-Chip benötigt durch die eingesetzte $0,25\text{-}\mu\text{m}$ -Technologie sehr kleine Versorgungsspannungen von 2,0 V und 1,7 V bei einem vergleichsweise hohen Stromverbrauch von etwa 150 mA. Durch Stromschwankungen kann es durch den Leitungswiderstand zu Spannungsschwankungen kommen, die oberhalb von 4 V die

FE-Elektronik zerstören können. Um dies zu verhindern, sind auf den FE-Chips zwei Überspannungsschutzschaltungen für die digitale und analoge Versorgungsspannung vorgesehen, die ähnlich einer Zehner-Diode oberhalb einer Schwellenspannung von etwa 2,6 V Strom leiten und damit einen Spannungsanstieg durch einen niedrigeren Stromverbrauch des Chips begrenzen. Diese können alternativ auch als so genannte Shunt-Regulatoren eingesetzt werden, wenn sie mit einem konstanten Strom betrieben werden.

- Spannungsregulatoren

Als eine Option zur Regelung der Versorgungsspannungen sind auf jedem Chip zwei Linear-Regulatoren vorgesehen, die die Versorgungsspannungen des Chips aus einer höheren Eingangsspannung erzeugen können. Der Regulator für die digitale Spannung ist auf 1,8 V, 2,0 V, 2,2 V sowie 2,4 V und der analoge Regulator auf 1,5 V, 1,6 V, 1,7 V und 1,8 V einstellbar. Zusätzlich befindet sich auf dem Chip ein Shunt-Regulator, der wie ein Überspannungsschutz funktioniert, aber eine niedrigere Schwellenspannung von 2,0 V besitzt. Siehe dazu Kapitel 7.

- Autotune

Einer der zeitaufwändigsten Kalibrierungsschritte eines Moduls ist die Ermittlung der richtigen Schwellenkorrektur in jedem Pixel. Um diesen Prozess zu beschleunigen, ist eine automatische Feinkorrektur, kurz *Autotune*, in den Chip eingebaut worden. Diese besteht aus einem 5-Bit-Hoch-Runter-Zähler in jeder Pixelzelle und einem Kontrollschaltkreis, der im Autotune-Modus alle Kommandos an die Pixelzelle blockieren kann. Damit diese Feineinstellung funktioniert, muss sich die Diskriminatorschwelle monoton mit dem TDAC-Wert ändern. Um das Autotuning durchzuführen, wird der TDAC-Wert mit der höchsten Schwelle und der Zähler auf den 50%-Wert (nur das höchste Bit auf eins) eingestellt. Danach wird 100-mal die Ladung in den Pixel injiziert, bei der die Schwelle liegen soll. Jedes Mal, wenn ein Puls injiziert und ein Treffer nachgewiesen wird, zählt der Zähler eine Stufe hoch. Wird kein Treffer nachgewiesen, zählt er eine Stufe herunter. Ist die Schwelle höher als die injizierte Zielladung, dann ist der Zählerstand kleiner als 50 % und das höchste Bit ist auf null. Ist die Schwelle niedriger, dann ist das höchste Bit auf eins. Nach jedem Tuneschritt wird das höchste Bit in der Kill-Speicherzelle des Pixels gespeichert. Ist dieser Wert eine eins, dann verhindert die Autotune-Schaltung, dass die TDAC-Speicherzellen überschrieben werden können. Ändert man jetzt kontinuierlich die TDAC-Werte beginnend mit der höchsten Schwelleneinstellung, dann sollte der Chip am Ende vollständig getuned sein. Dieses Verfahren ist deshalb so schnell, weil auf eine zeitaufwendige Auslese der Trefferdaten verzichtet werden kann und es im Prinzip möglich ist, alle Pixel parallel einzustellen.

- Hitbuszähler

Der Hitbuszähler ist ein einfacher 8-Bit-Zähler, der an das Hitbusnetz angeschlossen ist. Er kann dazu genutzt werden, rauschende Pixel zu identifizieren, indem in jede Pixelzelle nacheinander mehrfach eine Ladung von 0 e^- injiziert wird und man dann

den Hitbuszähler ausliest. Ist der Pixel in Ordnung, sollte auch der Zähler keine Treffer aufweisen.

- Leckstrommessung

In jedem Pixel kann über das Hitbus-Bit ausgewählt werden, ob die Summe aus dem Kompensationsstrom zum Ausgleich des Leckstroms und dem doppelten Feedbackstrom über einen Stromspiegel in den Kontrollteil des Chips kopiert werden soll. Hier besteht die Möglichkeit, diesen Strom auf einen Ausgangsanschluss zu legen oder über einen einfachen ADC zu digitalisieren und auszulesen. Zur Digitalisierung der Daten wird über einen Komparator der Strom aus dem Pixel mit dem Strom des 10-Bit-MonADC-DACs verglichen und die entsprechende Einstellung des ADC ausgelesen. Dazu wird der Strom des DACs um einen Faktor 20 reduziert sowie der Pixel-Strom um einen Faktor 200 verstärkt, um eine theoretische Auflösung von 0,125 nA und ein Messbereich bis 128 nA pro Pixel zu erhalten. Diese Schaltung kann nicht nur zur Analyse des Chips, sondern auch zur Untersuchung des Sensors genutzt werden, da sie eine orts aufgelöste Messung des Leckstroms über den gesamten Sensor ermöglicht.

- Bias-Kompensation

Der Strom, der von den DACs im Kontrollteil des Chips erzeugt wird, muss über Stromspiegel an sämtliche Pixel verteilt werden. Auf Grund des Widerstandes der Leitungen, mit der die Pixelzellen angeschlossen sind, ist der Strom in keiner Pixelzelle identisch und es ergibt sich eine starke Zeilenabhängigkeit der Versorgungsströme der Pixelzellen. Pixel mit hoher Zeilennummer erhalten systematisch niedrigere Versorgungsströme als Pixel mit niedriger Zeilennummer.

Abbildung 5.14 zeigt eine vereinfachte Darstellung der Stromverteilung im Chip. Der eine Transistor des Stromspiegels befindet sich im Kontrollteil des Chips, der andere Transistor in jeder Pixelzelle. Der Gate-Kontakt des Transistors im Kontrollteil ist mit den Gate-Kontakten der Spiegeltransistoren in allen Pixelzellen verbunden. Da auf dieser Leitung kein Strom fließt, ist sichergestellt, dass das Potenzial an allen Transistoren identisch ist. Die Ausgänge der Transistoren sind über eine Masseleitung mit dem Massepotenzial des Kontrollteils verbunden. Durch den Strom, der in jeder Pixelzelle fließt, und den Leitungswiderstand der Masseleitung steigt das lokale Massepotenzial mit zunehmendem Abstand vom Kontrollteil an. Dadurch wird die Differenz zwischen Gate- und Drain-Spannung der Transistoren in den Pixeln immer kleiner und der Strom nimmt ab.

Um dieses Problem zu umgehen, wurde für die beiden Ströme IP und IL2 auf dem FE-I2 eine neu entwickelte Bias-Kompensationsschaltung [59] eingebaut. Diese verwendet eine zusätzliche, nicht-stromführende Masseleitung und einen rückgekoppelten Differenzverstärker, um die Gatespannung in Bezug auf das jeweilige lokale Massepotenzial zu verschieben. Diese Schaltung ist abschaltbar, so dass die Funktion und Auswirkung direkt mit dem Pixelchip überprüft werden kann.

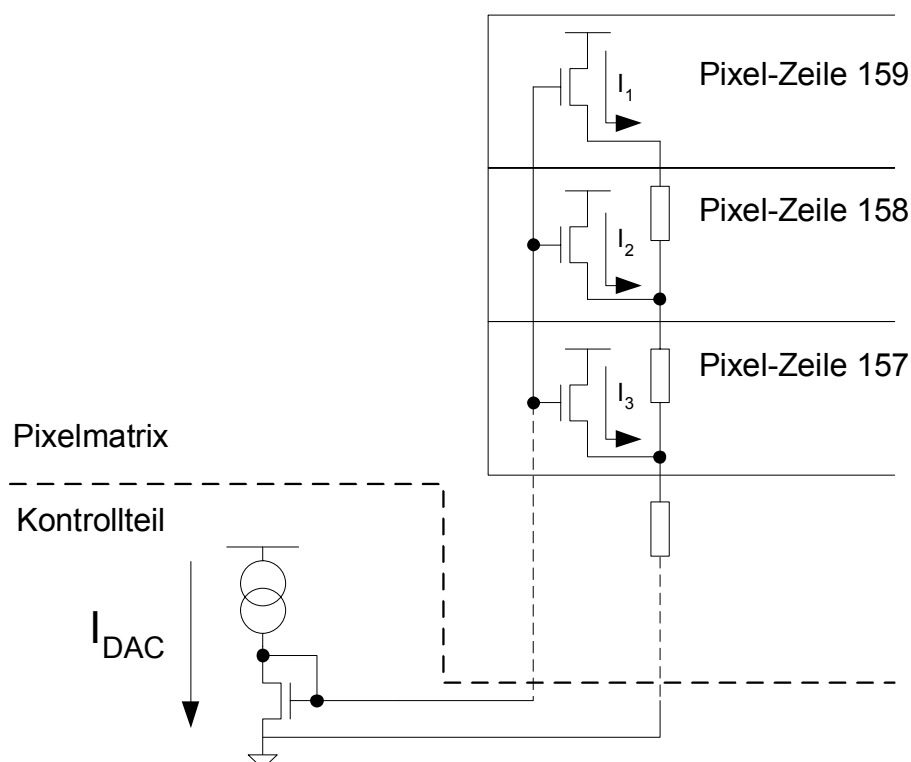


Abbildung 5.14: Vereinfachte Darstellung der Stromverteilung des DAC-Stroms vom Kontrollteil des Chips an die Pixelzellen. Die Ströme I_1 , I_2 und I_3 unterscheiden sich vom Strom im Kontrollteil durch den Leitungswiderstand der Masseverbindung, der im Diagramm durch Ersatzwiderstände angedeutet wird.

SEU-Toleranz des FE-Chips

In Kapitel 4.3.3 wurde dargelegt, dass einzelne Teilchendurchgänge durch den FE-Chip zu einer Änderung des Zustandes von Speicherzellen führen können. Wie stark sich ein solches Ereignis auf den FE-Chip auswirkt, hängt von der betroffenen Speicherzelle ab. Dies kann vom Verlust eines Pixels durch Aktivierung des Kill-Bits bis hin zum Datenverlust eines ganzen Chips führen, bei dem sich beispielsweise die Latency-Einstellung oder die DAC-Werte ändern.

Um das Risiko eines SEU zu minimieren, werden im FE-Chip eine Reihe von unterschiedlichen Technologien eingesetzt. Eine der wichtigsten Maßnahmen ist der Austausch der Standard-Speicherzellen in der Pixelzelle durch DICE-Zellen. Varianten dieser Art von Zellen werden im gesamten Chip als Speicherzellen und in einer Erweiterung als D-Flip-Flops eingesetzt. Die Zellen erhöhen zwar die SEU-Toleranz, können aber das Risiko eines Upsets nicht gänzlich ausschließen, da durch die hohe Integrationsdichte die sensitiven Knoten sehr dicht beieinander liegen und eine gewisse Wahrscheinlichkeit besteht, dass beide Knoten von einem Teilchendurchgang beeinflusst werden. Daher hat man in Bereichen, in denen mehr Platz als in den Pixelzellen zur Verfügung steht, zusätzliche

Maßnahmen zur Erhöhung der SEU-Toleranz getroffen:

- Das Globale Register und das Kommandoregister sind dreifach redundant aufgebaut und mit einer Majoritätslogik versehen. Ein „Bit-Flip“-Signal zeigt an, wenn eine der drei Speicherzellen nicht mit den anderen übereinstimmt. Zusätzlich wird ein Paritäts-Bit an die Daten angehängt, an dem erkennbar ist, wenn sich doch ein dreifach redundantes Bit geändert hat.
- Das Reset- und das Load-Signal, welche den Speicherinhalt aller Zellen mit einem Signal ändern, müssen über zwei getrennte Leitungen gleichzeitig gegeben werden, um zu verhindern, dass ein einzelner SEU ungewollt den Chip zurücksetzt oder zufällige Daten lädt.
- Im Ausleseteil des Chips wurde der Trigger-FIFO von 9 auf 13 Bit erweitert, um eine Hamming-Kodierung der Daten zu ermöglichen, die in der Lage ist, alle 1-Bit Fehler zu korrigieren und die meisten 2-Bit Fehler zu erkennen. Des weiteren wurden alle Standard D-Flip-Flops durch die speziellen SEU-Flip-Flops ersetzt, welche aus DICE-Zellen aufgebaut sind, die die SEU-Toleranz stark erhöhen.

5.4 Bump-Bonding

Die Verbindung zwischen Sensorpixel und Elektronikpixel erfolgt über kleine Metallkontakte, so genannte *Bump-Bonds* oder kürzer *Bumps*, die von zwei unterschiedlichen Herstellern produziert werden. Das eine Verfahren stammt von Alenia Markoni Systems, kurz AMS, die Indium als Bumpmaterial verwenden, das zweite Verfahren vom Institut für Zuverlässigkeit und Mikrointegration, kurz IZM, verwendet Blei-Zinn als Basismaterial. Der Bump-Bonding-Prozess geschieht in vier Schritten:

1. Bei AMS werden sowohl Sensor- als auch Elektronik-Wafer mit Bumps versehen. IZM bringt die Bumps nur auf dem Elektronik-Wafer auf und versieht den Sensor mit einer speziellen Metallisierung (kurz UBM¹⁵).
2. Die Elektronik-Wafer werden auf 210 μm gedünnt.
3. Die Wafer werden geschnitten und die guten Sensoren und Chips ausgewählt.
4. Die FE-Chips werden in einem *Flip-Chip*-Verfahren auf den Sensor aufgelegt und ausgerichtet sowie bei entsprechendem Druck und entsprechender Temperatur miteinander verbunden.

Die einzelnen Prozessschritte, die von AMS und IZM zur Bump-Erzeugung eingesetzt werden, sind in Abbildung 5.15 dargestellt.

¹⁵engl.: Under Bump Metalization

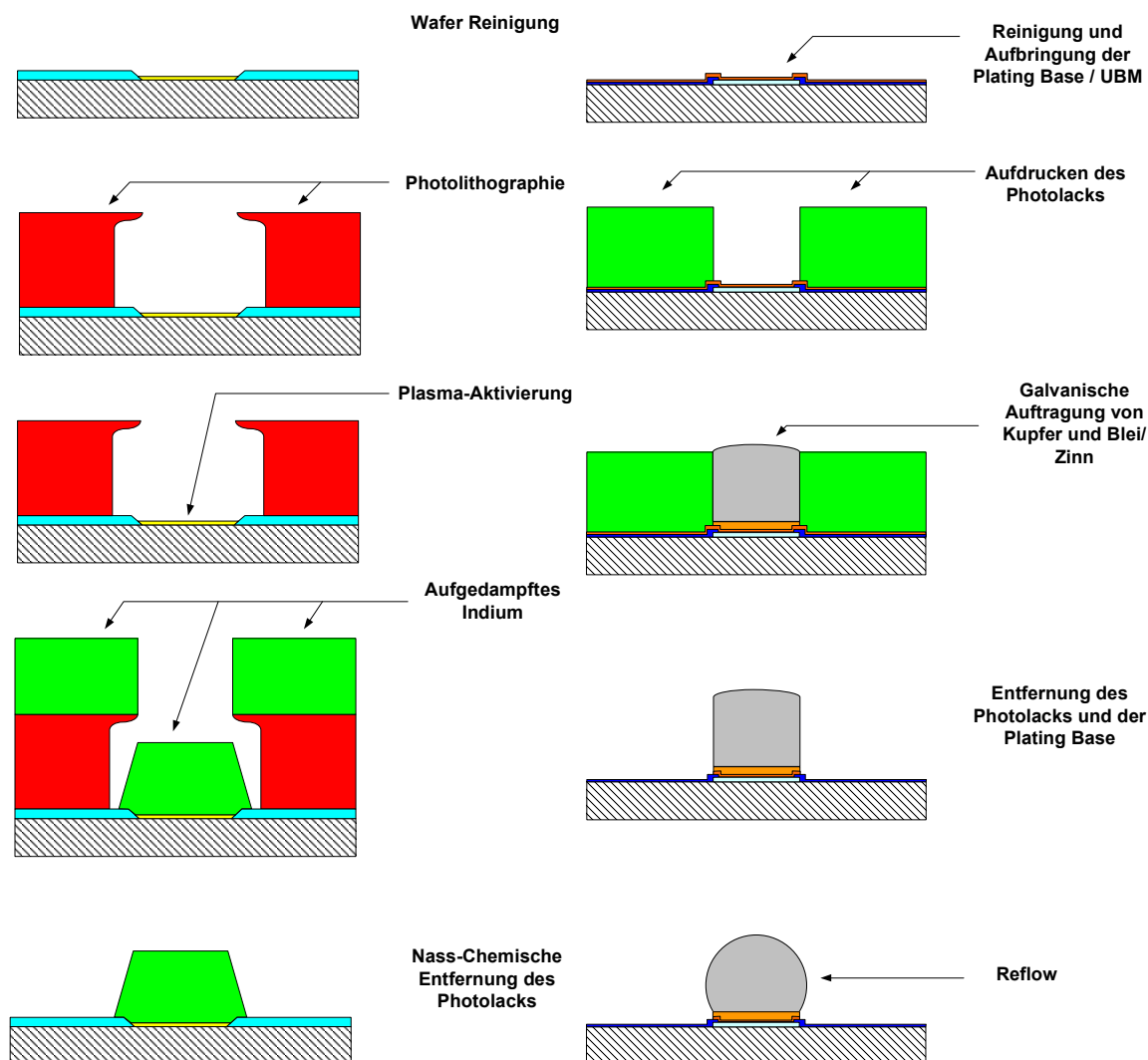


Abbildung 5.15: Schematische Darstellung der Produktionsschritte von links) Indium-Bumps und rechts) Blei-Zinn-Bumps

Die Indium-Bumps bilden nach dem Prozess einen Zylinder mit einem Radius von $20\ \mu\text{m}$ und einer Höhe von etwa $8\ \mu\text{m}$, die IZM-Bumps formen sich zu platt gedrückten Kügelchen mit einem Durchmesser von etwa $20\ \mu\text{m}$. Beide Prozesse unterscheiden sich elektrisch durch einen unterschiedlichen Widerstand der Bumps von unter einem Ohm bei Blei-Zinn-Bumps und einigen 100 Ohm bei Indium-Bumps. In beiden Prozessen ist es möglich, defekte FE-Chips oder Chips mit sehr großer Anzahl an Bumpfehlern auszutauschen.

5.5 Der Modul-Kontroll-Chip

Der Modul-Kontroll-Chip [63], kurz MCC, ist die Schnittstelle zwischen dem ATLAS-Datennahmesystem und der Front-End-Elektronik auf dem Modul. Er erfüllt drei Aufgaben:

- Konfiguration des Systems

Der MCC empfängt die Konfigurationsdaten für die FE-Chips, wandelt sie in das entsprechende Datenformat um und verteilt die Daten an die FE-Chips. Diese Daten können zu Testzwecken von den FE-Chips wieder zurück gelesen werden.

- Verteilung von Timing- und Reset-Signalen

Die zeitkritischen Signale Level-1 und Kalibrations-Trigger (Strobe) werden vom MCC empfangen und an die FE-Chips verteilt. Zusätzlich generiert der MCC mehrstufige Reset-Kommandos, die zum einen die Synchronisation des MCCs mit der ATLAS-Auslese gewährleisten, zum anderen Fehler in den FE-Chips aufheben können.

- Zurücklesen der Trefferdaten und Ereignisrekonstruktion

Die nach einem Level-1-Trigger von den Front-End-Chips kommenden parallelen Daten werden in 16 FIFOs im MCC zwischengespeichert. Wenn von allen FE-Chips die Daten eingetroffen sind, werden diese Daten in ein Gesamtereignis zusammengefasst und mit einer Zeitmarke versehen. Dieses Ereignis wird dann als serieller Datenstrom an die weitere Ausleseelektronik weitergeleitet.

Abbildung 5.16 zeigt ein Blockschaltbild des MCCs. Die Kommunikation mit dem ATLAS-Datennahmesystem erfolgt über den Modul-Port, der aus drei LVDS-Eingängen und zwei Datenausgängen besteht. Die drei Eingangsleitungen sind eine Datenleitung DCI und zwei Takt-Leitungen CK und XCKIN, von denen eine vom Takt-Ausgang des MCCs an den Eingang zurückgekoppelt wird, um Laufzeitfehler auszugleichen.

Die beiden Datenausgangsleitungen DTO und DTO2 können individuell zugeschaltet werden, um die Datenübertragungsrate zu erhöhen. Zusätzlich können die Daten auf beiden Flanken des 40-MHz-Takts übertragen werden um noch einmal die Übertragungsrate zu verdoppeln. Somit kann die Datenrate im MCC auf 40 MBit (eine Leitung, Daten auf einer Flanke), 80 MBit (zwei Leitungen oder eine Leitung mit Daten auf beiden Flanken) oder 160 MBit (zwei Leitungen, beide Flanken) eingestellt werden.

Die Eingangsdaten werden im *Command Decoder* analysiert und bei Konfigurationsdaten für die FE-Chips direkt an den *Front End Port* weitergeleitet. Der *Front End Port* verbindet den MCC mit den FE-Chips über sieben Ausgangsleitungen und 16 Eingangsleitungen. Die Ausgangsleitungen bestehen aus drei einfachen Signalleitungen DAO, LD und CCK, welche die Konfigurationsdaten über einen Bus an die FE-Chips weiterleiten,

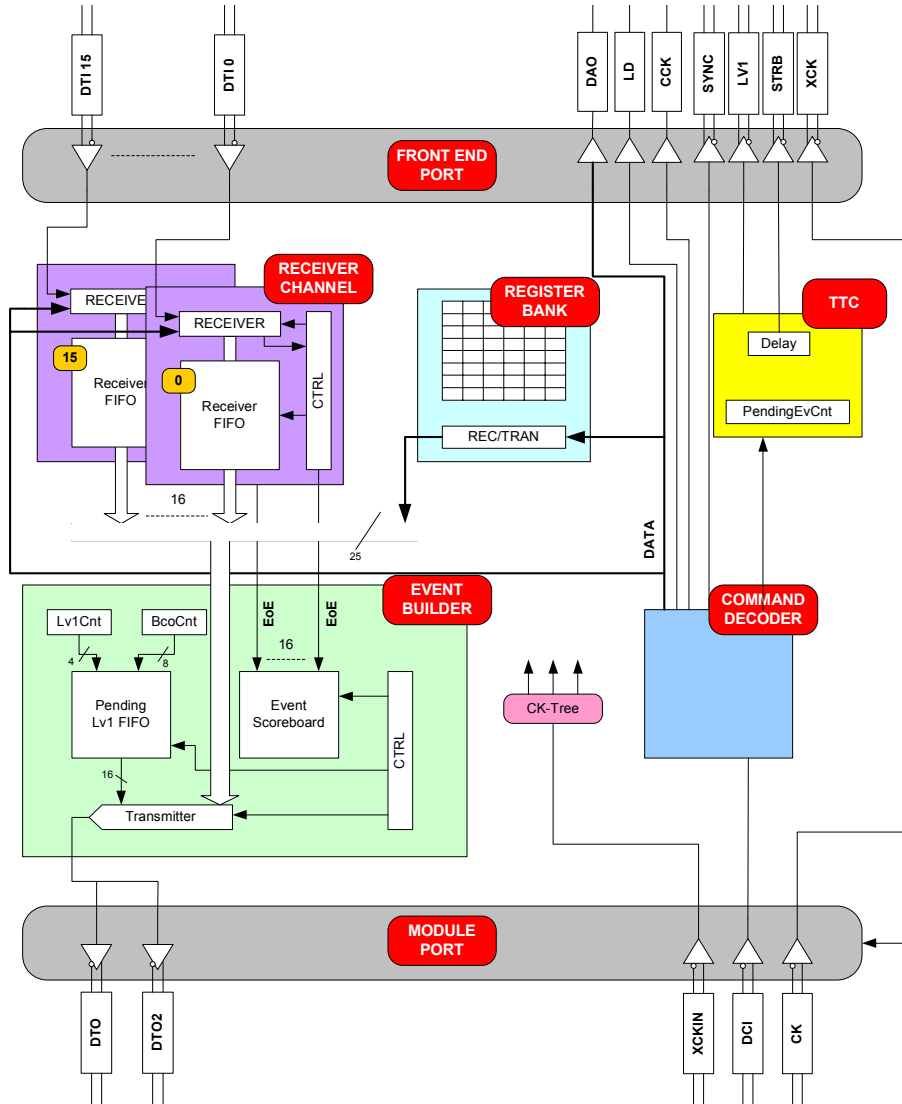


Abbildung 5.16: Blockschaftbild des MCCs. Nach [63].

und vier differentiellen Leitungen XCK, Lvl1, Sync sowie Strobe, die die zeitkritischen Takt-, Trigger- und Reset-Signale an die Chips übertragen. Die Datenausgänge eines jeden FE-Chips sind über 16 differentielle Leitungen direkt mit dem MCC verbunden.

Wird ein Level-1-Trigger an den MCC geschickt, so wird das Signal vom *Command Decoder* an die *TTC* weitergeleitet. In der *TTC* wird überprüft, ob weniger als 16 noch nicht ausgelesene Trigger im *PendingEvCnt* stehen. Ist dies der Fall, wird der *PendingEvCnt* um eins hochgezählt und das Triggersignal an die FE-Chips weitergeleitet. Gleichzeitig wird die Anzahl der Bunch-Crossings (*BcoCnt*) und der Level-1-Trigger (*Lv1Cnt*), die bis zu diesem Zeitpunkt stattgefunden haben, im *PendingLv1FIFO* des *Event Builder* zur späteren Auslese gespeichert.

Falls bereits 16 Trigger im *PendingEvCnt* registriert sind, wird der Trigger nicht an die FE-Chips weitergeleitet und der MCC sendet eine Warnung an das Auslesesystem. Zusätzlich zur Level-1-Kontrolle generiert die *TTC* die MCC-Reset-Signale und erzeugt einen Kalibrationstrigger, der an die FE-Chips über die *Strobe*-Leitung verteilt wird. Dieses Signal kann in der *TTC* über einen speziellen Schaltkreis in 0,5-ns-Schritten verzögert werden, um auf dem FE-Chip Timing-Messungen durchführen zu können.

Sobald die FE-Chips einen Level-1-Trigger erhalten, senden sie die zu diesem Trigger gehörenden Daten parallel an den MCC. Der Datenstrom eines jeden FE-Chips wird durch ein *End-Of-Event*-Wort abgeschlossen, unabhängig davon, ob zu diesem Trigger Daten gespeichert waren oder nicht. Diese Daten werden in 16 *Receiver Channel* im MCC gespeichert. Wenn der *Receiver Channel* ein EoE-Wort erhält, wird dem *Event Builder* gemeldet, dass dieser Chip mit der Datenauslese zu diesem Trigger fertig ist. Sobald alle 16 FE-Chips zu einem Level-1-Trigger ein EoE gemeldet haben, werden vom *Event Builder* die Daten der 16 *Receiver FIFOs* ausgelesen und mit den Daten des *PendingLv1FIFOs* über die beiden Ausgangsleitungen an das Datennahmesystem weitergeleitet. Anschließend werden die Daten in den FIFOs gelöscht und der *PendingEvCnt* wird um eins verringert.

5.6 Versorgungsleitungen

Eine der technisch anspruchsvollsten Aufgaben ist die Verbindung des Pixeldetektors mit den externen Netzteilen, die sich in einer Kaverne (USA15) neben dem ATLAS-Detektor befinden. Das ATLAS-Pixelmodul verwenden zwei niedrige Versorgungsspannungen von 2 V für den Digitalteil (VDD) und 1,7 V für den Analogteil (VDDA) sowie einer Hochspannung (HV) von bis zu 600 V für die Depletion des Sensors. Um die geforderte Geschwindigkeit der Vorverstärker zu erreichen, benötigen die Module einen Strom von etwa 2 A. Die genauen Werte sind in Tabelle 5.4 zusammengefasst.

	nom. Spannung [V]	nom. Strom [mA]	nom. Leistung [mW]	max. Spannung [V]	max. Strom [mA]	max. Leistung [mW]
VDD	2,0	750	1500	2,5	1000	2500
VDDA	1,6	1100	1760	2,1	1300	2725
HV	600	1	600	600	2	1200
Summe			3860			6425

Tabelle 5.4: Versorgungsspannungen und -ströme eines ATLAS-Pixelmoduls [64]

Die Planung sieht vor, jedes Modul einzeln mit einem Spannungsregulator [65] zu verbinden, der sich direkt außerhalb des ATLAS-Detektors befindet und mittels Sense-Leitungen die Versorgungsspannungen reguliert. Jeder Regulator soll des weiteren mit einer eigenen Spannungsversorgung verbunden werden, die sich in USA15 befinden. Zu Beginn des Experiments ist es aber aus Kostengründen notwendig, die Modularität von eins aufzugeben und mehrere Regulatorkanäle an ein Netzteil anzuschließen.

Der Strom, den die Netzteile liefern, muss von USA15 über eine Strecke von 80 m zu den Spannungsregulatoren und von dort aus zu dem 12 m entfernten Pixeldetektor geleitet werden. Die dafür benötigten Kabel müssen in Abhängigkeit ihrer Position im Detektor den unterschiedlichsten Anforderungen entsprechen. Außerhalb von ATLAS sollen die Kabel möglichst billig sein. Innerhalb des ATLAS-Detektors müssen die Kabelbündel durch die vorgegebenen Öffnungen passen, die sie sich mit den Kabeln aller anderen Detektoren des Inneren Detektors teilen. Im Inneren des Pixeldetektors darf die Strahlungslänge und damit die eingebrachte Masse der Kabel nicht zu groß sein, um Vielfachstreuung und Energieverlust im inaktiven Material zu minimieren. Zusätzlich sollte der maximale Spannungsabfall zwischen dem Regulator und den Pixelmodulen nicht mehr als 2 V betragen, damit, bei einem plötzlichen Stromabfall auf den Modulen, die maximale Spannung nicht über 4 V ansteigt, was eine Zerstörung der eingesetzten Elektronik zur Folge haben könnte.

Um diese unterschiedlichen Anforderungen erfüllen zu können, werden drei verschiedene Arten von Kabeln eingesetzt. Außerhalb des Detektors werden Kupferkabel mit einem großen Leiterquerschnitt verwendet, um den Spannungsabfall möglichst gering zu halten (Type-III-Kabel). Innerhalb des ATLAS-Detektors bis zum Pixeldetektor werden Kabel mit der dünnstmöglichen Isolation verwendet, um den Platzbedarf der Kabel zu minimieren (Type-II- und Type-I-Kabel). Innerhalb des Pixeldetektors werden alle Signal- und Spannungsleitungen eines Moduls in einen Kabelstrang verbunden (Type-0-Kabel), bei dem die Spannungsleitungen aus Aluminium bestehen, um die Strahlungslänge zu minimieren. An den Schnittstellen zwischen den einzelnen Kabeln befinden sich Steckerbatterien (kurz PP¹⁶), die die unterschiedlichen Kabel miteinander verbinden.

Abbildung 5.17 zeigt schematisch die drei unterschiedlichen Kabeltypen, die zur Spannungsversorgung eines Moduls eingesetzt werden, mit ihren Längen und maximalen Spannungsabfällen. Neben den Steckverbindungen sind auf den *Patch Panels* noch zusätzliche aktive Komponenten untergebracht. An PP0, welches sich direkt außerhalb des Pixeldetektors befindet, sind zusätzlich die Opto-Karten untergebracht, die die Signale für die Pixelmodule von elektrischer in optischer Übertragung und umgekehrt umwandeln. Die Spannungsregulatoren befinden sich an PP2, direkt außerhalb der ersten Lage der Myon-Kammern des Detektors. Zwischen PP1 und PP2 werden die strahlenharten Glasfaserkabel, die im Inneren des Detektors eingesetzt werden, an nicht strahlenharte Fasern angekoppelt. An PP3 befindet sich das Detektor-Kontroll-System (kurz DCS), das die Temperatur der Module überwacht, sowie die Interlock-Box, die bei einem Ausfall des Kühlsystems den Pixeldetektor abschaltet.

Um den Pixeldetektor vor elektromagnetischen Störungen abzuschirmen, befindet er sich in einem Faraday-Käfig, der aus der *Pixel Support Tube*, den beiden PP1 an den Enden der *Pixel Support Tube* und einer Aluminiumschicht auf dem Strahlrohr gebildet wird. An diesen Käfig werden alle Abschirmungen der Type-II-Kabel und die Trägerstruktur des Pixeldetektors angeschlossen. Die Masseanschlüsse der Versorgungsspannungen sind auf jedem Modul miteinander verbunden. Alle Module eines Opto-Boards werden auf

¹⁶engl.: Patch Panel

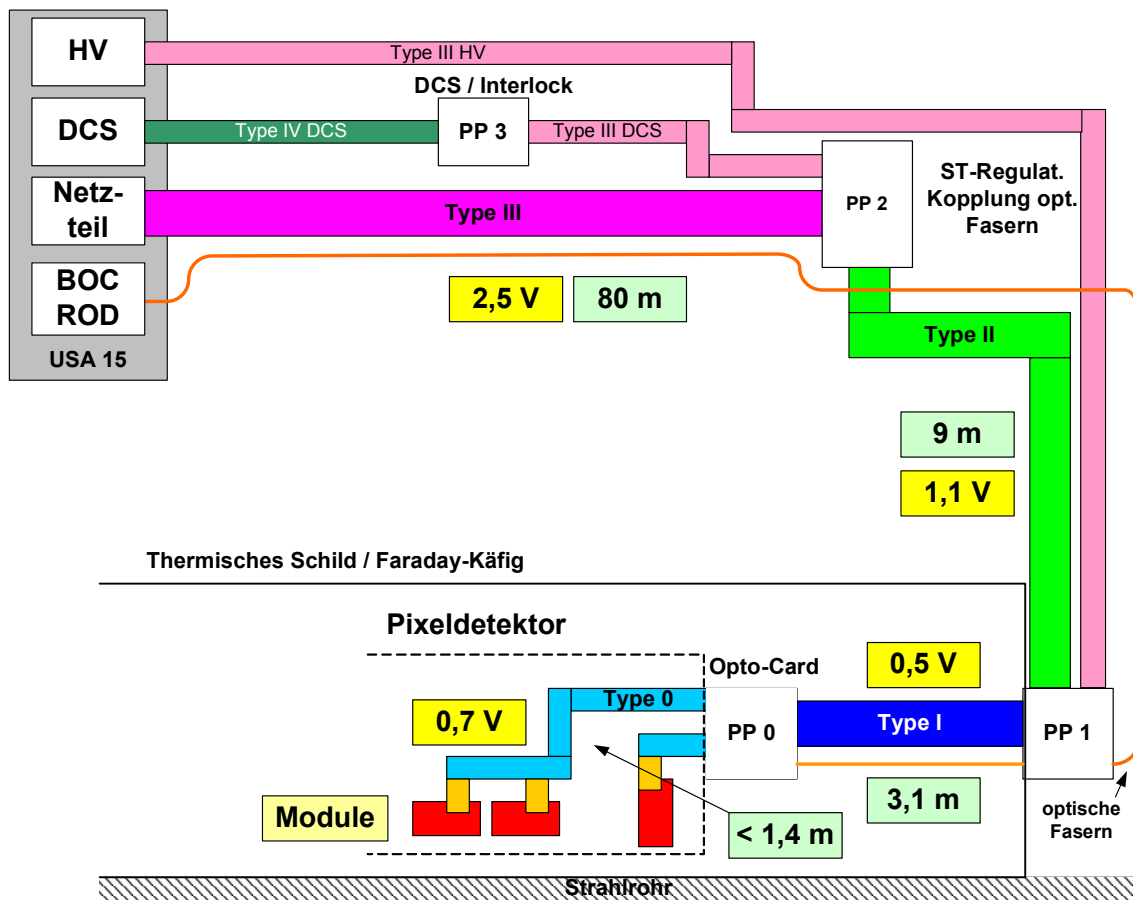


Abbildung 5.17: Schematische Darstellung der Verbindungen des Pixeldetektors mit den elektrischen Versorgungs- und Auslesesysteme im Kontrollraum (USA15). Zusätzlich ist die Länge und der maximal erlaubte Spannungsabfall der Stromleitungen angegeben. Nach [64].

Name	max. Länge [mm]	VDD / VDDA Spannungsabfall [V]
Flex	-	0,1
Type 0	1.390	0,7
Type I	3.100	0,5
Type II	9.000	1,1
Zwischensumme	14.140	2,4
Regulator	-	1,5
Type III	80 m	2,5
Summe	94,2 m	6,4

Tabelle 5.5: Länge der verwendeten Spannungskabel und der maximale Spannungsabfall von USA15 bis zu den Pixelmodulen [64]

dem Opto-Board geerdet. Die Netzteile, die die Versorgungsspannungen generieren, sind gegenseitig isoliert und verfügen über kein definiertes Massepotenzial [\[64\]](#).

6 Messverfahren

Die Produktion eines vollständig bestückten ATLAS-Pixel-Moduls ist ein aufwendiger Prozess, der aus über hundert Einzelschritten besteht. Neun Firmen und über zehn wissenschaftliche Institute sind an der Produktion und den damit verbundenen Tests beteiligt. Die Abfolge der einzelnen Produktionsschritte ist in einem Flussdiagramm in Abbildung 6.1 skizziert. Es ist unbedingt erforderlich, die einzelnen Komponenten vor jedem Produktionsschritt eingehend zu testen, um den Ausschuss an defekten Modulen möglichst gering zu halten.

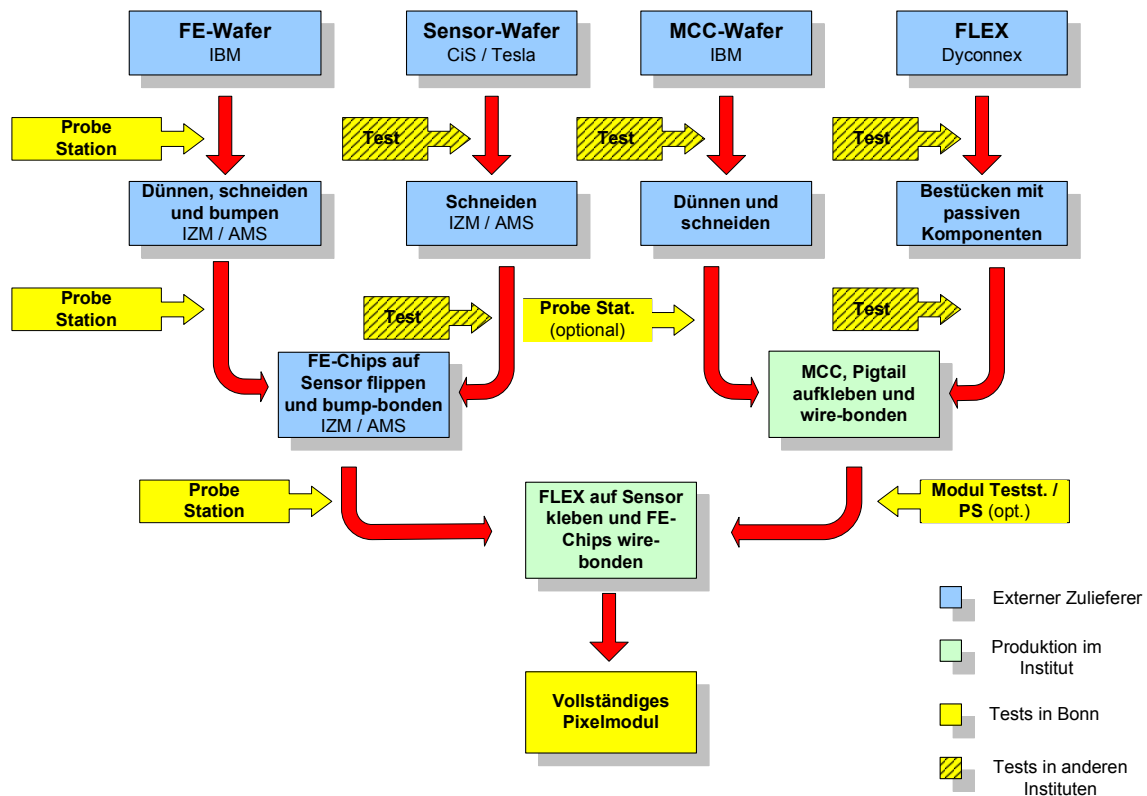


Abbildung 6.1: Produktions- und Testschritte für die Herstellung eines ATLAS-Pixel-Moduls

Die Aufgaben des Physikalischen Instituts der Universität Bonn sind es, zusammen mit anderen Instituten, die *Front-End*-Elektronik nach jedem Produktionsschritt zu testen, das „nackte“ Modul mit dem Flex, dem MCC und dem Pigtail zu verbinden und anschließend vollständig zu charakterisieren. Die dazu notwendigen Messverfahren wurden

innerhalb der Kollaboration entwickelt und die einzelnen Messschritte weitestgehend automatisiert, um fast 2000 Module in dem vorgegebenen engen Zeitrahmen produzieren zu können.

Die ersten Auswahl an funktionsfähigen FE-Chips erfolgen auf einem Silizium-Wafer mit 288 FE-Chips. Die FE-Chips auf dem Wafer werden mit einer Nadelkarte auf einer so genannten *Probestation* kontaktiert. Eine *Probestation* besteht aus einem in alle drei Raumrichtungen fahrbaren und in der Ebene drehbaren Aluminiumteller, auf dem die Elektronik-Chips mit Hilfe von Vakuum in Position gehalten werden. Mit dem Aluminiumteller werden die Kontakte des FE-Chips ausgerichtet und gegen die fest montierten Nadeln der Nadelkarte gedrückt. Dadurch entsteht ein elektrischer Kontakt zwischen dem FE-Chip und der Nadelkarte, die an das Auslesesystem angeschlossen ist. Nachdem der Wafer ausgerichtet und die Kontaktposition festgelegt ist, läuft der Test eines Wafers vollständig automatisch ab. Dazu wurde die Ansteuerung der *Probestation* und der Nadelkarte in die Auslesesoftware des FE-Messsystems integriert.

Nach der Auswahl der guten FE-Chips werden die FE-Wafer zu den *Bump-Bonding*-Firmen geschickt, die die Bumps in dem in Kapitel 5.4 geschilderten Verfahren aufbringen. Anschließend werden die Wafer gedünnt und in einzelne FE-Chips zerschnitten. Die zuvor als gut getesteten FE-Chips kommen zu den Instituten zurück und werden ein zweites Mal auf der *Probestation* untersucht. Ob dieser Schritt während der gesamten Produktion beibehalten wird, ist fraglich, da er sehr zeitaufwendig und die Ausbeute an guten Chips sehr hoch ist.

Nach Abschluss dieser Tests gehen die FE-Chips zurück zu den *Bump-Bonding*-Firmen, die die Chips mit den Sensoren verbinden. Dadurch entsteht ein „nacktes“ Modul, das noch einmal einen Funktionstest durchläuft, bevor es mit dem Flex verbunden wird. Sollten bei diesen Tests Fehler auftreten, können einzelne Chips ausgetauscht werden. Nach der Verbindung mit dem Flex ist dies nicht mehr möglich.

Zum Abschluss der Produktion eines Moduls wird das Flex auf den Sensor aufgeklebt und die FE-Chips werden mit dem Flex und dem MCC über *Wire-Bonds* verbunden. Erst nach diesem Schritt ist eine parallele Auslese aller FE-Chips möglich und das Modul kann vollständig eingestellt und charakterisiert werden.

Die nachfolgenden Kapitel beschreiben den Messaufbau, die Durchführung der Untersuchungen und die Ergebnisse der Messungen. Die Gliederung orientiert sich an der Abfolge der Testschritte bei der Produktion eines FE-Moduls und beginnt mit den Messungen auf den FE-Wafern. Danach werden spezielle Messungen an *Single-Chip-Modulen* präsentiert, die nicht Bestandteil der Wafer-Messungen sind. Den Abschluss bilden die weiterführenden Messungen an vollständigen Modulen und deren Ergebnisse.

6.1 Das Messsystem

Abbildung 6.2 zeigt eine schematische Darstellung des Messsystems, bestehend aus einem Mess-PC, zwei am LBNL in Berkeley entwickelten Karten, der TPLL¹ und der TPCC², an die, je nach zu betreibender Elektronik, unterschiedliche Adapterkarten angeschlossen werden können. Ergänzt wird der Aufbau durch Netzteile für die Versorgungsspannungen der FE-Chips und die Hochspannung für den Sensor, die vom PC über eine GPIB-Verbindung angesteuert werden können.

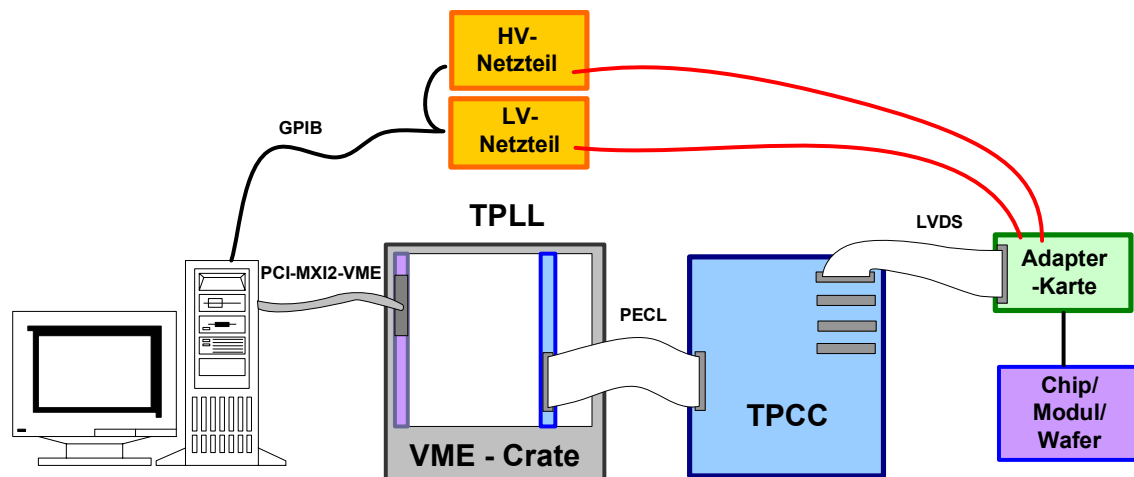


Abbildung 6.2: Schematische Darstellung des Messsystems, bestehend aus einem PC, einem VME-Crate, der TPLL, der TPCC und einem Niederspannungs- sowie einem Hochspannungs-Netzgerät

Die TPLL ist eine VME-Einsteckkarte, die über ein VME-PCI-Interface an einen Messrechner angeschlossen werden kann. Sie besteht aus einem großen FPGA³ mit 400.000 einstellbaren Gattern, der die Umwandlung der Steuersignale des PCs in die entsprechenden Kommunikationsprotokolle für den FE-Chip oder den MCC übernimmt und umgekehrt die zurückkommenden Daten an den PC weiterleitet. Zusätzlich erzeugt er die Trigger- und Pulssignale und ist in der Lage, die ausgelesenen Daten online in einem 16 MByte großen RAM zu histogrammieren. Die Ausgangstaktrate kann über einen programmierbaren Takt-Generator von 15 MHz bis über 100 MHz eingestellt werden, um die maximale Arbeitsgeschwindigkeit der angeschlossenen Chips zu bestimmen. Die TPLL ist so ausgelegt, dass sie die maximale Datenrate des MCCs von 160 MBps in Echtzeit verarbeiten kann.

Die TPCC dient hauptsächlich zur Signalwandlung zwischen den in PECL-Standard übertragenen Signalen der TPLL in den von dem MCC benötigten LVDS-Standard. Ergänzt

¹engl.: Turbo Pixel Low Level card

²engl.: Turbo Pixel Control Card

³engl.: Free Programmable Gated Array

wird die Funktionalität der TPCC durch einen Pulsgenerator zur externen Ladungsinjektion in die FE-Chips, einem Delay-Schaltkreis zur Verzögerung der steigenden und fallenden Flanke des Injektionssignals und einem ADC⁴ zur Digitalisierung der über einen NTC gemessenen Temperatur eines Pixel-Moduls. Insgesamt können vier Module gleichzeitig an eine TPCC angeschlossen werden. Diese werden wahlweise einzeln oder gemeinsam mit dem Takt-Signal oder den Konfigurationsdaten versorgt, aber lediglich die Daten von einem Modul können zurückgelesen und analysiert werden.

An die TPCC können über ein 50-poliges Kabel Auslesekarten für bereits gebondete FE-Chips oder Nadelkarten zur direkten Kontaktierung der Anschlüsse der Chips angeschlossen werden. Die Auslesekarten dienen zum Anschluss von einzelnen Chips über eine *Single-Chip*-Karte oder einem fertig aufgebauten Modul aus 16 FE-Chips über eine *Flex-Readout*-Karte. Auf die *Single-Chip*-Karte wird ein einzelner FE-Chip, u.U. mit einem Sensor entsprechender Größe als *Single-Chip-Modul*, aufgeklebt und über *Wire-Bonds* mit der Karte verbunden. Auf der Karte befinden sich der Anschluss für die Hochspannung, Treiber-ICs und Signalwandler sowie Testpunkte zum Anschluss von externen Messgeräten an die Testkontakte des FE-Chips.

Die *Flex-Readout-Karte* verfügt über Anschlüsse für die Hochspannung und die Versorgungsspannungen, die zusammen mit den Datenleitungen an ein Type-0-Kabel angeschlossen werden. Der einzige aktive Baustein auf der Karte ist ein LVDS-Treiber, der das von der TPLL ankommende Taktsignal an diese zurückschickt, um die Phasen zwischen Takt und Daten auszugleichen. Später im Experiment ist diese Rückführung des Taktes nicht mehr notwendig, da der BOC in der Lage ist, die Phasen automatisch auszugleichen.

Um Chips testen zu können, die noch nicht über *Wire-Bonds* kontaktiert sind, benötigt man eine *Probe-Station* und eine Nadelkarte, welche die Kontaktierung der Anschlüsse übernimmt. Die Nadelkarten müssen dabei speziell für den zu untersuchenden FE-Chip entwickelt werden. Insgesamt werden derzeit drei unterschiedliche Karten für Testzwecke in Bonn eingesetzt:

- Die MCC-Probecard

Diese verbindet die TPCC und einen einzelnen, fest auf der Karte montierten FE-Chip mit dem zu untersuchenden MCC. Der Datenausgang des FE-Chips wird gleichzeitig an alle 16 Dateneingänge des MCCs verteilt, so dass der MCC die vollständigen Daten eines Moduls sieht. Diese Karte dient zum Funktionstest von MCCs auf Wafern und einzelnen MCCs vor und nach dem Aufkleben auf ein Flex. Die Funktionalität der Karte reicht nicht aus, eine vollständige Charakterisierung der MCCs vorzunehmen, sondern ist lediglich dazu gedacht, die wichtigsten Funktionen des MCCs zu überprüfen, bevor er auf einem Modul eingesetzt wird. Der vollständige Test der MCCs wird am INFN⁵ in Genua in Zusammenarbeit mit der Firma DELTA in Dänemark vorgenommen.

⁴Analog-Digital-Wandler

⁵Instituto Nazionale di Fisica Nucleare

- Die Flex-Probecard

Die Flex-Probecard ist ähnlich aufgebaut wie die MCC-Probecard und verfügt über einen einzelnen, fest montierten FE-Chip. Die Nadeln der Karte sind so angepasst, dass sie den Wire-Bond-Kontakten eines FE-Chips auf dem Flex entsprechen. Mit dieser Karte kann man alle 16 FE-Kontakte nacheinander mit dem FE-Chip verbinden und diesen über das Flex und den auf dem Flex angeschlossenen MCC auslesen. Damit ist es möglich, fast alle Leiterbahnen auf dem Flex⁶ und dem MCC zu überprüfen.

- Die FE-Probecard

Die FE-Probecard ist die aufwendigste der eingesetzten Nadelkarten. Sie besteht zum einen aus einem digitalen Teil, der an die TPCC angeschlossen wird und hauptsächlich aus Signalwandlern besteht, die die LVDS-Signale der TPLL in das entsprechende Format des FE-Chips umwandeln. Zum anderen verfügt sie über einen Analogteil, der mit den Testkontakten des FE-Chips verbunden ist. Dieser kann die Versorgungsspannungen und -ströme, die Ein- und Ausgangsspannungen der Linearregulatoren, den Strom und die Spannung der Shunt-Regulatoren sowie die Ströme der Testausgänge messen. Dazu ist auf der Karte ein 14-Bit-ADC mit einem Arbeitsbereich von 0-4 V integriert. Die Spannungen und Ströme werden von Operationsverstärkern auf den Arbeitsbereich des ADCs verstärkt und können über drei 8-Kanal-Multiplexer einzeln mit dem ADC verbunden werden. Zusätzlich können über zwei 4-Kanal-DACs die Eingangsspannung der Linear- und Shunt-Regulatoren sowie die Spannung der Kapazitätsmessschaltung eingestellt und die Last an den Ausgängen der Linear-Regulatoren variiert werden. Tabelle 6.1 gibt einen Überblick über alle Messungen, die mit dem Analogteil der FE-Probecard möglich sind.

6.2 Test der FE-Wafer

Die Untersuchungen der FE-Chips auf einem Wafer sollen möglichst vollständig alle Eigenschaften und Funktionen des Chips abdecken, um frühzeitig in der Produktionskette defekte FE-Chips auszusortieren. Gleichzeitig müssen die Betriebs-Parameter der FE-Chips bestimmt werden, deren Messung auf einem Modul nicht mehr möglich sind.

Die durchgeführten Messungen lassen sich grob in drei Gruppen unterteilen:

- Überprüfung der Funktion der FE-Chips
- Vermessung der Chip-Parameter
- erste Charakterisierung der FE-Chips

⁶bis auf die Hochspannungszuleitung für den Sensor

Bez.	Funktion	Messbereich	Auflösung
VDD	Spannung messen	4 V	1 mV
	Strom messen	200 mA	1 mA
VDDA	Spannung messen	4 V	1 mV
	Strom messen	200 mA	1 mA
MonDAC	Strom messen	700 μ A	100 nA
MonLeak	Strom messen	100 nA	4 nA
MonDigRef	Strom messen	700 μ A	100 nA
CapMeasure	Eingangssp. erzeugen	3 V	5 mV
	Strom messen	5 μ A	5 nA
MonVCal	Spannung messen	4 V	1 mV
A/D LinReg	Eingangssp. erzeugen	3 V	1 mV
	Eingangssp. messen	4 V	1 mV
	Ausgangsspannung messen	4 V	1 mV
	Ausgangslast einstellen	300 mA	2 mA
	Strom messen	400 mA	2 mA
A/D ShuntReg	Eingangssp. erzeugen	3 V	1 mV
	Eingangssp. messen	4 V	1 mV
	Strom messen	400 mA	2 mA

Tabelle 6.1: Funktionen der FE-Probekarte mit Messbereich und Messfehler [52].

die im Folgenden detailliert beschrieben werden. Im Anschluss werden die Kriterien zur Unterscheidung zwischen guten und schlechten FE-Chips vorgestellt und die Ergebnisse der Wafermessungen zusammengefasst.

6.2.1 Die Funktionstests des FE-Chips

Die Funktionstests des FE-Chips überprüfen, ob die einzelnen Schaltungen des FE-Chips nach den Vorgaben der Entwickler funktionieren. Dazu werden die Steuer- und Kommandoregister, die digitale Trefferauslese aus den Pixeln sowie die analoge Injektion von Treffern in die Pixel getestet.

Überprüfung der Register

Der erste Test, der bei der Überprüfung der Funktionalität des FE-Chips durchgeführt wird, ist der Test des Globalen-Registers. Dazu wird eine Bitsequenz über das Kommando-Register in das Globale Register geschrieben und über ein Kommando gespeichert. Danach werden die Daten aus den Speicherzellen zurückgelesen und mit den Eingangsdaten verglichen. Mit diesem Test wird die Kommunikation mit dem FE-Chip, die Funktion des Kommando-Registers sowie das Schieberegister und die Speicherzellen des Globalen Registers überprüft.

Im einem zweiten Test werden Daten in das Pixel-Register geschrieben, gespeichert und zurückgelesen. Dabei werden jede der 14 Speicherzellen der Pixel und alle Spaltenpaare einzeln getestet, um Fehler im Pixelregister eingrenzen zu können.

Digitale Injektion

Um die Auslese der Trefferdaten aus jedem Pixel unabhängig vom Analogteil des Pixels zu überprüfen, wird in jedem Pixel ein virtueller Treffer erzeugt. Dazu wird das *Strobe*-Signal direkt hinter dem Diskriminator in den Pixel eingekoppelt, um so einen Treffer zu simulieren. Die Breite des *Strobe*-Signals entspricht dem ToT des Treffers. Einhundert dieser digitalen Treffer werden in jeden Pixel injiziert und müssen alle korrekt nachgewiesen werden, damit der FE-Chip den Test besteht.

Von diesem Test gibt es mehrere Varianten. In der Standardausführung werden 10 Pixel pro Doppelspalte gleichzeitig injiziert, so dass in 32 Schritten die gesamte Pixelmatrix getestet wird. In dem so genannten Digital-5-Scan wird die Anzahl der gleichzeitig injizierten Pixel auf 64 pro Doppelspalte erhöht, um alle Speicherzellen einer Doppelspalte mit Treffern zu füllen. Neben der Anzahl der gleichzeitig injizierten Treffer wird in mehreren Schritten die Länge einer Injektion verändert, um zu überprüfen, ob daraus das richtige ToT berechnet wird. Die Ausleserate wird mit 20 MHz, die ausreichend für die Lagen 1 und 2 des Pixeldetektors sind, und mit 40 MHz getestet, die in der B-Lage benötigt werden. Zum Abschluss wird in einem speziellen TPLL-FIFO-Modus überprüft, ob und welche Fehlermeldungen bei digitaler Injektion auftreten.

Analoge Injektion

Um die reinen Funktionstests abzuschließen, fehlt noch eine Überprüfung des Analogteils jedes Pixels. Dazu wird eine feste Ladung über den internen Pulsgenerator in den Vorverstärker injiziert und, wie bei der digitalen Injektion, die Anzahl der Pixel gezählt, die alle injizierten Treffer erkannt haben. Dadurch wird gleichzeitig auch die Funktion des internen Pulsgenerators überprüft. Dieser Schritt wird meistens zu Gunsten einer vollständigen Schwellenmessung übersprungen, die neben der Information, ob ein Pixel funktioniert, zusätzlich eine Aussage über die Schwellen und das Rauschen des FE-Chips macht (siehe Kapitel 6.2.3).

Stromaufnahme

Während der Durchführung sämtlicher Tests wird die Stromaufnahme der digitalen und analogen Versorgungsspannungen überwacht und protokolliert. Diese befinden sich bei einem funktionierenden FE-Chip innerhalb fester Grenzen in Abhängigkeit des Betriebszustandes des FE-Chips.

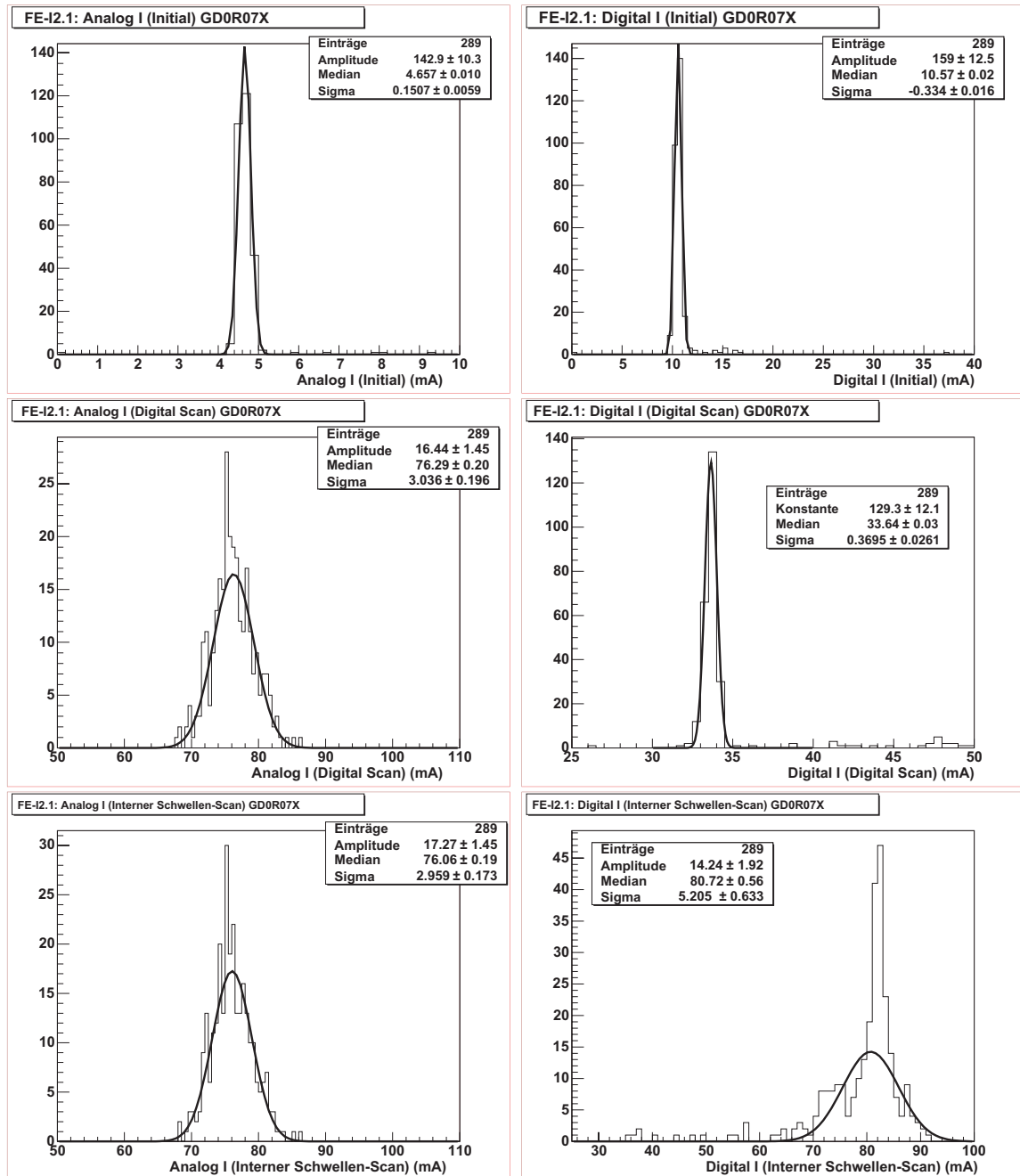


Abbildung 6.3: Verteilung des analogen (links) und digitalen (rechts) Stromverbrauchs vor Initialisierung der Chips (Initial), während einer digitalen Trefferinjektion (Digital) sowie während einer analogen Schwellenmessung aller FE-Chips eines FE-I2.1-Wafers (GD0R07X)

Abbildung 6.3 zeigt die Verteilung der digitalen (rechts) und analogen Stromaufnahme (links) aller FE-Chips eines FE-I2.1 -Wafers (GD0R07X) für unterschiedliche Zustände des FE-Chips. Die beiden oberen Diagramme zeigen die Stromaufnahme direkt nach Einschalten des Chips (Initial). Der FE-Chip ist so entworfen worden, dass er in diesem Zustand so wenig Strom wie möglich verbraucht. Dies zeigt sich in der analogen Stromaufnahme in Höhe von 4,5 mA und einer sehr geringen Streuung der FE-Chips um diesen Wert von 0,15 mA sowie in der digitalen Stromaufnahme von 10,6 mA mit einem Sigma von 0,34 mA. Wenn der Chip konfiguriert wird, steigt die Stromaufnahme sprunghaft und liegt während einer digitalen Standardmessung bei $76,3 \text{ mA} \pm 0,3 \text{ mA}$ für den analogen und bei $33,64 \text{ mA} \pm 0,03 \text{ mA}$ für den digitalen Stromverbrauch. Ändert sich nichts an den DAC-Einstellungen, bleibt die analoge Stromaufnahme nahezu konstant bei den gemessenen 76 mA. Die digitale Stromaufnahme ist jedoch abhängig von der Trefferrate in den Pixeln. Dies zeigt sich in der Stromaufnahme während einer analogen Schwellenmessung⁷ ohne Feineinstellung der Schwellen in den Pixeln. Durch die breite Schwellenverteilung haben sehr viele Pixel eine sehr niedrige Schwelle und erzeugen eine große Anzahl an Rauschtreffern. Diese führen zu einem Anstieg des Digitalstroms auf $80,7 \text{ mA} \pm 0,56 \text{ mA}$ mit einer breiten Streuung von 5,2 mA zwischen den gemessenen FE-Chips. Der Analogstrom zeigt im Gegenzug keine Veränderung zur vorangegangenen Messung und bleibt stabil bei 76 mA. Der starke Anstieg des Digitalstroms mit einer hohen Anzahl von Treffern ist während des ATLAS-Experiments kein Problem, da die Trefferrate in den Pixeln bei lediglich 10^{-4} Treffern pro Protonenkollision liegt und Rauschtreffer durch die gute Einstellmöglichkeit der Schwellen stark unterdrückt werden.

6.2.2 Messung der Chip-Parameter

Die Messung der Chipparameter dient zur Überprüfung der Linearität und des Arbeitsbereiches der auf dem Chip eingesetzten DACs, zur Vermessung der Referenzströme, zur Charakterisierung der Spannungsregulatoren und der Überspannungs-Schutz-Schaltungen sowie zur Kalibrierung der internen Ladungsinjektion über die Vermessung des Spannungspulses und der Injektionskapazitäten. Diese Parameter werden an Kontakten gemessen, die nach Fertigstellung eines Moduls nur schwer zugänglich sind und dann nur noch indirekt gemessen werden können.

Charakterisierung der 8-Bit-DACs

Auf dem Chip befinden sich elf 8-Bit-DACs, welche die Vorverstärkerströme einstellen, und zwei 10-Bit-DACs, von denen einer zur Messung des Sensorleckstroms und einer zur Erzeugung der Kalibrationsspannung verwendet wird. Der Strom, den diese DACs generieren, wird über einen Stromspiegel an die Pixel verteilt. Die 8-Bit-DACs sind jeweils identisch aufgebaut, die Anpassung an den benötigten Strombereich erfolgt durch das

⁷siehe dazu Kapitel 6.2.3

6 Messverfahren

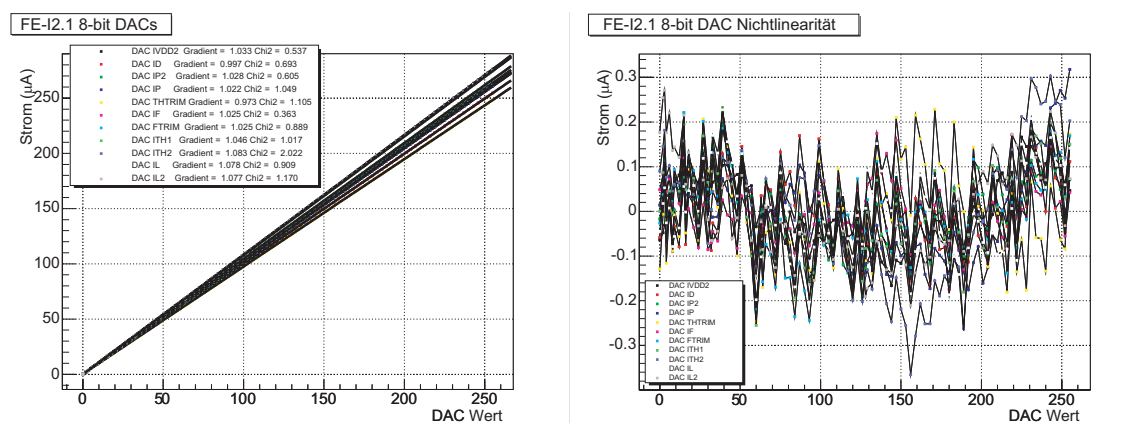


Abbildung 6.4: links) Strom gegen DAC-Einstellung für alle 8-Bit-DACs eines FE-I2.1-Chips. rechts) Abweichung des gemessenen Stroms von einer angepassten Geraden

Verhältnis der Transistoren in den Stromspiegeln. Ein weiterer Stromspiegel wird eingesetzt, um die Ströme der DACs über einen Multiplexer an einen Testkontakt (MonDAC) weiterzuleiten. Hier kann der Strom über ein externes Messgerät gemessen werden.

Abbildung 6.4 links) zeigt den Zusammenhang zwischen Strom und DAC-Wert für alle elf 8-Bit-DACs eines Chips gemessen auf einem FE-I2.1-Wafer. Die Steigung der Geraden liegt bei $1,035 \mu\text{A}/\text{DAC}$ mit einer maximalen Abweichung von der angepassten Gerade um 300 nA (siehe Abbildung 6.4 rechts).

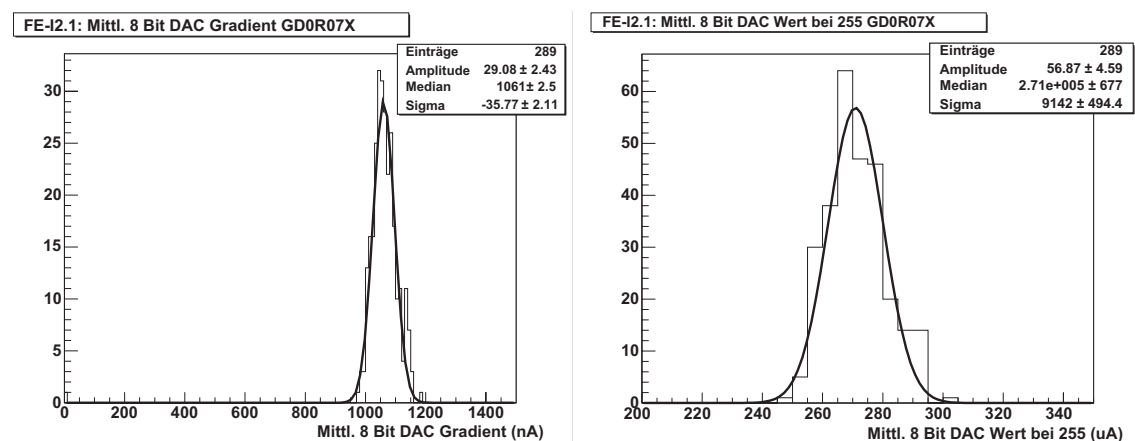


Abbildung 6.5: links) Verteilung der mittleren Steigung aller elf 8-Bit-DACs eines FE-Chips für einen kompletten FE-I2.1-Wafer (GD0R07X). rechts) Verteilung des mittleren maximalen Stroms (DAC = 255) aller elf 8-Bit-DACs eines FE-I2.1-Wafers

Die mittlere Steigung der 11 DACs pro FE-Chip (links) und der mittlere DAC-Strom (rechts), bei einer maximalen Einstellung von 255 DAC-Schritten sind für einen komplet-

ten Wafer im Diagramm 6.5 dargestellt. Die mittlere Stromänderung pro DAC-Schritt liegt nach dieser Messung bei $1.061 \text{ nA} \pm 2,5 \text{ nA}$. Die DACs liefern einen mittlere maximale Strom von $271 \text{ } \mu\text{A} \pm 0,7 \text{ } \mu\text{A}$. Sowohl die Steigung als auch der absolute Strom liegen nahe an den erwarteten Werten von $1 \text{ } \mu\text{A}$ pro DAC-Schritt und $255 \text{ } \mu\text{A}$ für den maximalen Strom.

Charakterisierung der 10-Bit-DACs

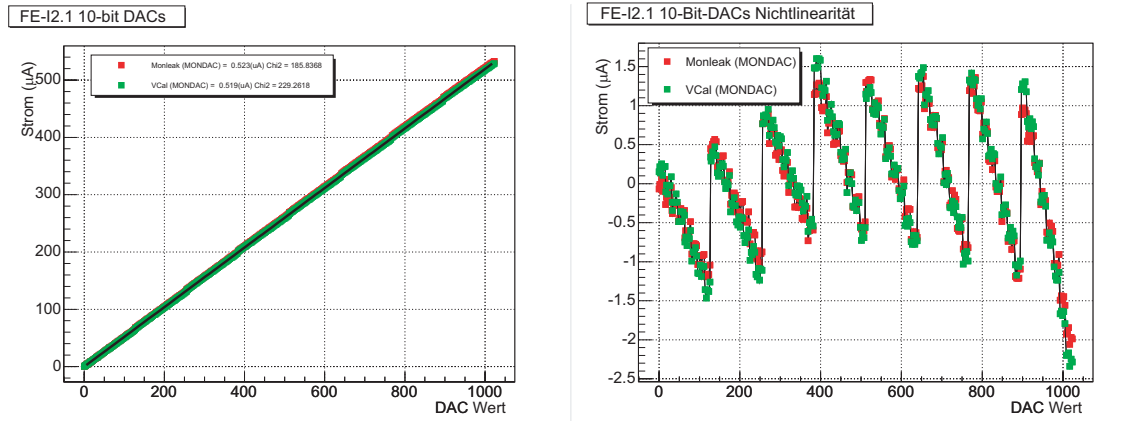


Abbildung 6.6: links) Strom gegen DAC-Einstellung der beiden 10-Bit-DACs eines FE-I2.1-Chips. rechts) Abweichung des gemessenen Stroms von einer angepassten Geraden

Die Strom-DAC-Kennlinie und die Abweichung von dem idealen Verhalten der beiden 10-Bit-DACs ist in Abbildung 6.6 dargestellt. Der Strom lässt sich in einem Bereich von $0 - 520 \text{ } \mu\text{A}$ mit einer Schrittweite von etwa $0,5 \text{ } \mu\text{A}$ einstellen. Die Linearität beider DACs ist bis auf einen Sprung beim Übergang zum 8. Bit sehr gut. Auf Grund des Sprungs liegt die maximale Abweichung von der idealen Gerade für diesen Chip bei $2 \text{ } \mu\text{A}$ oder 4 LSB⁸.

Für die Injektion einer Ladung muss der VCal-Strom in eine Spannung umgewandelt werden. Dafür wird der Strom über einen festen Widerstand geleitet. Die daraus resultierende Spannung ist wieder an einem Testkontakt (MonVCal) messbar (siehe Abbildung 6.7). Der DAC umfasst einen Bereich von 830 mV mit einer Schrittweite von $0,811 \text{ mV/DAC}$. Abbildung 6.7 rechts) zeigt ebenfalls eine Abweichung von einem idealen linearen Verhalten. Man erkennt den schon bei der Strom-Erzeugung vorhandenen Sprung des 8. Bits, der zusätzlich noch von einer bogenförmigen Abweichung überlagert wird. Der Ursache für diesen Bogen wird noch untersucht.

Abbildung 6.8 zeigt die Verteilung des Stroms (links) und der Spannung (rechts) von 191 FE-Chips eines FE-I2.1- Wafers. In diesen beiden Diagrammen sind nur die FE-Chips erfasst, die nach Anwendung aller Selektionskriterien (siehe Kapitel 6.2.5) mit Ausnahme

⁸Least-Significant-Bit, kleinste Schrittweite

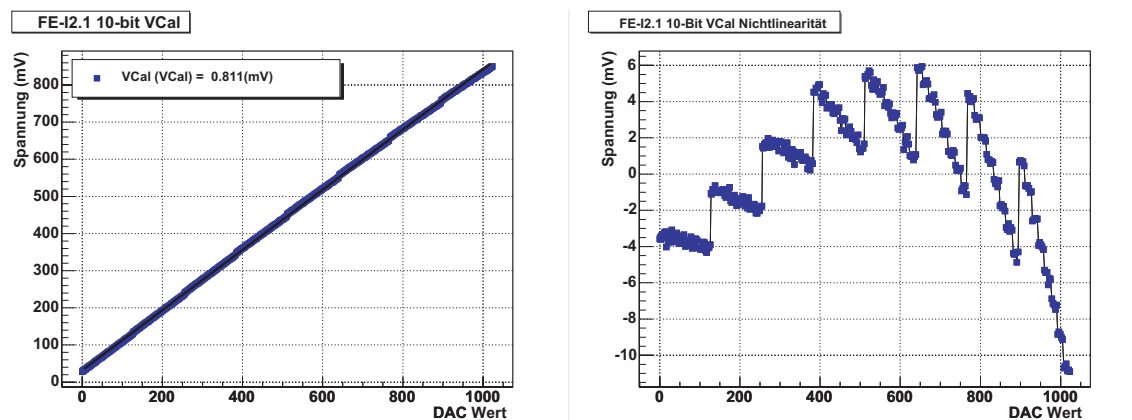


Abbildung 6.7: links) Spannungs-DAC-Kennlinie des VCal-DACs. rechts) Nichtlinearität der VCal-Spannung

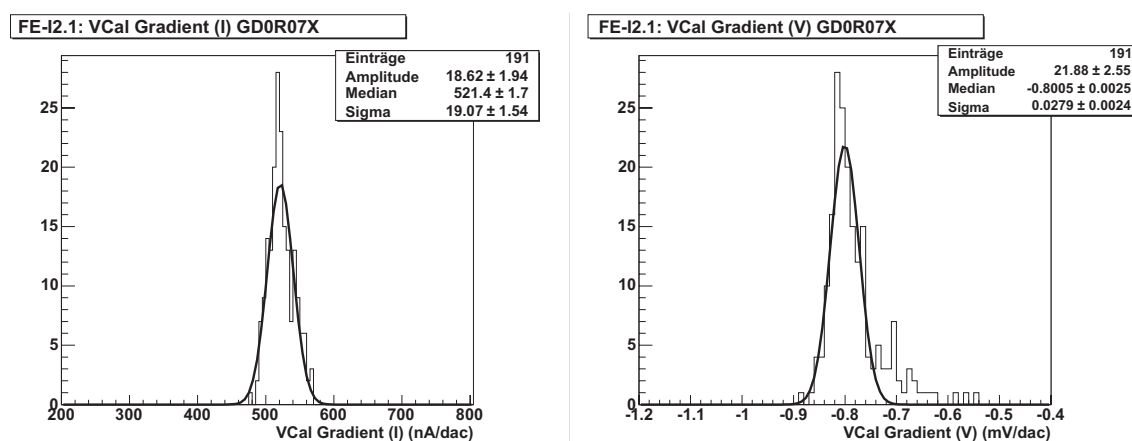


Abbildung 6.8: Verteilung des Anstiegs des VCal-Stroms (links) und der VCal-Spannung (rechts) für einen DAC-Schritt aller als gut getesteten FE-Chips eines FE-I2.1-Wafers

der VCal-Kriterien als „gut“ markiert worden sind. Der Anstieg des VCal-Stroms pro DAC liegt bei $521,4 \text{ nA} \pm 1,7 \text{ nA}$. Die Spannungsänderung pro DAC, die sich daraus ergibt, liegt bei $0,8005 \text{ mV} \pm 0,0025 \text{ mV}$. Die Änderung der Spannung weicht bei einer Reihe von FE-Chips von der Gaußverteilung der Messwerte zu niedrigeren Werten hin ab. Dies liegt an dem schon zuvor beschriebenen Bogen in der Spannungs-DAC-Kennlinie des VCal-DACs.

Da der VCal-DAC für die Kalibration des FE-Chips eine entscheidende Rolle spielt, wurde sein Design für den FE-I3-Chip geändert. Abbildung 6.9 links) zeigt die Abweichung des Stroms von einer Geraden für die beiden 10-Bit-DACs, gemessen an einem FE-I3-Chip. Die Strom-Kennlinien der beiden DACs unterscheiden sich im Gegensatz zum FE-I2.1-Design nun deutlich voneinander. Der nicht geänderte MonLeak-DAC zeigt weiterhin den Sprung im Übergang zum 8. Bit auf, der für den VCal-DAC gänzlich verschwunden ist.

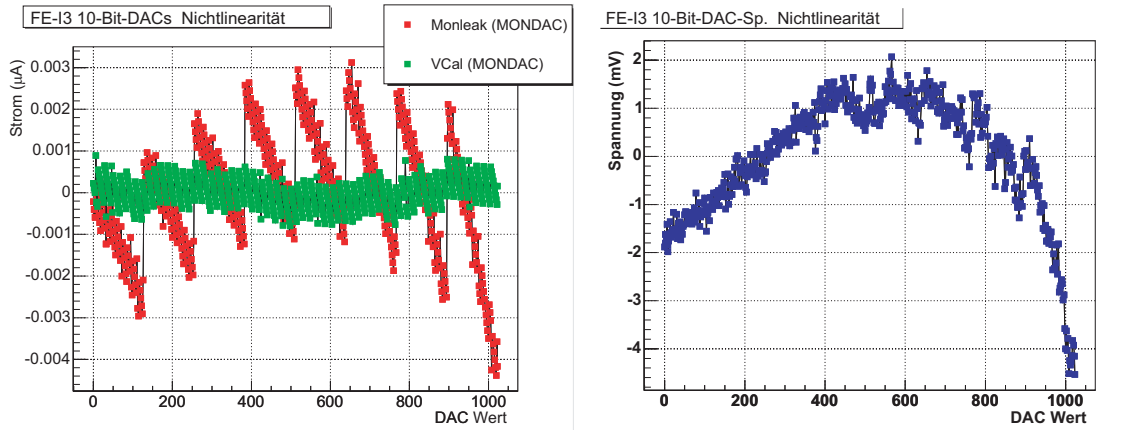


Abbildung 6.9: links) Strom-DAC-Nicht-Linearität der beiden 10-Bit-DACs eines FE-I3-Chips. rechts) Nichtlinearität der VCal-Spannung

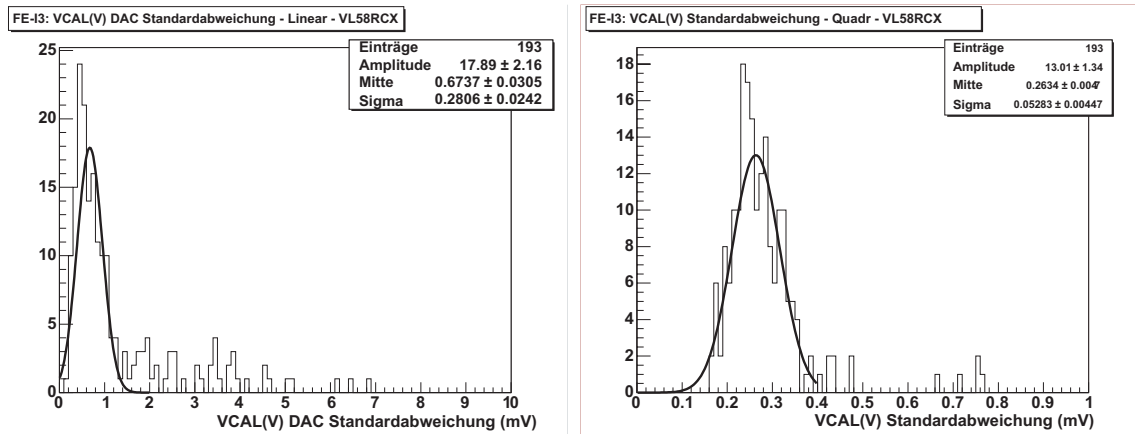


Abbildung 6.10: links) Standardabweichung aller FE-I3-Chips eines Wafers von einer Geraden (links) sowie von einer kubischen Funktion (rechts).

Dadurch verbessert sich der systematische Fehler des VCal-DACs auf 800 nA oder etwa ein LSB.

Der bereits beim FE-I2.1 beobachtete Bogen in der VCal-Spannung ist auch für den FE-I3-Chip weiterhin vorhanden, wie in der Messung in Abbildung 6.9 rechts) zu sehen ist. Die Abweichung von der Geraden beträgt für DAC-Werte unter 900 weniger als 2 mV. Für DAC-Werte über 900 steigt die Abweichung bis über 4 mV an. Dies bedeutet, dass Diskriminatorschwellen, die in einem Bereich von $3.000 e^-$ oder 75 DAC-Schritten liegen, etwa $100 e^-$ zu hoch gemessen werden. Auf die Schwellendispersion und die Rauschmessung hat dieser Bogen keinen Einfluss. Der Fehler von $100 e^-$ ist akzeptabel; sollte er aber bei anderen Chips höher liegen, so muss man entweder diese Chips aussortieren oder von der linearen Kurvenanpassung abweichen und eine andere Fit-Funktion verwenden.

Um zu untersuchen, inwieweit eine kubische Funktion die Differenz zwischen berechne-

ten und gemessenen Daten verbessert, wurde für einen FE-I3 eine kubische Funktion an die DAC-Werte angepasst. Die Standardabweichung für jeden FE-Chip des Wafers ist in Abbildung 6.10 für eine Gerade (links) und die kubische Funktion (rechts) aufgetragen. Für die lineare Funktion beträgt die mittlere Standardabweichung über alle FE-Chips $0,674 \text{ mV} \pm 0,031 \text{ mV}$ mit einem Ausläufer zu höheren Standardabweichungen bis 7 mV . Die kubische Funktion reduziert die mittlere Standardabweichung auf $0,263 \text{ mV} \pm 0,0047 \text{ mV}$ und verringert gleichzeitig die Anzahl an FE-Chips, die stark von der Gaußverteilung der Messwerte abweichen. Diese Messungen zeigen, dass die Übereinstimmung zwischen den aus VCal-DAC Einstellungen berechneten Spannungen und den gemessenen Spannungen durch die Verwendung einer kubischen Funktion stark verbessert werden kann.

Messung der internen Kapazitäten

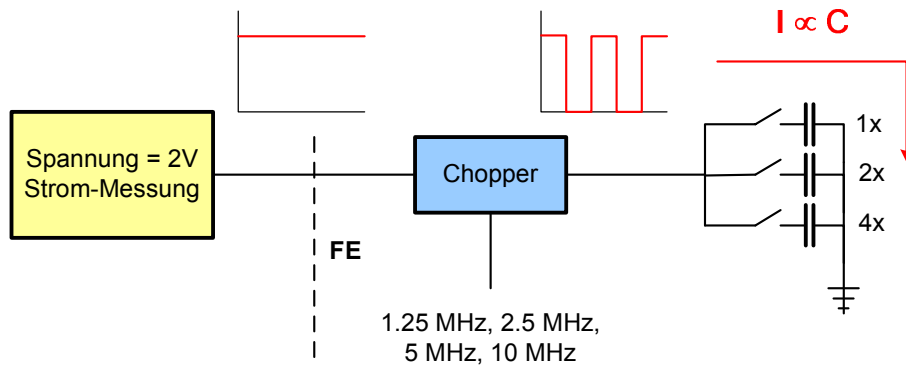


Abbildung 6.11: Schaubild zur Veranschaulichung der Kapazitätsmessung

Auf dem FE-Chip befindet sich eine Matrix aus Kapazitäten, die jeweils mehrere Kopien der Feedback-Kapazität C_{FB} sowie der niedrigen C_{low} und hohen Injektionskapazität C_{high} enthält. Diese Kopien können mittels des in Abbildung 6.11 gezeigten Aufbaus vermessen werden. Dazu wird eine Konstantspannungsquelle mit präziser Strommessung an den Testkontakt CapMeasure angeschlossen. Diese Spannung wird über einen Pulsgenerator im Chip in ein Rechtecksignal mit der Amplitude der Eingangsspannung und vier wählbaren Frequenzen umgewandelt. Als Frequenzen stehen ein 4tel, 8tel, 16tel und 32tel des Systemtaktes (40 MHz) zur Verfügung. Dieses Signal wird an jeweils 1, 2 oder 4 der zu untersuchenden Kapazitäten angeschlossen. Zusätzlich kann in der Einstellung 0 die Streukapazität der Leitungen bis zur Kapazitätsmatrix gemessen werden. Aus der bekannten Eingangsspannung U , der bekannten Frequenz f und dem gemessenen Strom I lässt sich dann die Kapazität C nach:

$$C = \frac{I}{U \cdot f} \quad (6.1)$$

berechnen. Um die Messgenauigkeit zu erhöhen, werden die 16 Messergebnisse mit unterschiedlicher Frequenz und unterschiedlicher Anzahl an Kapazitäten gemittelt.

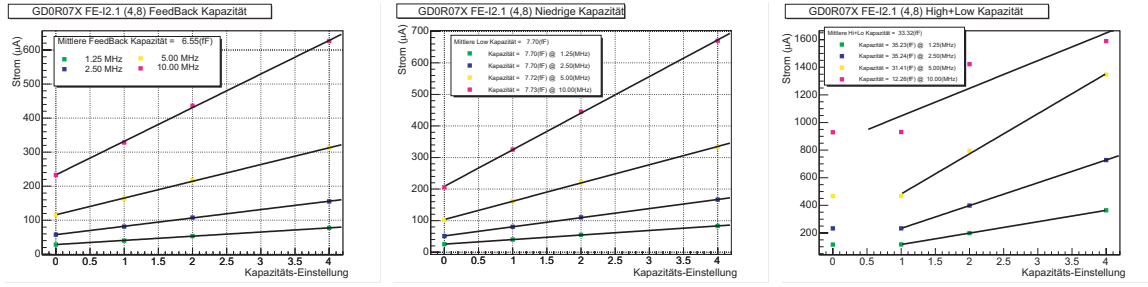


Abbildung 6.12: Gemessene Ströme für die unterschiedlichen Kapazitätseinstellungen (0: Streukapazität, 1 - 4: n -mal die zu messende Kapazität) für die Feedback-Kapazität C_{FB} links), niedrige Injektionskapazität C_{low} mitte), hohe Injektionskapazität C_{high} rechts)

Abbildung 6.12 zeigt die gemessenen Ströme für die drei zu untersuchenden Kapazitäten bei den unterschiedlichen Einstellungen und den daraus berechneten Mittelwerten. Die Messwerte liegen, wie erwartet, auf einer Geraden mit Ausnahme der Messwerte für C_{high} . Bei dieser Messung fällt zum einen auf, dass die Messwerte für eine Kapazität und für die Streukapazitäten identisch sind. Dies liegt an einem Fehler im Layout des Chips, der verhindert, dass bei der Messung der Streukapazität die Injektionskapazität abgeschaltet wird. Dieser Fehler wurde für den FE-I3 korrigiert. Zum anderen weisen die Messungen mit hoher Frequenz starke Streuungen um den Mittelwert auf, so dass diese Messungen zur Berechnung der Kapazität nicht verwendet werden. Die Übereinstimmung zwischen den übrigen Messungen mit unterschiedlicher Frequenz liegt im Bereich von 20 aF.

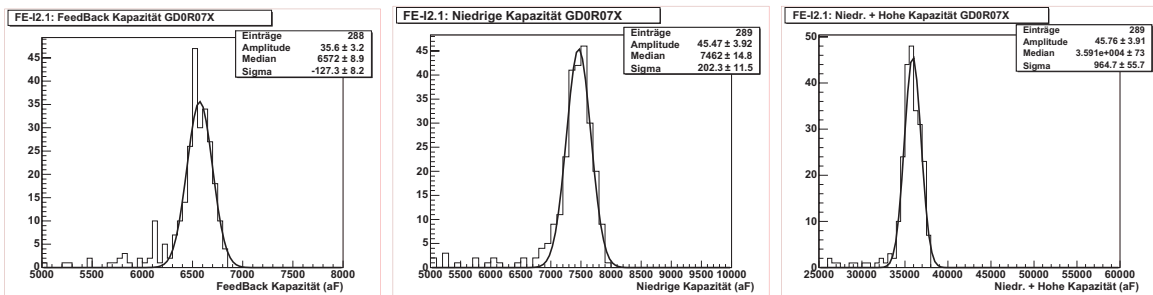


Abbildung 6.13: Verteilung von C_{FB} (links), C_{low} (mitte) und C_{high} (rechts) aller FE-Chips eines FE-I2.1-Wafers (GD0R07X)

Die Verteilung der Kapazitäten für alle Chips eines FE-I2.1-Wafers zeigen die Diagramme in Abbildung 6.13: links für C_{FB} , in der Mitte für C_{low} sowie rechts für C_{low} plus C_{high} . Aus den Messungen ergeben sich eine mittlere Feedback-Kapazität von $6,572 \text{ fF} \pm 0,009 \text{ fF}$, eine mittlere niedrige Injektionskapazität von $7,462 \text{ fF} \pm 0,015 \text{ fF}$ sowie eine mittlere niedrige plus hohe Injektionskapazität von $35,91 \text{ fF} \pm 0,073 \text{ fF}$. Die gemessenen Kapazitäten werden für jeden einzelnen FE-Chip in den Konfigurationsdateien der Chips gespeichert und zur Berechnung der injizierten Ladung verwendet.

Stromreferenzen

Insgesamt drei Stromreferenzen bestimmen, welche Ströme innerhalb des FE-Chips erzeugt werden. Dies ist zum einen die ADC-Referenz, die den Strom des MonADC-DACs bestimmt, die Analog-Referenz für die übrigen DACs und die LVDS-Referenz, die den Strom zwischen den LVDS-Ausgangsleitungen festlegt. Die korrekte Funktion dieser Referenzen ist entscheidend für die Funktion des FE-Chips. Daher können die Ströme dieser Referenzen an einem Testkontakt (MonDigRef) gemessen werden.

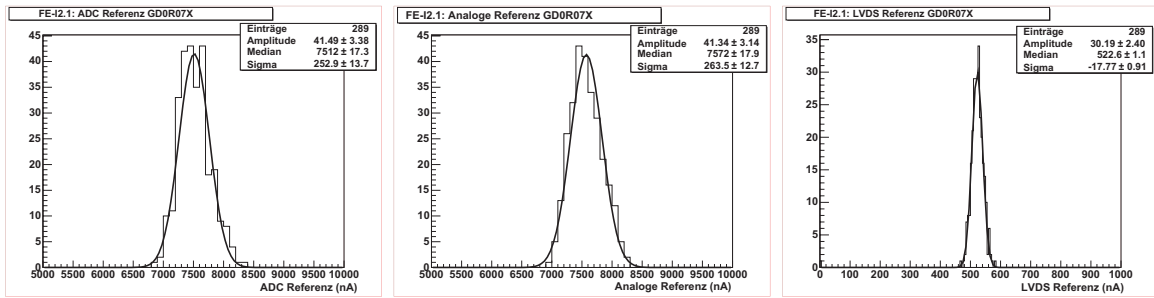


Abbildung 6.14: Verteilung der gemessenen Ströme der ADC-Referenz (links), der Analog-Referenz (mitte) und der LVDS-Referenz (rechts) aller FE-Chips eines FE-I2.1-Wafers (GD0R07X)

Abbildung 6.14 zeigt die Verteilung der Referenz-Ströme aller 288 FE-Chips eines FE-I2.1-Wafers. Die Ströme der identisch aufgebauten ADC-Referenz und Analog-Referenz liegen mit $7,512 \mu\text{A} \pm 0,013 \mu\text{A}$ bzw. $7,572 \mu\text{A} \pm 0,018 \mu\text{A}$ bei den erwarteten $7,5 \mu\text{A}$. Der Strom der LVDS-Referenz liegt mit $522 \text{ nA} \pm 1,1 \text{ nA}$ unterhalb der beiden anderen Referenzen, stimmt aber mit den erwarteten $0,5 \mu\text{A}$ gut überein. Für den FE-I3 wurde die LVDS-Referenz so geändert, dass sie identisch ist mit den beiden anderen Referenzen. Die Streuung um den Mittelwert der LVDS-Referenz liegt bei 18 nA , für die beiden anderen Referenzen liegt sie bei etwa 260 nA . In der Verteilung der Ströme fällt auf, dass keiner der getesteten FE-Chips von der Gaußverteilung der Messwerte abweicht.

Regulatoren und Überspannungsschutz

Die Messungen an den beiden internen Linear-Regulatoren sowie der drei Shunt-Regulator werden in Kapitel 7.3 ausführlich dargestellt.

6.2.3 Erste Charakterisierung der FE-Chips

Schwellen- und Rauschmessungen

Zur Schwellen- und Rauschmessung wird, bei einer fest eingestellten Schwelle im Pixel, n -mal eine feste Ladung in den Vorverstärker injiziert. Ändert man die injizierte Ladung und trägt das Verhältnis $r(q)$ zwischen der Anzahl der gemessenen Treffer und der Anzahl der injizierten Treffer gegen die Ladung auf, erhält man eine so genannte Schwellen- oder S-Kurve. Diese müsste im Idealfall einer Stufenfunktion $\Theta(q - q_{Thr})$ entsprechen mit einem Sprung bei der eingestellten Diskriminatorschwelle. In der Realität wird die Stufenfunktion jedoch durch das elektronische Rauschen σ_{Noise} des Systems überlagert. Mathematisch entspricht dies einer Faltung zwischen dem gaußverteilten Rauschen und der Stufenfunktion:

$$r(q) = \Theta(q - q_{Thr}) * \left(\frac{1}{\sqrt{2\pi}\sigma_{Noise}} e^{-q^2/\sigma_{Noise}^2} \right) \quad (6.2)$$

Dies ist gleich der so genannten Fehlerfunktion $\Phi\left(\frac{q-q_{Thr}}{\sigma_{Noise}}\right)$ mit:

$$\Phi(x) = \frac{1}{\sqrt{2\pi}} \int_0^x e^{-\frac{t^2}{2}} dt + \frac{1}{2} \quad (6.3)$$

Passt man die Fehlerfunktion an die Messwerte an, erhält man als Parameter die Schwelle und das Rauschen des Systems. Die Schwelle ist der Punkt, an dem 50 % der Treffer nachgewiesen werden. Das Rauschen entspricht der Breite der Funktion in einem Sigma-Intervall um die Schwelle. Das elektronische Rauschen des Systems wird als Äquivalente-Rausch-Ladung (kurz ENC⁹) angegeben. Das ENC ist die Ladung, die im Sensor deponiert werden müsste, um ein Signal zu erzeugen, das gleich der Schwankung der Ausgangsspannung des Vorverstärkers ist.

In Abbildung 6.15 ist die gemessene Schwellenkurve eines Pixels und die angepasste Fehlerfunktion aufgetragen. Um aus den Einstellungen des VCal-DACs die Schwelle und das Rauschen in Elektronen zu erhalten, wird der im Diagramm angegebene Konversionsfaktor α verwendet. Dieser berechnet sich aus der auf dem Wafer gemessenen Umrechnung $U_{Conv}[V/DAC]$ zwischen VCal-DAC und Spannungssprung sowie der ebenfalls gemessenen Injektionskapazität $C [F]$ für jeden Chip nach:

$$Q[e^-] = \alpha \cdot VCal - DAC \quad (6.4)$$

mit:

⁹engl.: Equivalent Noise Charge

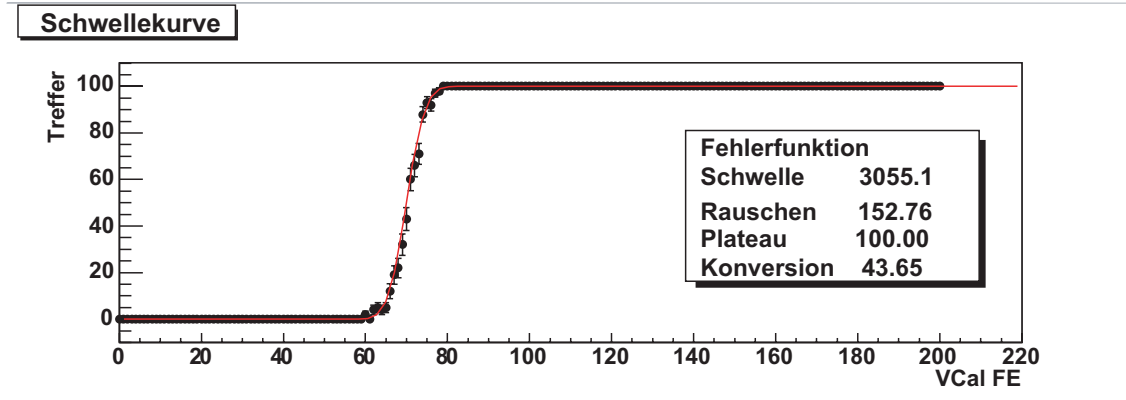


Abbildung 6.15: Mittels des internen Pulsgenerators gemessene S-Kurve eines Pixels und den daraus errechneten Parametern Schwelle und Rauschen

$$\alpha = \frac{C[F] \cdot U_{Conv}[V/DAC]}{1,6022 \cdot 10^{-19}C} \quad (6.5)$$

Dieser Konversionsfaktor wird für jeden FE-Chip einzeln berechnet und zur Umrechnung der DAC-Werte in Elektronen-Ladung verwendet.

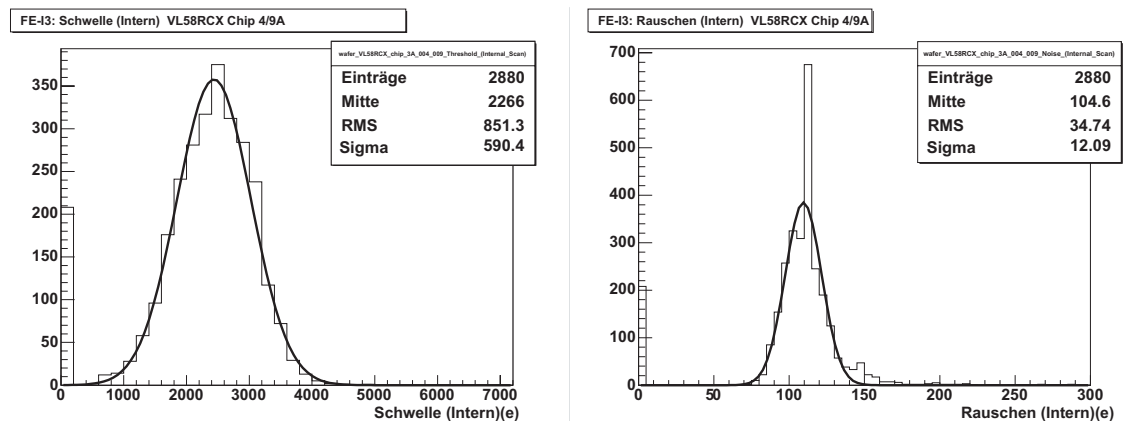


Abbildung 6.16: Verteilung der Schwellen (links) und des Rauschens (rechts) eines FE-I3-Chips (4/9A) gemessen auf einem Wafer (VL58RCX)

Abbildung 6.16 zeigt die auf einem Wafer (VL58RCX) gemessene Schwellenverteilung und das Rauschen eines FE-I3-Chips (4/9A). Bei den verwendeten Standardeinstellungen liegt die mittlere Schwelle dieses FE-Chips bei 2266 e^- . Die aus dem Sigma der Verteilung ermittelte Schwellendispersion, d.h. die Schwankungen der Pixel untereinander, liegt bei 590 e^- . Das Rauschen des FE-Chips liegt bei 105 e^- mit einem Sigma von 12 e^- . Diese Messergebnisse sind mit denen des FE-I2.1-Chips vergleichbar.

Vom FE-I2.1-Design zum FE-I3-Design wurde ein Fehler im *Autotuning*-Schaltkreis des FE-Chips behoben, so dass es nun möglich ist, die Schwellen des FE-Chips in kurzer

Zeit zu korrigieren. Eine Korrektur ist zwar auch mit dem FE-I2.1 möglich, allerdings dauert dies ohne die Möglichkeit des *Autotunings* erheblich länger. Daher hat man für die FE-I2.1-Wafer auf diese Messungen verzichtet.

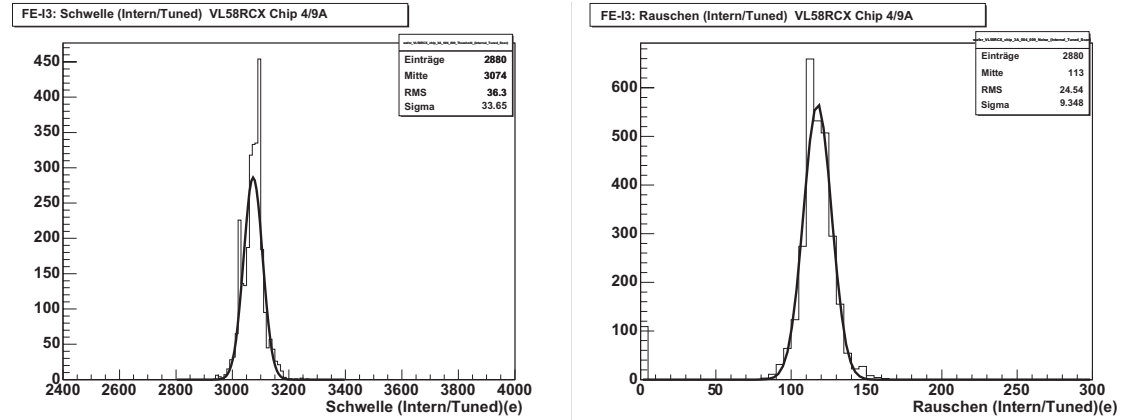


Abbildung 6.17: Verteilung der Schwellen (links) und des Rauschens (rechts) eines FE-I3-Chips (4/9A) nach *Autotuning* der Schwellen gemessen auf einem Wafer (VL58RCX)

Die Verbesserung der Schwellendispersion nach *Autotuning* des FE-Chips ist in Abbildung 6.17 zu sehen. Die mittlere Schwelle hat sich auf 3.074 e^- erhöht und liegt damit dicht an der Zielschwelle von 3.000 e^- . Die Schwellendispersion hat sich von 560 e^- um mehr als das 10fache auf 34 e^- verringert. Das Rauschen ist leicht auf 113 e^- gestiegen. Dies liegt aber noch innerhalb der normalen Schwankung zwischen einzelnen Messungen.

Die Verteilung der mittleren Schwelle, des Rauschens sowie der Schwellendispersion vor und nach dem *Autotuning* aller guten FE-Chips eines Wafers sind in Abbildung 6.18 dargestellt. Die mittlere Schwelle aller funktionsfähigen FE-Chips liegt nach dem *Autotuning* bei $3080 \text{ e}^- \pm 1 \text{ e}^-$ mit einer Streuung von 15 e^- um den Mittelwert. Das mittlere Rauschen liegt bei $118,1 \text{ e}^- \pm 0,5 \text{ e}^-$. Die mittlere Schwellendispersion über alle FE-Chips hat sich durch das *Autotuning* von $594 \text{ e}^- \pm 3 \text{ e}^-$ auf $37,63 \text{ e}^- \pm 0,21 \text{ e}^-$ verbessert.

ToT-Messungen

Der FE-Chip verfügt über die Fähigkeit, Ladung über das ToT zu messen. Um dies zu testen, wird eine feste Ladung in den FE-Chip injiziert und das ToT ausgelesen. Abbildung 6.19 zeigt das mittlere ToT aller FE-Chips eines FE-I3-Wafers, zum einen mit einer niedrigen Ladung¹⁰ von etwa 15.000 e^- (links) und zum anderen mit einer hohen Ladung¹¹ von 70.000 e^- (rechts).

¹⁰VCal-DAC 400 mit kleiner Kapazität und Standard-Konversionsfaktor

¹¹VCal-DAC 500 mit hoher Kapazität

6 Messverfahren

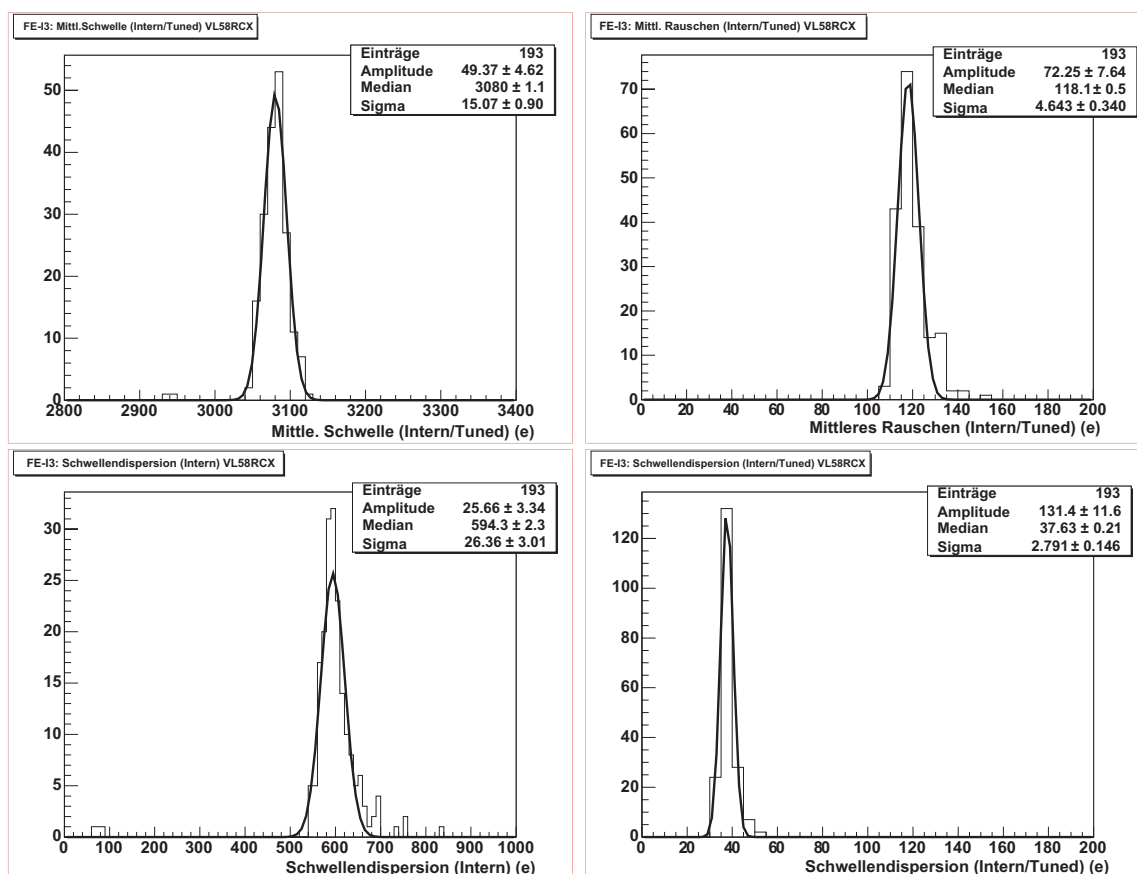


Abbildung 6.18: Verteilung der Schwellen (links oben), des Rauschens (rechts oben), der Schwellendispersion vor dem *Autotuning* (links unten) und nach dem *Autotuning* (rechts unten) aller „guten“ FE-I3-Chips eines Wafers (VL58RCX)

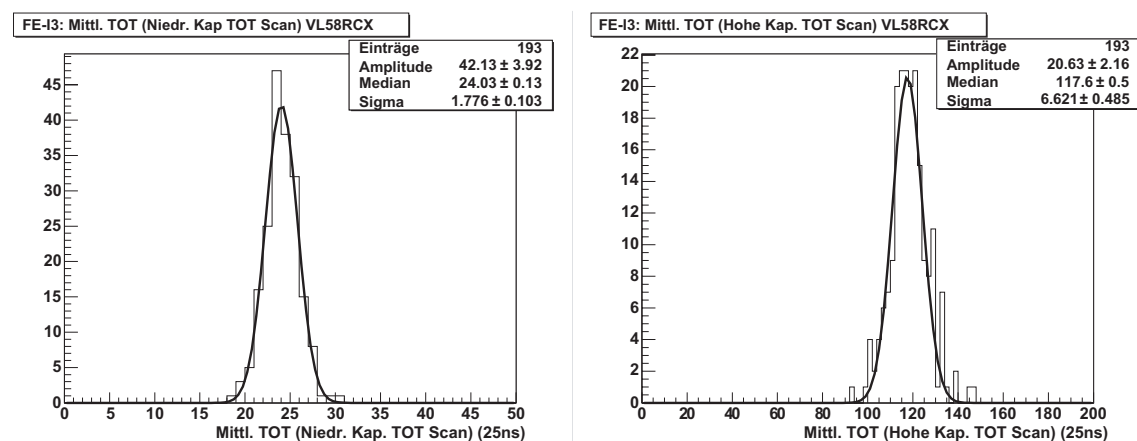


Abbildung 6.19: Verteilung des mittleren ToTs aller FE-Chips eines FE-I3-Wafers (VL58RCX) mit niedriger Injektionskapazität (links) und hoher Injektionskapazität (rechts)

Die Messergebnisse sind für beide Ladungen gaußförmig um den Mittelwert verteilt. Sie liegen bei 117,6 [25 ns] für die hohe Injektionsladung und bei 24,03 [25 ns]. Neben der Ladung wird in einer zweiten Messung der Feedback-Strom von FDAC 4 auf FDAC 6 für alle Pixel erhöht. Dadurch sinkt das mittlere ToT aller Chips, wie erwartet, auf 105 [25 ns] für die hohe Ladung sowie auf 21,5 [25 ns] für die niedrige Ladung.

6.2.4 Systematische Fehler der Wafermessungen

Der in den vorangegangenen Kapiteln angegebene Messfehler beinhaltet lediglich die statistischen Fehler dieser Messungen. Diese statistischen Fehler sind durch die große Anzahl von identischen FE-Chips auf dem Wafer sowie die große Anzahl an gleichartigen Pixelzellen bzw. DACs auf einem FE-Chip sehr gering.

Hinzu kommen systematische Fehler der Messungen, die hauptsächlich in drei Punkten begründet sind:

- Der elektrische Widerstand zwischen *ProbeCard* und FE-Chip

Der elektrische Widerstand zwischen der *ProbeCard* und dem FE-Chip setzt sich aus dem Leitungswiderstand auf der *ProbeCard*, dem Widerstand der Nadeln und dem Kontaktwiderstand zwischen Nadeln und FE-Chip zusammen. Der Kontaktwiderstand ist abhängig vom Anpressdruck der FE-Chips an die Nadeln sowie von der Verschmutzung der Nadeln und schwankt damit von Messung zu Messung. Die Höhe des Widerstandes liegt bei $2_{-1}^{+2} \Omega$. Durch den Strom und den dadurch hervorgerufenen Spannungsabfall über den Widerstand sind alle Spannungsmessungen systematisch zu groß. Wie groß dieser Fehler ausfällt, hängt vom Strom ab, der bei der Messung durch die Nadeln fließt. Dieser Strom wird vom digitalen bzw. analogen Versorgungsstrom dominiert, die über die für jede Spannung doppelt vorhandenen Masse-Kontakte abfließen. Geht man von einem voll konfigurierten FE-Chip aus, fließt pro Kontakt ein digitaler Strom von etwa 20 mA, der zu einem Fehler in der Spannungsmessung von $20 \text{ mA} \cdot 2_{-1}^{+2} \Omega = 0,04_{-0,02}^{+0,04} \text{ V}$ führt. Equivalent ergibt sich der Fehler durch den analogen Strom von 80 mA zu $0,08_{-0,04}^{+0,08} \text{ V}$.

- Das *Matching* zwischen den Transistoren des FE-Chips

Wie weit die Ströme in den beiden Ästen eines Stromspiegels miteinander übereinstimmen, ist abhängig vom Verhältnis der beiden Transistoren des Stromspiegels. Dies wird als *Matching* der Transistoren bezeichnet und hängt davon ab, wie weit die beiden Transistoren auf einem FE-Chip auseinander liegen. Hinsichtlich der Abständen auf dem FE-Chip geht man von einem prozessbedingten Fehler von 5 % bis 10 % aus, der zu einem systematischen Fehler der auf dem Chip generierten Ströme von 5 % bis 10 % führt [60].

- Die Messung an Kopien

Da die Kapazitäten in den Pixelzellen des FE-Chips nicht direkt zugänglich sind, wird deren Größe an einer Kopie dieser Kapazitäten bestimmt. In welchem Umfang diese Kopie mit den tatsächlich im Pixel verwendeten Kapazitäten übereinstimmt, lässt sich nur sehr schwer abschätzen. Einen Anhaltspunkt erhält man, wenn man davon ausgeht, dass die Schwankungen zwischen den Kapazitäten durch Variationen der Oxyddicke des Wafers stammen. Dann sollten die Schwankungen zwischen der Kopie und den Kapazitäten in den Pixeln kleiner sein als die Variationen zwischen den Messergebnissen zu benachbarten FE-Chips. Vergleicht man diese, ergibt sich eine Schwankung von 50 aF für die Feedback-Kapazität, 100 aF für die niedrige Injektionskapazität und 500 aF für die Summe aus hoher und niedriger Injektionskapazität.

Fasst man die systematischen Fehler zusammen, erhält man:

- für die Messung der Versorgungsspannungen ein Ergebnis, das in Abhängigkeit des Stroms $I \cdot 2_{-1}^{+2} \Omega$ zu groß ist
- für die im Chip generierten Ströme einen Fehler von 10 %
- für die Kapazitätsmessungen eine zu niedrige Kapazität von $2_{-1}^{+2} \%$ aus der Spannungsmessung. Zusätzlich ist nicht sicher, inwieweit die Kapazitäten in den Pixelzellen mit der vermessenen Kopie der Kapazitäten übereinstimmen.

Damit sind die hier aufgeführten systematischen Fehler um ein bis zwei Größenordnungen größer als die statistischen Fehler, die demzufolge vernachlässigt werden können.

6.2.5 Zusammenfassung der Wafermessungen

Um anhand der oben gezeigten Messungen die FE-Chips auszuwählen, die für den Bau eines Moduls geeignet sind, müssen Auswahlkriterien bestimmt werden, die gute von schlechten FE-Chips unterscheiden. Da sich die Messungen, die an den FE-Chips auf einem Wafer durchgeführt werden, zu Beginn einer Produktion noch ändern, ändern sich auch die Schnittkriterien zur Auswahl der FE-Chips. So wurden beispielsweise auf den FE-I2.1-Wafern keine Messungen mit korrigierten Schwellen durchgeführt, die bei FE-I3-Wafer mittlerweile Standard sind. Daher können hier nur die derzeit aktuellen Schnittkriterien angegeben werden. Diese sind, zusammen mit den Ergebnissen der Messungen auf den beide vorgestellten FE-Wafern, in der nachfolgenden Tabelle 6.2 zusammengefasst. Bei Messungen, die als Ergebnis lediglich „bestanden“ oder „nicht bestanden“ haben, wird die Anzahl der FE-Chips angegeben, die dieses Kriterium bestanden haben.

In der letzten Zeile der Tabelle ist die Ausbeute an guten FE-Chips angegeben, die alle Schnittkriterien erfüllen. Diese liegt bei beiden Wafern bei etwa 65 %. Dieser Wert weist

einen Fehler von 1 % zu einer größeren Anzahl von guten FE-Chips auf, da nicht ausgeschlossen werden kann, dass ein FE-Chip durch ein Kontaktproblem mit der Nadelkarte als schlecht markiert worden ist, obwohl er gut ist. Solange sich die Schnittbedingungen nicht ändern, kann aber ausgeschlossen werden, dass ein schlechter FE-Chip versehentlich als gut markiert wird.

Messgröße	I2.1-GD0R07X		I3-VL58RCX		Schnittkriterien
	Mittelw.	StdAbw	Mittelw.	StdAbw.	
Anz. Spaltenpaare	274 Chip	-	256 Chips	-	= 9
Stromaufnahme					
IDDA Initial	4,65 mA	0,15 mA	4,94 mA	0,15 mA	3 - 6 mA
IDDA Digital Scan	76,29 mA	3 mA	80,8 mA	2,8 mA	60 - 100 mA
IDDA Tuned Schw. Scan	-	-	80,2 mA	3,2 mA	60 - 100 mA
IDDD Initial	10,57 mA	0,34 mA	11 mA	0,5 mA	5 - 20 mA
IDDD Digital Scan	23,23 mA	0,97 mA	38,25 mA	0,41 mA	30 - 45 mA
IDDD Tuned Schw. Scan	-	-	38,89 mA	0,65 mA	30 - 45 mA
Digitale Injektion					
Pixel 100 % - Std	276 Chips	-	265 Chips	-	2.874 - 2.880
Pixel 100 % - Dig5	274 Chips	-	262 Chips	-	2.874 - 2.880
Pixel 100 % - CEU 20	-	-	261 Chips	-	2.874 - 2.880
Pixel 100 % - CEU 40	-	-	263 Chips	-	2.874 - 2.880
Referenzen					
Analoge Ref.	7,57 μ A	0,26 μ A	8,3 μ A	0,3 μ A	6 - 9 μ A
ADC Ref	7,51 μ A	0,25 μ A	8,4 μ A	0,3 μ A	-
LVDS Ref	0,522 μ A	0,017 μ A	8,4 μ A	0,3 μ A	6 - 9 μ A
DACs					
8 Bit Grad.	1,061 μ A	0,035 μ A	1,13 μ A	0,04 μ A	0,9 - 1,3 μ A
8 Bit bei 255	271 μ A	9 μ A	288,3 μ A	9,4 μ A	230 - 330 μ A
VCal-V Grad.	0,799 mV	0,031 mV	0,878 mV	0,032 mV	0,7 - 1 mV
VCal-I Grad.	0,523 μ A	0,018 μ A	0,562 μ A	0,19 μ A	0,45 - 0,65 μ A
MonADC Grad	-	-	0,554 μ A	0,020 μ A	0,45 - 0,65 μ A
Kapazitäten					
Niedr. Kap.	7,44 fF	0,21 fF	7,54 fF	0,20 fF	6 - 9 fF
Niedr. + Hohe	44,36 fF	1,1 fF	42,98 fF	0,83 fF	36 - 54 fF
Feedback	6,57 fF	0,13 fF	6,65 fF	0,13 fF	-
Schwellenmessung					
Schwelle	3.908 e ⁻	56 e ⁻	2.460 e ⁻	100 e ⁻	< 10.000 e ⁻
Schwellendispersion			594 e ⁻	26,36 e ⁻	-
Rauschen	188 e ⁻	27 e ⁻	114 e ⁻	6,5 e ⁻	< 1.000 e ⁻
Gute Pixel					2.500 - 2.880
Schwelle Tuned	-	-	3.080 e ⁻	15 e ⁻	2.800 - 3.300 e ⁻
Schwellendisp. Tuned	-	-	38 e ⁻	3 e ⁻	0 - 100 e ⁻
Rauschen Tuned	-	-	118 e ⁻	5 e ⁻	80 - 200 e ⁻

Messgröße	I2.1-GD0R07X		I3-VL58RCX		Schnittkriterien
	Mittelw.	StdAbw	Mittelw.	StdAbw.	
Gute Pixel Tuned	-	-			2.500 - 2.880
Mittl. TDAC	-	-	74,2	4,5	50 - 90
Stabw. TDAC	-	-	10,2	0,3	7 - 13
ToT					
Mittl. ToT (CLow)	-	-	21,3	1,7	10 - 40
Pixel 100 %	-	-	252 Chips		2.850 - 2.880
Mittl. ToT (CHigh)	-	-	104,5	6,8	80 - 180
Pixel 100 %	-	-	256 Chips		2.850 - 2.880
FE-Fehler					
Dig. Scan FIFO 32	-	-	277 Chips	-	0 Fehler
Dig. Scan FIFO 5	-	-	271 Chips	-	0 Fehler
Ausbeute	186 Chips	64,6 %	193 Chips	67 %	

Tabelle 6.2: Übersicht der Messergebnisse des FE.I2.1-Wafers GD0R07X und des FE-I3-Wafers VL58RCX zusammen mit den Schnittkriterien für die einzelnen Messungen

In Abbildung 6.20 ist die Verteilung der guten FE-Chips in grün und der schlechten FE-Chips in rot auf den beiden untersuchten Wafern dargestellt. Die großen Zahlen in den FE-Chips geben jeweils die Anzahl der funktionierenden Doppelspalten an. Ein Kreuz in einem FE-Chip bedeutet, dass der Globale-Register-Test nicht funktioniert hat. Diese Karten gehen an die *Bump-Bonding*-Firmen, die mit den Karten die guten FE-Chips zur weiteren Bearbeitung auswählen.

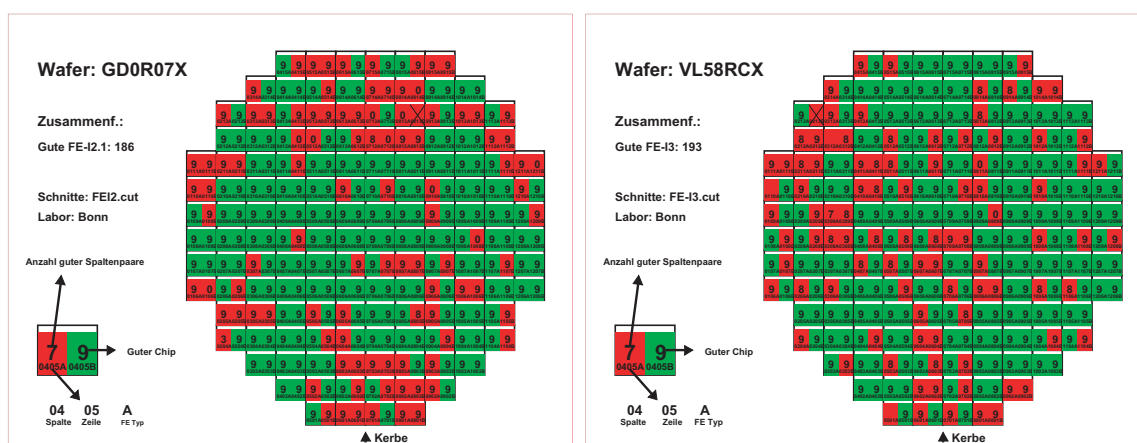


Abbildung 6.20: Karte der guten (grün) und schlechten (rot) FE-Chips der beiden Wafer GD0R07X (links) und VL58RCX (rechts)

Eine Übersicht aller ab der FE-Version 2.1 getesteten FE-Wafer ist mit der Ausbeute an guten Chips in Tabelle 6.3 zusammengestellt. Die mittlere Ausbeute an guten FE-Chips

liegt bei etwa 65 %. Lediglich ein Wafer weist eine höhere Ausbeute von 77 % auf. Erfahrungen aus früheren Wafer-Messungen und die Ergebnisse der Wafer-Messungen am LBNL zeigen, dass die Ausbeute für alle gemeinsam produzierten Wafer in einem *Batch* annähernd gleich ist, dass sie aber von *Batch* zu *Batch* schwankt. Nach anfänglichen Produktionsproblemen liegt die Schwankungsbreite aller bisher in der Kollaboration gemessenen Wafer zwischen 55 % und 80 %.

Wafer	FE-Typ	Ausbeute
GD0R07X	I2.1	64,6 %
GL0QZIX	I2.1	76,4 %
GK0QZJX	I2.1	62,2 %
VL58RCX	I3	67,0 %
VP58PAX	I3	59,0 %
V658NBX	I3	63,9 %
VJ58MGX	I3	60,4 %
VN58RAX	I3	58,0 %
VQ58R8X	I3	65,3 %

Tabelle 6.3: Übersicht über die bisher in Bonn getesteten FE-Wafer und deren Ausbeute an guten FE-Chips

6.3 Spezielle Messungen an *Single-Chip-Modulen*

Ein *Single-Chip-Modul* besteht aus einem einzelnen FE-Chip, der mit einem entsprechend kleineren Sensor verbunden ist. Das *Single-Chip-Modul* wird mit einer eigenen Auslesekarte verbunden, die einen Zugriff auf sämtliche Anschlüsse des FE-Chips ermöglicht. Dadurch können die gleichen Messungen an einem *Single-Chip-Modul* vorgenommen werden wie auf einem Wafer. Zusätzlich sind die Vorverstärker mit einem Sensor verbunden, so dass die kapazitive Last identisch mit einem kompletten Modul ist.

Im Folgenden werden zwei Untersuchungen vorgestellt, die nicht Bestandteil der Wafer- oder Modul-Messungen sind. Auf die Darstellung der Messungen, die identisch in der Durchführung und im Ergebnis mit den Wafer- bzw. Modul-Messungen sind, wurde hier verzichtet.

6.3.1 Arbeitsbereich der Schwelleneinstellungen

Wie in Kapitel 5.3.2 dargelegt, werden die Diskriminatorschwellen des FE-Chips global durch den GDAC und individuell in jedem Pixel durch den TDAC eingestellt. Die Schwellenmessungen auf einem Wafer mit und ohne TDACs haben gezeigt, dass die Schwellenkorrektur in der Lage ist, die Dispersion der Schwellen von 600 e⁻ auf 40 e⁻ zu verringern.

Um den Zusammenhang zwischen GDAC- und TDAC-Einstellung und der Schwelle systematischer zu untersuchen, wurde die mittlere Änderung der Schwellen eines FE-Chips mit dem TDAC-Wert für unterschiedliche GDAC-Einstellungen gemessen (siehe Abbildung 6.21).

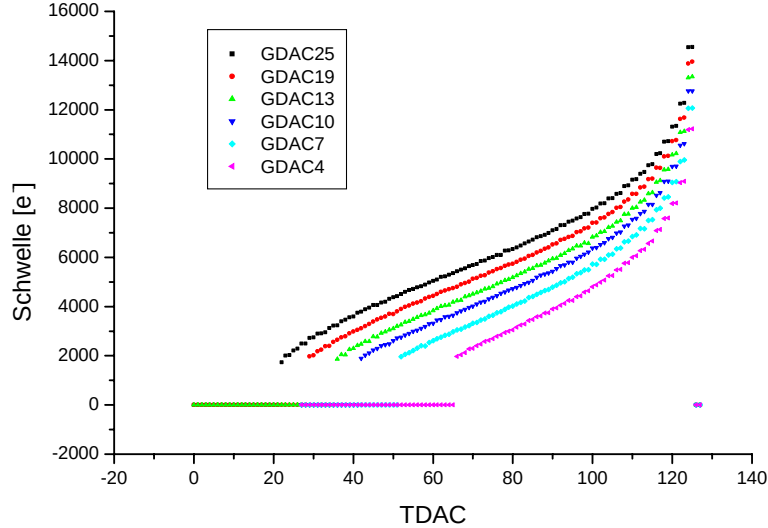


Abbildung 6.21: Änderung der Schwelle eines Pixels gegen die TDAC-Einstellung für unterschiedliche GDAC-Werte

Der TDAC ist so ausgelegt, dass die Änderung der Schwelle mit dem TDAC für eine mittlere Einstellung von 64 annähernd linear verläuft. Für sehr hohe und sehr niedrige TDAC-Werte soll die Änderung der Schwelle exponentiell zunehmen, um einen möglichst großen Bereich an Schwelleneinstellungen abzudecken. Dieses erwartete Verhalten wird durch die gemessenen Kurven bestätigt. Der Bereich, in dem die Schwellen über den TDAC eingestellt werden können, liegt zwischen 2.000 e^- und 15.000 e^- mit einer Schrittweite von 70 e^- im Bereich von 2.000 e^- bis 6.000 e^- . Prinzipiell sind auch niedrigere Schwelleneinstellungen möglich. Diese werden aber durch das Standard-DAQ-Programm nicht zugelassen, um zu verhindern, dass einzelne Pixel Rauschtreffer erzeugen, die die Messung der anderen Pixel stört.

Der GDAC führt in den getesteten Einstellungen von 4 bis 25 zu einer Änderung der Schwelle um 4.000 e^- . Die TDAC-Kurven werden durch den GDAC annähernd parallel verschoben. Dieses gewollte Verhalten soll sicherstellen, dass sich die einmal über den TDAC eingestellte Schwellenkorrektur eines Pixels nicht ändert, wenn die globale Schwelle des FE-Chips über den GDAC verschoben wird.

Um die Zunahme der Dispersion mit der Einstellung des GDACs zu überprüfen, wurden die Schwellen eines *Single-Chip-Moduls* bei einem festen GDAC von 7 über den TDAC eingestellt und im Anschluss die mittlere Schwelle, das Rauschen und die Schwellendispersion für alle GDAC-Einstellungen gemessen (siehe Abbildung 6.22).

Wie bereits in der Messung zuvor, lässt sich die mittlere Schwelle in einem Bereich von

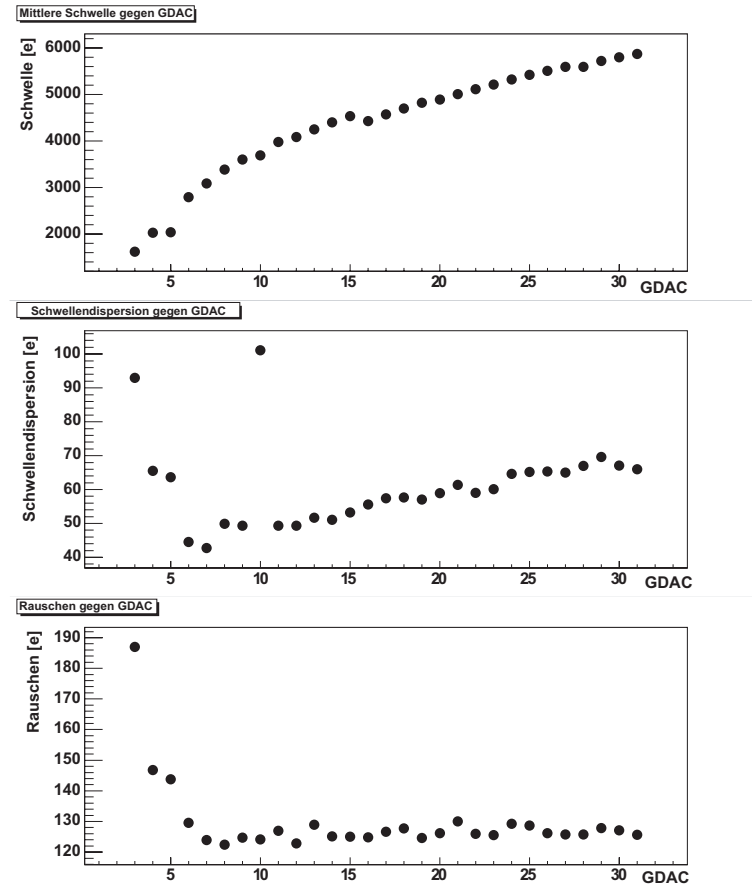


Abbildung 6.22: Änderung der Schwelle, der Schwellendispersion und des Rauschens mit der globalen Schwelleneinstellung GDAC. Die Feineinstellung der Schwellen wurde bei einem GDAC-Wert von 7 vorgenommen.

unter 2.000 e^- bis zu 6.000 e^- mit einer Schrittweite von 130 e^- einstellen, was ausreichend für den Betrieb in ATLAS ist. Das Rauschen des Chips bleibt für Schwellen oberhalb von 3.000 e^- konstant bei einem Wert zwischen 120 e^- und 130 e^- , für niedrigere Schwellen steigt das Rauschen bis auf 190 e^- an. Die Schwellendispersion hat, wie zu erwarten, ihr Minimum bei dem GDAC-Wert 7, bei dem die Einstellung der Schwellen vorgenommen worden ist. Für höhere GDAC-Werte steigt sie von 40 e^- auf maximal 70 e^- leicht an. Auffällig ist der Ausreißer in der Messung mit einer GDAC-Einstellung von 10, bei der sich die Dispersion sprunghaft von 50 e^- auf 100 e^- erhöht. Kurioserweise lagen die Schwellen von $2/3$ der Pixel bei 4.000 e^- , wohin gegen die restlichen $1/3$ der Pixel bei einer Schwelle von 3.500 e^- lagen. Der Grund für dieses Verhalten ist bis jetzt noch unklar. Für GDAC-Werte unter 6 steigt die Schwellendispersion stärker an als für höhere GDAC-Werte, bleibt aber immer unter 100 e^- .

Die Messung belegt, dass sich die Schwellendispersion mit der GDAC-Einstellung nur gering ändert und für alle Einstellungen unter 100 e^- bleibt. Das Ergebnis ist um einen Faktor drei kleiner als die geforderte Schwellendispersion von 300 e^- für ATLAS. Daher ist

es ausreichend, einmal korrigierte Schwellen nur noch global über den GDAC zu ändern. Eine zeitaufwendige neue Korrektur der Schwellen ist nicht erforderlich. Dieses Verhalten ist eine große Verbesserung zum FE-I1, bei dem bereits kleine Änderungen der globalen Schwelle zu einem starken Anstieg der Schwellendispersion führen.

6.3.2 *Timewalk* mit und ohne Bias-Kompensation

Der *Timewalk* gibt die minimale Ladung an, die durch den FE-Chip noch der richtigen Protonenkollision zugeordnet wird.

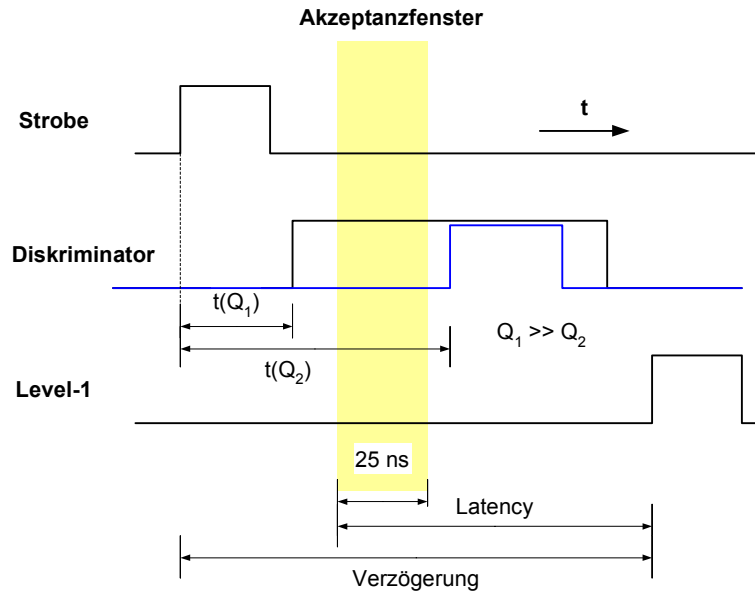


Abbildung 6.23: Diagramm zur Veranschaulichung der *Timewalk*-Messung

Um den *Timewalk* zu messen, wird das in Abbildung 6.23 dargestellte Messprinzip verwendet. In dem Diagramm sind das Strobe-Signal, das eine Injektion auslöst, der Diskriminatorausgang für zwei unterschiedlich hohe Ladungen sowie ein Level-1-Trigger-Signal gegen die Zeit aufgetragen. Die Zeit zwischen dem Strobe und einem Diskriminatorsignal $t(Q)$ ist abhängig von der Höhe der injizierten Ladung. Befindet sich die steigende Flanke des Diskriminatorausgangs innerhalb des Akzeptanzfensters, das um die *Latency* verschoben vor dem Level-1-Trigger liegt, wird der Treffer ausgegeben. Die Verzögerung zwischen Strobe-Signal und Level-1-Trigger kann in ns-Schritten in der TPCC für *Single Chips* oder im MCC für Module eingestellt werden. Misst man den Prozentsatz der nachgewiesenen Treffer gegen die Verzögerungszeit, erhält man eine Verteilung, die einer Kastenfunktion von 25 ns Breite entspricht und mit dem Rauschen des Systems verschmiert ist. Variiert man nun die Ladung und misst den Zeitpunkt, bei dem zum ersten Mal 50 % der Treffer nachgewiesen werden, ergibt sich der Zusammenhang zwischen Ladungsmenge und Nachweisgeschwindigkeit, wie er in Abbildung 6.24 dargestellt ist. Die angegebene Zeit wird in Bezug auf einen beliebigen, aber festen Referenzzeitpunkt gemessen. Hohe Werte

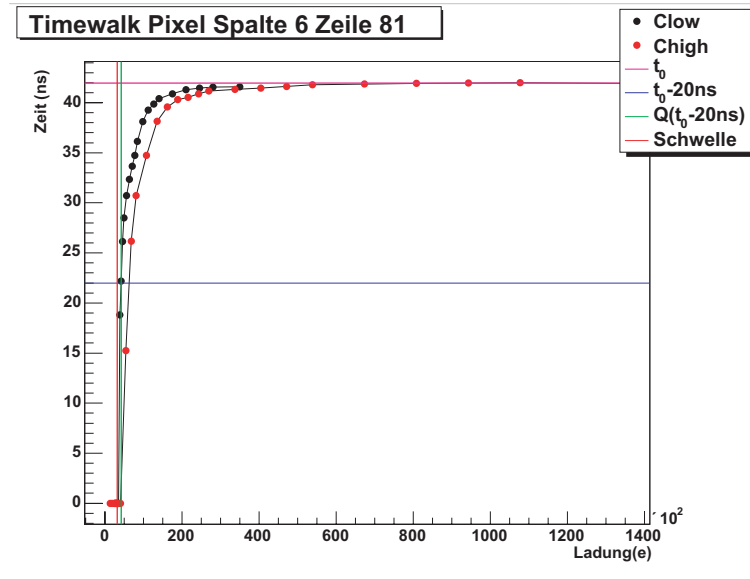


Abbildung 6.24: Gemessener Timewalk eines einzelnen Pixels mit niedriger und hoher Injektionskapazität

entsprechen dabei einem schnellen Signal und im umgekehrten Fall kleine Werte einem langsamen.

Um aus dieser Messung den *Timewalk* zu ermitteln, muss zunächst die Zeit für eine Referenzladung von 100.000 e^- aus den Injektionen mit hoher Injektionskapazität bestimmt werden. Dies ist die höchste Ladung, die noch mit dem Detektor nachgewiesen werden soll. Die mit der niedrigen Injektionskapazität injizierte Ladung, die um 20 ns langsamer nachgewiesen wird als die Referenzladung, wird als Ergebnis der *Timewalk*-Messung angegeben. Die fehlenden 5 ns zwischen den 20 ns und der Breite des Akzeptanzfensters von 25 ns werden als Sicherheitsspielraum verwendet, um zusätzliche Signallaufzeiten und Schwankungen zwischen den Pixeln auszugleichen. Oftmals wird anstelle der *Timewalk*-Ladung der *Overdrive* als Differenz zwischen Schwelle und *Timewalk* angegeben.

Der aus der *Timewalk*-Messung bestimmte *Overdrive* für alle Pixel eines *Single-Chip-Moduls* ist in Abbildung 6.25 ohne (links) und mit (rechts) Bias-Kompensation als Mittel über alle Pixel einer Zeile dargestellt.

Ohne Bias-Kompensation steigt der *Overdrive* bis zur Zeile 151 kontinuierlich von 1.600 e^- auf 2.400 e^- an. Durch den in Kapitel 5.3.2 beschriebenen Spannungsabfall über die Masseleitungen nehmen die Versorgungsströme für Pixel mit höheren Zeilennummern kontinuierlich ab. Die geringeren Versorgungsströme führen zu einer niedrigeren Geschwindigkeit der Vorverstärker, die sich in der Zunahme der *Timewalk*-Ladung ausdrückt.

Die Bias-Kompensationsschaltung gleicht die Potenzialdifferenz zwischen den Pixeln aus. Dadurch verschwindet die Zeilenabhängigkeit und der *Overdrive* aller Pixel liegt bei etwa 1.600 e^- . Eine ausgeprägte Zeilenabhängigkeit ist nicht mehr zu erkennen.

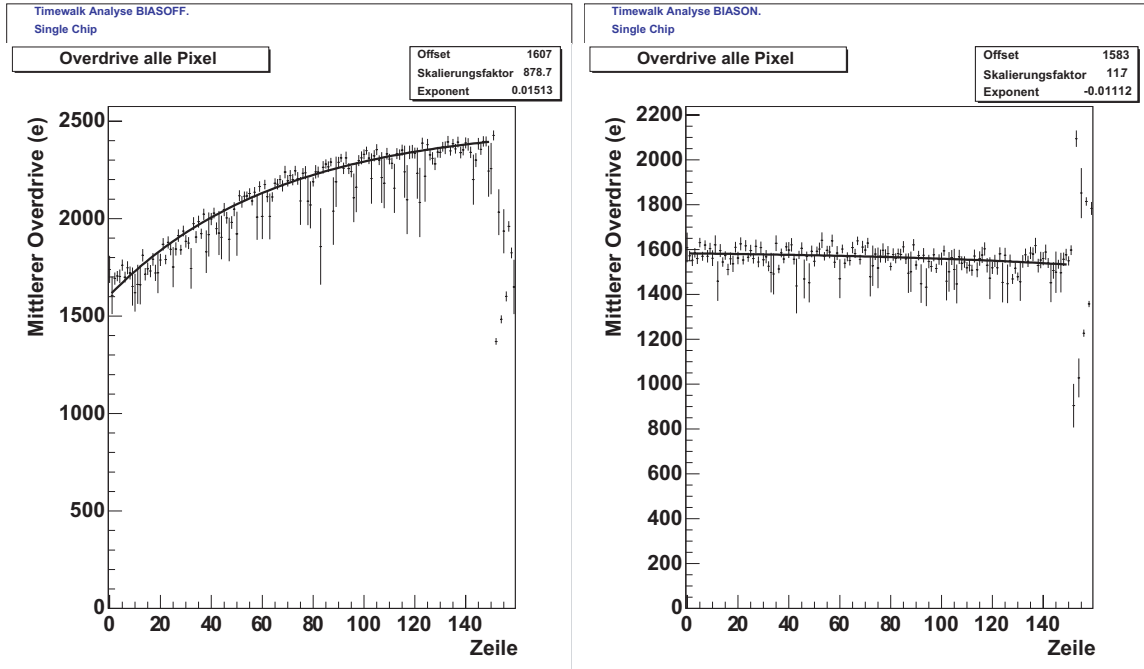


Abbildung 6.25: Die beiden Messungen zeigen den mittleren Overdrive einer Zeile aufgetragen gegen die Zeilennummer gemessen ohne Bias-Kompensation (links) und mit Bias-Kompensation (rechts)

Eine Sonderrolle kommt den Pixeln mit Zeilennummern über 151 zu. Dies sind die an zwei Sensorzellen angeschlossenen Pixel mit ungeraden Zeilennummern und die Zwischen-Pixel mit geraden Zeilennummern. Um die stärkere Belastung der Vorverstärker dieser Pixel auszugleichen, werden die doppelten Pixel mit den vierfachen und die Zwischen-Pixel mit den doppelten Versorgungsströmen der normalen Pixel betrieben. Dadurch verbessert sich der *Overdrive* der doppelten Pixel von 6.000 e^- , die noch mit dem FE-I1 gemessen wurden, auf unter 2.100 e^- . Der *Overdrive* der Zwischen-Pixel verringert sich auf 900 e^- bis 1.300 e^- und ist damit sogar noch etwas niedriger als der *Overdrive* der normalen Pixel.

Die Messungen zeigen, dass die Bias-Kompensation wie erwartet funktioniert und die Homogenität der Pixel hinsichtlich der Auslesegeschwindigkeit stark verbessert. Gleichzeitig zeigt sich, dass die Erhöhung der Versorgungsströme der speziellen Pixel den gewünschten Erfolg hatte und diese Pixel sich kaum noch von den normalen Pixeln unterscheiden. Der mittlere *Overdrive* der Pixel liegt mit 1.600 e^- weit unterhalb der geforderten 2.000 e^- .

6.4 Modul-Messungen

Nach der Fertigstellung durchläuft ein ATLAS-Pixelmodul eine Reihe von weitergehenden Tests, die sicherstellen sollen, dass das Modul den Anforderungen an den ATLAS-

Pixeldetektor genügt und eine 10-jährige Laufzeit im ATLAS-Experiment übersteht. Diese abschließenden Untersuchungen teilen sich in Produktionstests, die jedes Modul durchläuft und in den einzelnen Laboren durchgeführt werden, sowie spezielle Tests an einer Auswahl an Modulen, um spezielle Fragestellungen zu untersuchen. Dazu gehören die Bestrahlung von Modulen bis auf 50 MRad, um die Strahlenhärte der Komponenten zu untersuchen, oder der Test mehrerer Module in einem Teststrahl, um den Betrieb unter ATLAS-ähnlichen Bedingungen zu simulieren.

Im Folgenden werden die einzelnen Tests ausführlich beschrieben und deren Ergebnisse exemplarisch an einzelnen Modulen dargestellt. Zum Abschluss werden die Ergebnisse aller bisher in Bonn getesteten Module zusammengefasst und hinsichtlich ihrer Einsatzfähigkeit für den ATLAS-Pixeldetektor bewertet.

6.4.1 Die Diskriminatorschwellen eines Moduls

Wie bereits die Messungen auf einem Wafer und auf einem *Single Chip Modul* gezeigt haben, ist der mit sieben Bit sehr groß ausgelegte TDAC in der Lage, die anfängliche Schwellendispersion auf unter 100 e^- zu reduzieren. Im Unterschied zu den vorherigen Messungen kommen zu der Schwellendispersion auf einem FE-Chip aber noch die Unterschiede zwischen den einzelnen FE-Chips.

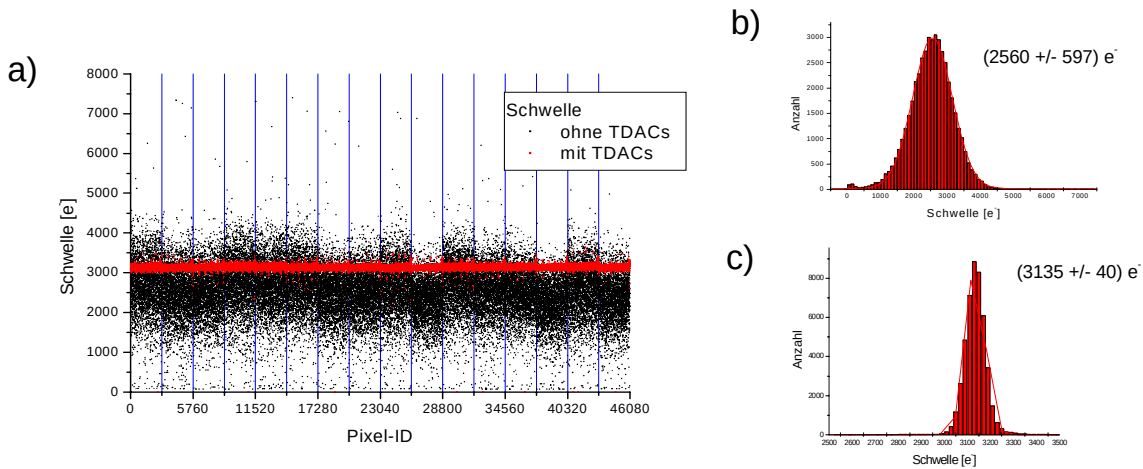


Abbildung 6.26: a) Schwelle eines jeden Pixels eines Moduls mit und ohne Feineinstellung in jedem Pixel. b) und c) Histogramm der Schwellen ohne bzw. mit Feineinstellung der Schwellen.

Die Chip-zu-Chip-Unterschiede sind ansatzweise in der in Abbildung 6.26 a) dargestellten Messung vor Feineinstellung der Schwellen in Schwarz zu erkennen. Der Übergang zwischen einzelnen FE-Chips ist in dem Diagramm durch die vertikalen Linien angedeutet. Nach der Korrektur der Schwellen, die in dem gleichen Diagramm in Rot eingetragen sind, ist der Unterschied zwischen den einzelnen FE-Chips verschwunden. Die mittlere Schwelle hat sich von 2.560 e^- und einer Dispersion von 597 e^- (Abbildung 6.26 b) auf 3.135 e^-

und einer Dispersion von 40 e^- verschoben (Abbildung 6.26 c). Damit wird für ein Modul aus 16 FE-Chips die gleiche Dispersion wie für einen einzelnen FE-Chip erreicht und auch hier die geforderte maximale Dispersion von 300 e^- weit unterschritten.

6.4.2 Das Rauschen eines Moduls

Wie bereits zuvor erläutert, wird das Rauschen aus der Anpassung der Fehlerfunktion an die gemessene Schwellenkurve ermittelt. Das Ergebnis einer solchen Messung ist für ein Modul in Abbildung 6.27 rechts) dargestellt. Standardmäßig werden Rauschmessungen in der ATLAS-Pixelkollaboration stets in drei unterschiedlichen Darstellungen präsentiert, deren Aufteilung in Schaubild 6.27 links) gezeigt wird. Die Zahlen in dem Schaubild geben die Nummerierungen der Chips auf einem Modul an.

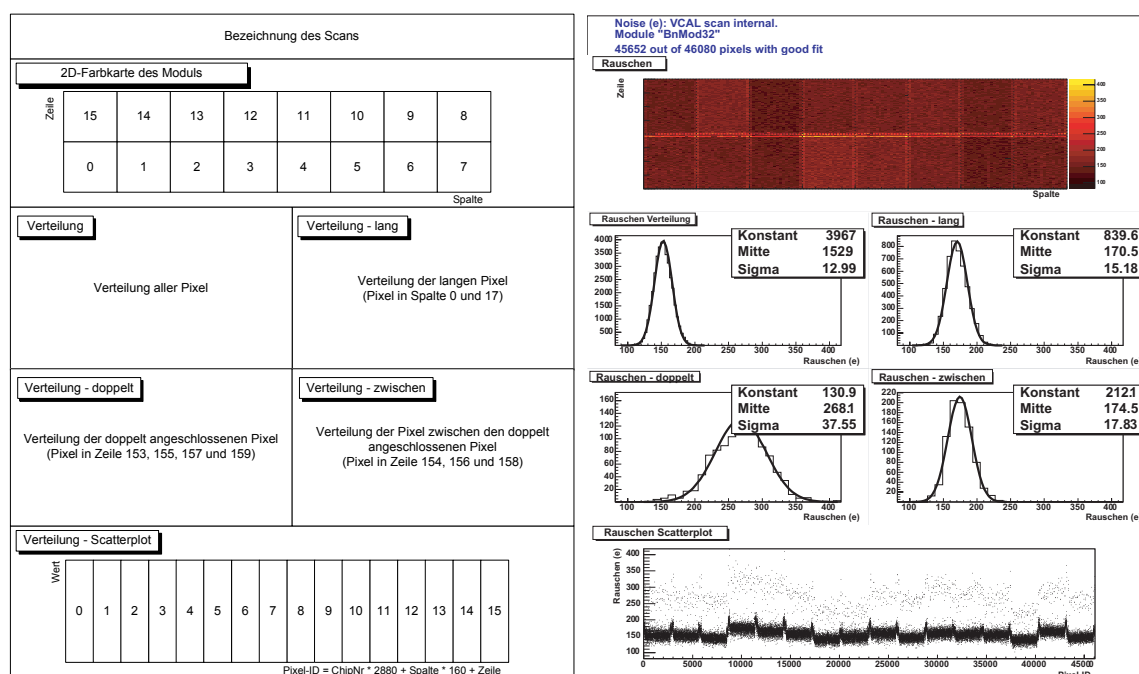


Abbildung 6.27: links) Schaubild zur Erläuterung der unterschiedlichen Darstellungen des Rauschens eines Pixelmoduls. rechts) Gemessenes Rauschen von BnMod32 in den unterschiedlichen Darstellungen.

Das oberste Diagramm ist eine zweidimensionale Farbkarte, in der für jeden Pixel das Messergebnis farbkodiert eingetragen ist. Die Position des Pixels in der Karte entspricht dabei der Position auf dem Modul. In der Mitte sind vier Histogramme für die unterschiedlichen Pixeltypen eines FE-Chips abgebildet:

- für alle Pixel eines Moduls (l.o.),
- für die Pixel, die mit einer langen Sensor-Zelle verbunden sind (r.o.),

- für die Pixel, die mit zwei Sensorpixeln verbunden sind (l.u.) und
- für die Pixel, die zwischen den doppelt angeschlossenen Pixeln liegen (r.u.).

Das untere Diagramm ist ein so genannter *Scatterplot*, bei dem das Messergebnis gegen die Pixel-ID aufgetragen wird. Die Pixel-ID ordnet jedem Pixel eine eindeutige Zahl zu, die nach $\text{Pixel-ID} = \text{ChipNr} \cdot 2880 + \text{Spalte} \cdot 160 + \text{Zeile}$ berechnet wird.

Nach der Messung liegt das mittlere Rauschen des Moduls bei 153 e^- . Die Pixel, die an die $600 \text{ }\mu\text{m}$ langen Sensorzellen angeschlossen sind, haben durch die höhere Kapazität am Eingang des Vorverstärkers ein etwas höheres Rauschen von 170 e^- . Sehr gut lassen sich die langen Pixel im Scatterplot durch den Anstieg des Rauschens alle 2.880 Pixel erkennen. Dadurch markieren sie auch den Übergang zwischen einzelnen FE-Chips im Scatterplot.

Die doppelt angeschlossenen Pixel weisen mit 268 e^- das höchste Rauschen aller Pixel auf. Dies liegt an der doppelt so großen Eingangskapazität am Vorverstärker dieser Pixel. In der Farbkarte erkennt man die Position dieser Pixel gut an dem etwas helleren Band in der Mitte der Karte. Obwohl die Pixel, die zwischen den doppelt angeschlossenen Pixeln liegen, nur mit einer Sensorzelle verbunden sind, haben sie doch ein Rauschen von 175 e^- . Der Grund dafür sind die zusätzlichen Metallbahnen zum Anschluss der doppelten Pixel, die über diese Pixel verlaufen und die Eingangskapazität erhöhen.

Fasst man die Ergebnisse der Rauschmessungen zusammen, so liegt das mittlere Rauschen eines Moduls bei 170 e^- und das Rauschen der am stärksten kapazitiv belasteten Pixel bei 270 e^- . Damit liegen alle Pixel weit unterhalb des geforderten Rauschens von 400 e^- .

6.4.3 Test der Bumpverbindungen

Die Überprüfung der Bumpverbindungen zwischen Sensor und Ausleseelektronik ist eine der wichtigsten Messungen zur Qualitätssicherung der Module. Jede fehlende Verbindung führt zu einem toten Bereich im Pixeldetektor und wirkt sich somit direkt auf die Effizienz des Pixeldetektors aus.

Generell unterscheidet man zwischen dem Verschmelzen zweier benachbarter Bumps zu einem größeren Bump und dem Fehlen einer Verbindung zwischen Sensor und Elektronik. Verbundene Bumps führen zu einem Kurzschluss zwischen den Vorverstärkereingängen der Pixel. Durch geringe Potenzialdifferenzen zwischen den Pixeln fließt ein kontinuierlicher Strom zwischen den Vorverstärkern, der dazu führt, dass einer der beiden Pixel keine Treffer mehr nachweisen kann. Durch eine Röntgenmessung eines Moduls, die direkt bei den *Bump-Bonding*-Firmen durchgeführt wird, können ineinandergelaufene Bumps entdeckt werden. Prinzipiell ist es mit der Röntgenuntersuchung auch möglich, komplett

fehlende Bumps zu entdecken. Aber es kann nicht festgestellt werden, ob ein Bump wirklich einen Kontakt zwischen Sensor und Elektronik herstellt. Um diese Art von Fehler aufzudecken, gibt es mehrere Möglichkeiten. Als eines der schnellsten Verfahren hat sich die Schwellenmessung eines Moduls mit ausgeschalteter Hochspannung erwiesen. Die Vorverstärkereingänge sämtlicher Pixel sind ohne Hochspannung über den Sensor sowohl untereinander als auch mit dem Bias-Netzwerk leitend verbunden. Dadurch fließt ein Strom in die Vorverstärker, der hoch genug ist, um diese in Sättigung zu treiben mit der Folge, dass keine Treffer mehr nachgewiesen werden.

Bumps, bei denen die Verbindung zum Sensor fehlt, werden von diesen Effekten nicht betroffen und zeigen eine normale Schwellenkurve mit zusätzlich einem sehr niedrigem Rauschen, da die Vorverstärker nicht von der Sensorkapazität belastet werden. Dadurch bietet sich die Möglichkeit, durch eine einfache Schwellenmessung ohne Depletion des Sensors fehlende Bump-Verbindungen zu entdecken.

Diese Messung kann auf einem nackten Modul an jedem Chip einzeln auf der Probestation durchgeführt werden. Bei sehr vielen Bump-Fehlern können einzelne Chips noch einmal von einem Modul abgelöst werden, um den Bump-Prozess zu wiederholen. Sobald ein Modul erst einmal vollständig aufgebaut ist, ist dies nicht mehr möglich.

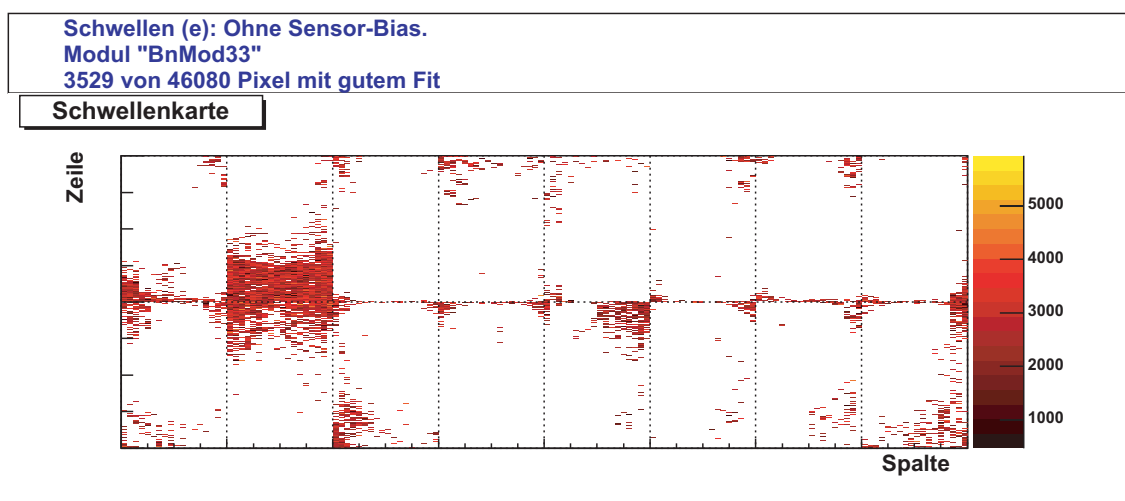


Abbildung 6.28: Schwellen eines Moduls gemessen ohne Sensor-Bias

Ein extremes Beispiel einer solchen Messung ist in Abbildung 6.28 dargestellt. Das Diagramm zeigt die Schwellenverteilung aller Pixel eines Moduls ohne Sensor-Hochspannung. Bei etwa 3.500 Pixeln fehlt nach dieser Messung die Verbindung zwischen Sensor und Auslesekanal. Eine Bestätigung erfolgte durch eine spätere Bestrahlung mit einer radioaktiven Quelle. Die hohe Anzahl von fehlenden Bumps ist auf versehentlich zu stark gedünnte Elektronik-Chips zurückzuführen. Diese haben sich durch die hohen Temperaturen während des *Flip-Chip*-Prozesses so stark verbogen, dass Teile der FE-Chips keinen Kontakt zum Sensor hatten. Die Verbiegung tritt bei korrekt gedünnten FE-Chips nicht auf.

6.4.4 Zeitauflösung

Da nur die Treffer in einem FE-Chip ausgelesen werden, die durch den Level-1-Trigger selektiert werden, ist die korrekte Zuordnung der nachgewiesenen Teilchentreffer zu den einzelnen Protonenkollisionen einer der kritischsten Parameter des FE-Chips.

Um den *Timewalk* zu messen wird das in Kapitel 6.3.2 beschriebene Verfahren eingesetzt. Das Ergebnis der *Timewalk*-Messung eines vollständigen FE-I2.1-Moduls ist in Abbildung 6.29 links) dargestellt.

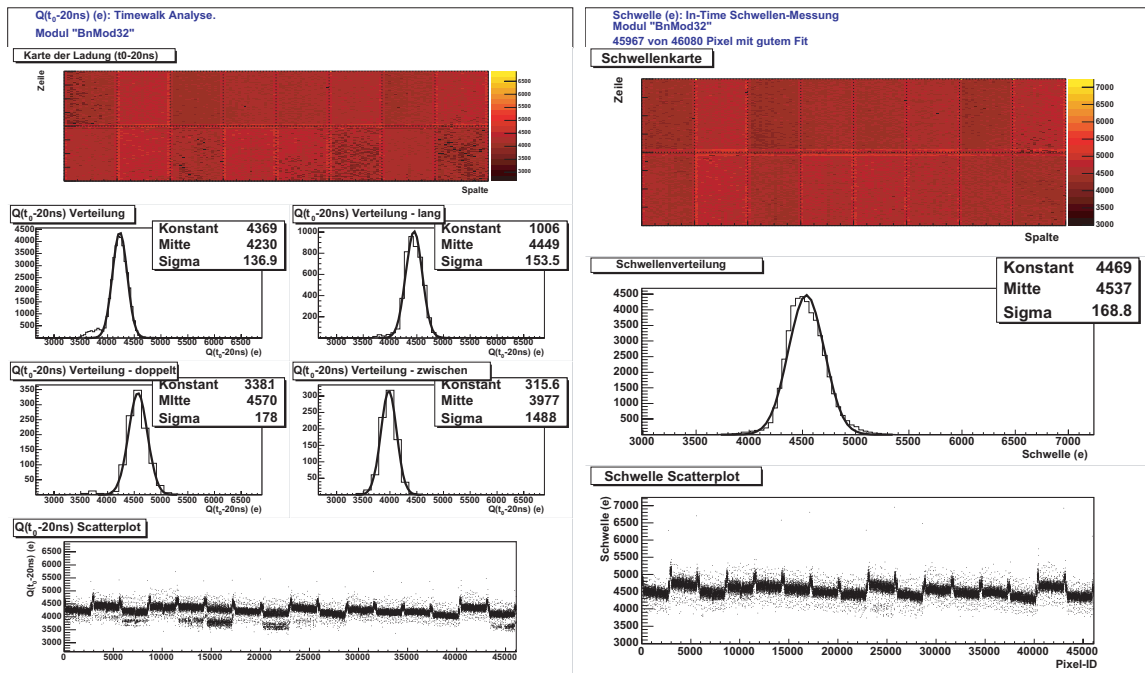


Abbildung 6.29: links) Gemessene Verteilung des *Timewalks* für jeden Pixel eines Moduls (BnMod32). rechts) Gemessene *In-Time*-Schwelle des Moduls.

Als Mittelwert über alle Pixel liegt der *Timewalk* des Moduls bei 4.230 e^- . Die Zwischenpixel haben einen *Timewalk* von 3.977 e^- , der unter dem mittleren *Timewalk* liegt. Lediglich der *Timewalk* der doppelten Pixel sowie der langen Pixel liegt mit 4.500 e^- etwas höher als der Durchschnitt. Die Unterschiede zwischen den einzelnen Pixelarten ist in guter Übereinstimmung mit den Messergebnissen des *Single-Chip-Moduls*, allerdings liegt der absolute *Timewalk* des Moduls niedriger als der des *Single-Chip-Moduls*. Die Ursache dafür sind die niedrigere Temperatur des gekühlten Moduls und die über Sense-Leitungen besser geregelten Versorgungsspannungen.

Kombiniert man den *Timewalk* in jedem Pixel mit der unterschiedlichen Nachweisgeschwindigkeit der einzelnen Pixel, ergibt sich die Ladung, die mindestens im Vorverstärker deponiert werden muss, um die Treffer zeitrichtig nachweisen zu können. Diese Ladung muss nach den ATLAS-Anforderungen unter 5.000 e^- liegen.

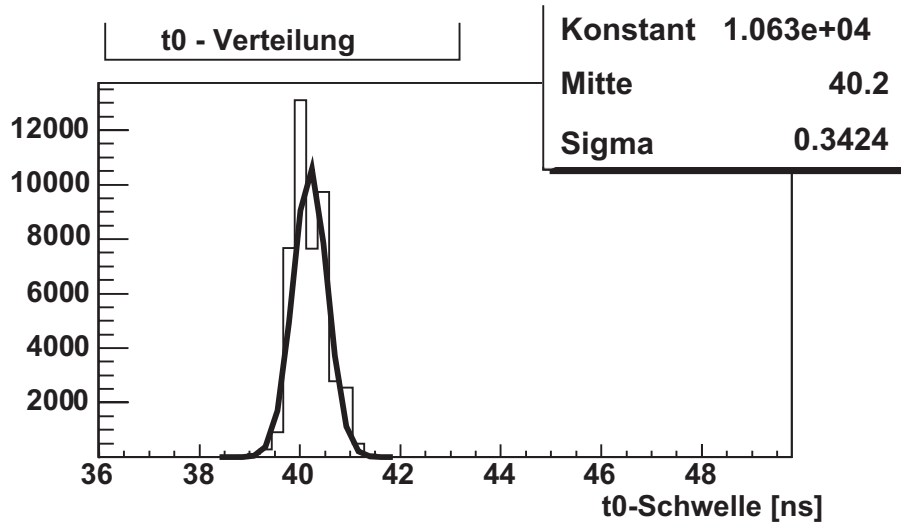


Abbildung 6.30: Verteilung der Verzögerungszeit für eine Ladung von 100.000 e^- für alle Pixel eines Moduls

Die unterschiedliche Nachweisgeschwindigkeit der einzelnen Pixel erhält man aus der *Timewalk*-Messung, wenn man die Verzögerung aller Pixel bei der festen Referenzladung miteinander vergleicht (so genannte t_0 -Messung). Der absolute Wert spielt dabei keine Rolle, es kommt lediglich auf die Breite der Verteilung an. Die Ergebnisse dieser Messung sind in Abbildung 6.30 veranschaulicht. Da sich alle Pixel innerhalb eines Zeitfensters von 1 ns befinden, können zumindest vor der Bestrahlung (siehe Kapitel 6.4.11) die Pixel-zu-Pixel-Variationen vernachlässigt werden.

Eine zweite Möglichkeit, den *Timewalk* und die Zeit-Dispersion zwischen den Pixeln zu messen, besteht darin, die *In-Time*-Schwelle zu ermitteln. Dazu wird die gemessene Verzögerungszeit für die Referenzladung um 5 ns erhöht und der sich daraus ergebende Wert als Verzögerung im MCC eingestellt. Führt man danach eine Schwellenmessung mit einem Level-1-Trigger pro Injektion durch, werden die Ladungen, die mehr als 20 ns später als die Referenzladung detektiert werden, nicht mehr ausgelesen. Daher liefert eine Schwellenmessung in diesem Fall nicht die Diskriminatorschwelle, sondern die *In-Time*-Schwelle eines jeden Pixels. Diese Messung berücksichtigt neben dem *Timewalk* auch die unterschiedliche Nachweisgeschwindigkeit zwischen den Pixeln, da die Verzögerungszeit im MCC für alle Pixel gleich eingestellt wird. In Abbildung 6.29 rechts) ist das Ergebnis dieser Messung für ein Modul zu erkennen, aus der sich eine *In-Time*-Schwelle des Moduls von 4.537 e^- mit einem Sigma von 160 e^- . Damit bestätigt die Messung der *In-Time*-Schwelle die Messungen des *Timewalks* des Moduls ergibt. In beiden Messungen liegt die minimale Ladung, mindestens drei Sigma unterhalb der geforderten Grenze von 5.000 e^- und die ATLAS-Anforderungen werden klar unterschritten.

Um den *Timewalk* eines Moduls weiter zu verringern, ist auf dem FE-Chip eine *Timewalk*-Korrekturschaltung integriert. Diese kopiert alle Treffer, die unterhalb eines einstellbaren ToTs liegen, in das davorliegende Zeitfenster. Dadurch werden die Treffer, die auf Grund

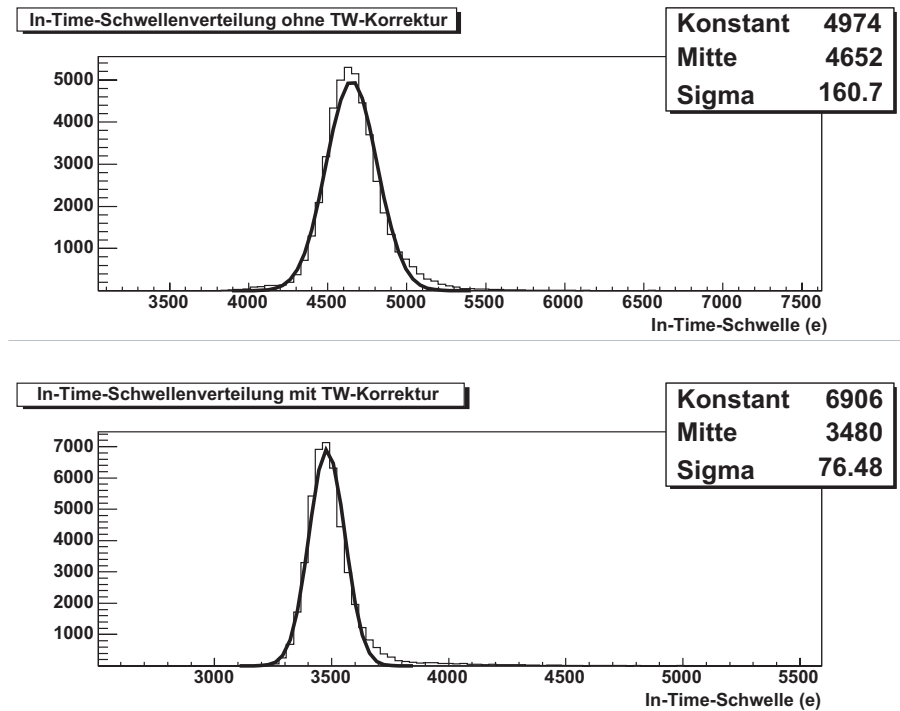


Abbildung 6.31: *In-Time*-Schwellenverteilung eines FE-I2.1-Moduls (M510707) ohne Hit-verdopplung (oben) und mit Hit-Verdopplung von Treffern mit ToT unter 15 (unten).

ihrer niedrigen Ladung mehr als 25 ns zu spät nachgewiesen werden, um diese 25 ns korrigiert. Treffer, die um mehr als 50 ns verzögert sind, können durch die Schaltung nicht korrigiert werden. Die beiden Diagramme der Abbildung 6.31 zeigen die *In-Time*-Schwellenverteilung eines Moduls (M510707), einmal ohne *Timewalk*-Korrektur (oben) und einmal mit Korrektur aller Treffer unter einem ToT von 15 (unten). Durch die Korrektur sinkt die *In-Time*-Schwelle des Moduls von 4.652 e⁻ mit einem Sigma von 160 e⁻ um über 1.000 e⁻ auf 3.480 e⁻ mit einem Sigma von 76 e⁻. Diese Ergebnisse belegen eindrucksvoll, welches Potenzial die Schaltung aufweist. Der einzige Nachteil dieser Schaltung, ist ein höhere Trefferrate durch die Verdopplung aller Treffer unter der eingestellten ToT-Schwelle. Der Anstieg der Trefferrate ist für die Lage-1 und -2 des Pixeldetektors kein Problem, da hier die Trefferrate gering ist. Für die B-Lage kann der Anstieg problematisch sein. Dies muss aber im Detail untersucht werden.

6.4.5 Übersprechen zwischen Pixeln

Im Idealfall sollte das Eingangspotenzial des Vorverstärkers durch den Rückkoppelstrom immer konstant gehalten werden. Durch die endliche Ansprechzeit des Vorverstärkers kommt es jedoch kurzzeitig zu einer Potenzialänderung, wenn Ladung im Pixel deponiert wird. Dieser Spannungssprung kann über den Sensor und die damit verbundene Kapa-

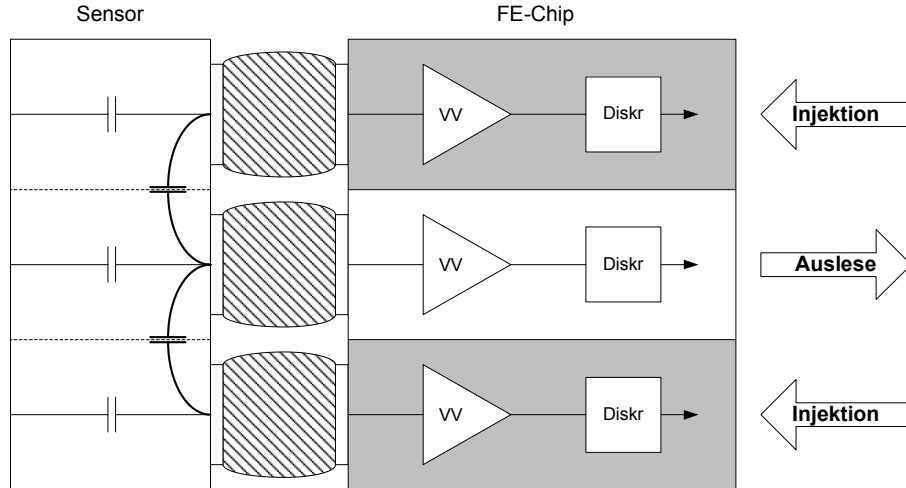


Abbildung 6.32: Schematische Darstellung der Messung zum Übersprechen zwischen benachbarten Pixeln

zität zwischen den Pixeln eine Ladung in den Nachbarnpixeln injiziert. Ist diese Ladung höher als die Schwelle des Pixels, führt dies zu einer höheren Trefferrate und zu einer Verschlechterung der Ortsauflösung, da der Anteil der Influenzladung unabhängig vom Ort des Teilchendurchgangs ist. Als Maß für das Übersprechen wird das Verhältnis zwischen der im Pixel nachgewiesenen Ladung Q_{Pix} und der im Nachbarnpixel injizierten Ladung Q_{Inj} verwendet:

$$\text{Übersprechen} = \frac{Q_{Pix}}{Q_{Inj}}$$

Gemäß den Anforderungen an den ATLAS-Pixelsensor soll das Übersprechen weniger als 5 % betragen. Gemessen wird das Übersprechen, indem man Ladung in die Pixel oberhalb und unterhalb des zu untersuchenden Pixels injiziert, aber nur den Pixel in der Mitte ausliest (siehe Abbildung 6.32). Erhöht man schrittweise die Ladung und misst die Anzahl der nachgewiesenen Treffer, erhält man eine Schwellenkurve. Die Schwelle gibt die Ladung an, die in die Nachbarnpixel mindestens injiziert werden muss, um die Diskriminatorschwelle zu überschreiten. Teilt man die Diskriminatorschwelle des Pixels durch diese Ladung, erhält man den Prozentsatz der Ladung, die auf Nachbarnpixel übertragen wird.

Abbildung 6.33 veranschaulicht das gemessene Übersprechen zwischen den Pixeln eines Moduls. Für die meisten Pixel liegt es unterhalb der Messgrenze von 1,4 %. Lediglich Spalte 8 und Chip Nummer 3 weisen ein etwas höheres Übersprechen von 1,6 % als die restlichen normalen Pixel auf. Bei den doppelt angeschlossenen Pixeln beträgt das Übersprechen knapp unter 2 % mit einem Sigma von 0,2 %. Ein kleiner Teil der doppelt angeschlossenen Pixel besteht aus langen Pixeln. Dies führt zu einem Übersprechen von 4 %. Das Übersprechen der restlichen langen Pixel liegt bei 4,2 % mit einem Sigma von 0,3 %. Die Messungen zeigen, dass für die meisten Pixel das Übersprechen unter der

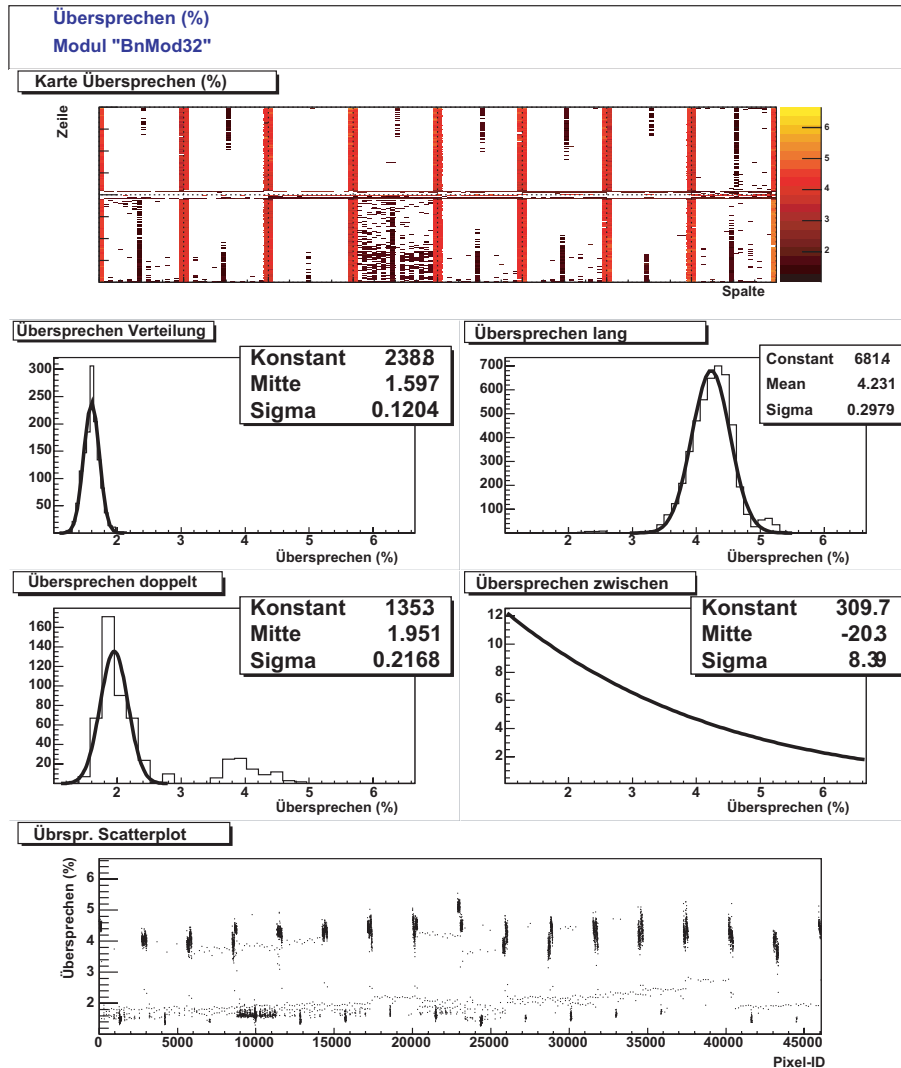


Abbildung 6.33: Gemessenes Übersprechen zwischen den Pixeln eines Moduls

Nachweisschwelle der Messung liegt und damit keine Rolle spielt. Selbst die Pixel mit den höchsten Kapazitäten zu den Nachbarpixel liegen zum Großteil noch unterhalb des geforderten mittleren Übersprechens aller Pixel von 5 %.

6.4.6 Leckstrommessung

Auf dem FE-Chip ist ein sehr einfacher ADC integriert, der die Summe aus dem doppelten Feedback-Strom und der Leckstrom-Kompensation misst. Die Daten des ADCs können über die Datenleitung des FE-Chips ausgelesen werden. Somit ist die Messung auch nach dem Einbau im ATLAS-Experiment möglich. Vor der Bestrahlung des Sensors liegt der Leckstrom eines Moduls bei einer Temperatur von 20°C in der Größenordnung von eini-

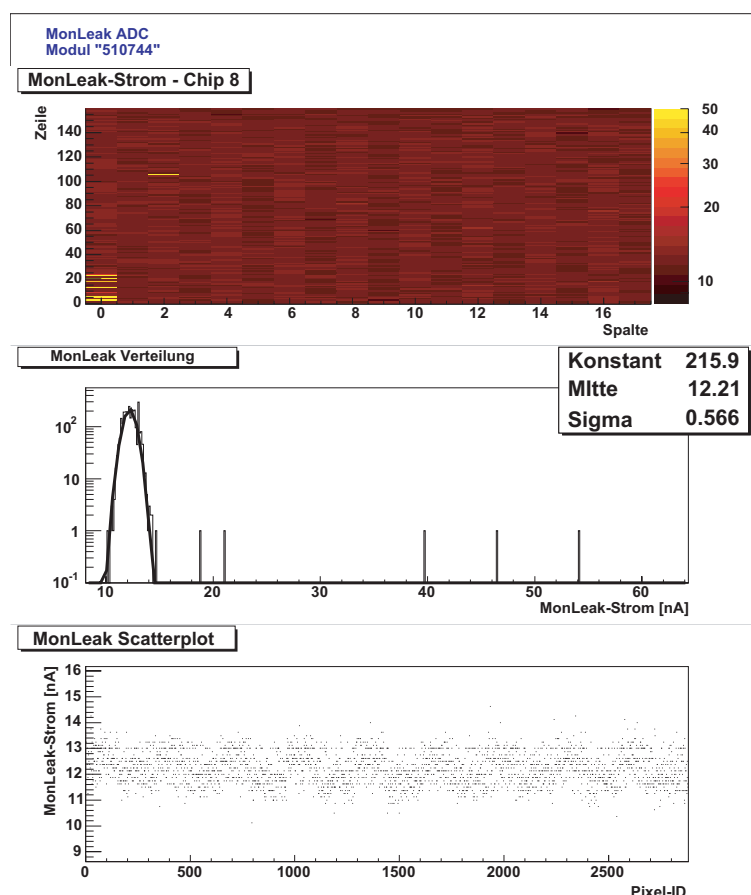


Abbildung 6.34: Leckstrommessung von FE-Chip 8 auf Modul 510744 über den internen ADC

gen μA . Daraus ergibt sich ein Leckstrom im Pixel unter einem nA, der vom doppelten Feedback-Strom mit etwa 10 nA überlagert wird. Erst mit zunehmender Schädigung des Sensors durch die Bestrahlung (siehe Kapitel 6.4.11) oder durch mechanische Schäden steigt der Leckstrom so stark an, dass man ihn vom Feedback-Strom unterscheiden kann.

Abbildung 6.34 zeigt in logarithmischer Darstellung den gemessenen Strom in jedem Pixel des FE-Chips 8 auf dem Modul 510744. Der Sensor des Moduls ist durch einen Unfall während der Produktion über FE-Chip 8 beschädigt worden, wobei eine kleine Ecke des Sensors abgebrochen ist. Die Beschädigung führt zu einem lokalen Anstieg des Leckstroms auf bis zu 54 nA pro Pixel, der in der Farbkarte an den helleren Pixeln in der unteren linken Ecke des FE-Chips zu erkennen ist. Zusätzlich wurde ein Pixel in der Mitte des FE-Chips in Mitleidenschaft gezogen. Alle übrigen Pixel zeigen keine Abweichung vom mittleren Strom von 12 nA pro Pixel.

Der systematische Fehler des absoluten Stroms liegt, durch das in Kapitel 6.2.4 beschriebene *Matching* der Transistoren, mit 10 % sehr hoch. Trotzdem erweist sich die Möglichkeit, den Leckstrom in jedem Pixel zu messen, als nützliches Instrument zur Analyse des

Sensors und zur Überwachung des Moduls während einer Bestrahlung.

6.4.7 Korrektur des Feedback-Stroms

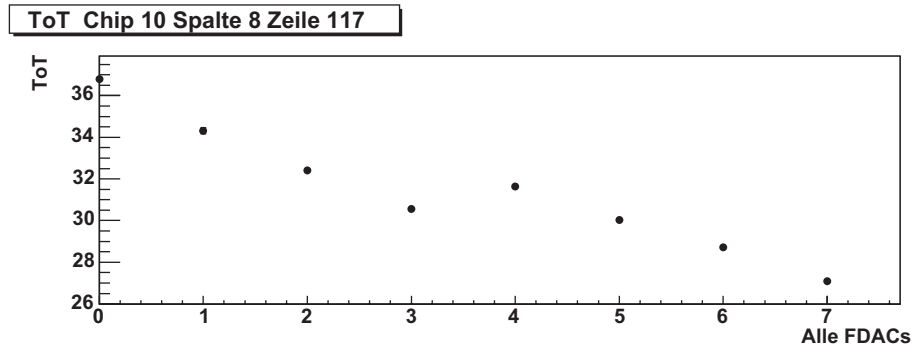


Abbildung 6.35: Änderung des ToTs eines Pixels mit der FDAC-Einstellung

Ähnlich wie bei der Feineinstellung der Schwellen kann auch der Feedback-Strom über den drei Bit großen FDAC in jedem Pixel korrigiert werden. Die Schrittweite des DAC lässt sich mit Hilfe des globalen TrimF-DAC ändern. Um den Feedbackstrom zu korrigieren, wird eine feste Ladung von 20.000 e^- in jeden Pixel injiziert und die Einstellung des FDAC geändert. Dadurch ändert sich das gemessene ToT (siehe Abbildung 6.35 für einen Pixel eines Moduls) wie folgt: Für die FDAC-Werte von 0 bis 3 und von 4 bis 7 fällt das ToT annähernd linear, lediglich beim Übergang vom 2. zum 3. Bit steigt das ToT wieder an. Dieser Fehler ist systematisch für alle Pixel und liegt an der Art, wie der Strom des FDACs im Feedback-Schaltkreis verteilt wird. Da der Arbeitsbereich des FDAC mit drei Bit wesentlich kleiner ist als der Arbeitsbereich des TDAC, ist es zunächst notwendig, die Chip-zu-Chip-Variationen auf einem Modul durch den globalen IF-DAC auszugleichen. Erst danach werden die Pixel eines jeden Chips über den FDAC angeglichen.

In Abbildung 6.36 ist für ein Modul (510707) die ToT-Verteilung bei einer Ladung von 20.000 e^- vor (links) und nach (rechts) der Korrektur des Feedbackstroms dargestellt. Vor der Anpassung erkennt man ein diagonal über jeden FE-Chip verlaufendes Band von Pixeln, die systematisch ein niedrigeres ToT als die restlichen Pixel aufweisen. Dieses Band stammt von Prozessvariationen auf den FE-Wafern und ist auf jedem FE-Chip zu beobachten. Nach der Korrektur des Feedbackstroms ist dieses Band verschwunden und es ist keine systematische Abweichung des ToTs der Pixel vom Mittelwert zu erkennen. Das mittlere ToT des Moduls hat sich mit einem Wert von 30 nicht geändert. Das Sigma der Verteilung hat sich aber um einen Faktor 5 von 2,98 auf 0,6 verbessert.

Die dafür erforderliche Einstellung des FDACs in jedem Pixel wird in Abbildung 6.37 (links) aufgezeigt. Deutlich erkennbar ist auch hier die Bandstruktur, die zum Ausgleich des systematischen Fehlers des Feedback-Stroms in den Pixeln notwendig ist. In Abbildung 6.37 (rechts) ist das mittlere ToT aller Pixel eines Moduls gegen die injizierte Ladung

6 Messverfahren

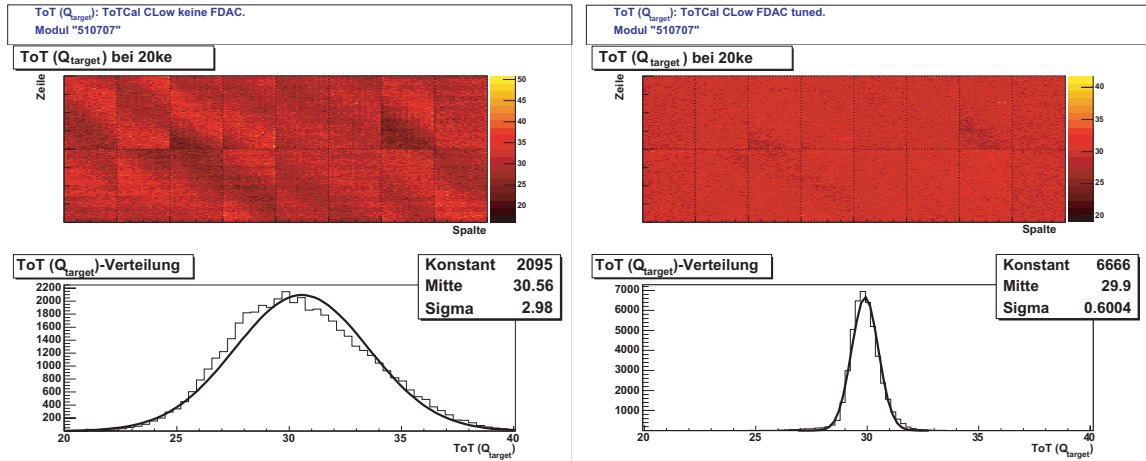


Abbildung 6.36: ToT-Verteilung für eine Ladung von 20.000 e⁻ vor (links) und nach (rechts) Korrektur des Feedbackstroms eines FE-I2.1-Moduls (510707)

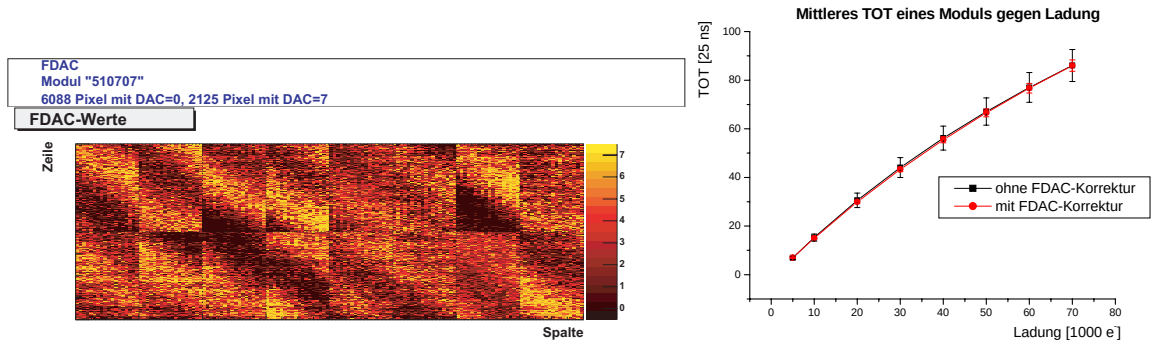


Abbildung 6.37: links) Verteilung der FDAC-Werte auf einem FE-I2.1-Modul. rechts) Änderung des mittleren ToTs eines FE-I2.1-Moduls gegen die Ladung

aufgetragen. Die schwarze Kurve zeigt dabei die Ergebnisse vor der FDAC-Korrektur und die rote Kurve die Ergebnisse nach der Korrektur. Zusätzlich ist das Sigma der Verteilung als Fehlerbalken eingezeichnet. Obwohl die ToT-Verteilung lediglich für eine Ladung von 20.000 e⁻ eingestellt worden ist, zeigt das Diagramm, dass sich das Sigma der Verteilung für alle untersuchten Ladungen von 5.000 e⁻ bis 70.000 e⁻ verbessert hat.

Die Größe des FDACs wurde von 5 Bit beim FE-I1-Design auf 3 Bit beim FE-I2/3 zu Gunsten des TDACs reduziert. Dies hat eine starke Verringerung der Korrekturmöglichkeiten des Feedback-Stroms zur Folge. Dennoch ist die erreichte Verteilung mit einem Sigma von unter eins bei Ladungen bis zu 30.000 e⁻ und von unter zwei bei Ladungen zwischen 30.000 e⁻ und 60.000 e⁻ ausreichend für den Einsatz in ATLAS.

6.4.8 Abschließender Funktionstest eines Moduls mittels radioaktiver Quellen

Zur abschließenden Überprüfung der wichtigsten Komponenten eines Moduls wird dieses mit einer $^{241}\text{Americium}$ -Quelle bestrahlt. Die Quelle strahlt Photonen mit einer Energie von 60 keV ab, die im Sensor eine Ladung von 16.500 e^- pro Photon deponieren. Die Ladung liegt weit oberhalb der Diskriminatorschwelle, so dass jeder Pixel die Photonen als Treffer nachweisen können sollte. Die Quelle wird so über dem Modul platziert, dass möglichst alle Pixel bestrahlt werden. Die nachgewiesenen Treffer in den Pixeln werden gezählt. Mit dieser Messung wird die Ladungssammlung im Sensor, die Verbindung des Sensors mit der Ausleseelektronik sowie der Nachweis der Ladung im FE-Chip für jeden einzelnen der 47.232 Sensorpixel eines Moduls überprüft.

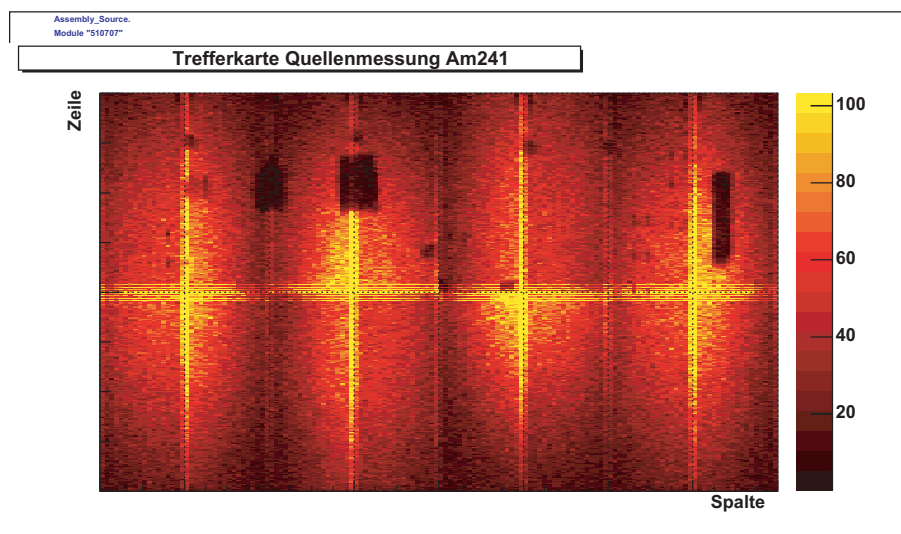


Abbildung 6.38: Anzahl der Treffer pro Pixel nach Bestrahlung eines Moduls (510707) mit einer ^{241}Am -Quelle

Abbildung 6.38 zeigt das Ergebnis dieser Messung für ein FE-I2.1-Modul (510707). Die Quelle wurde jeweils über dem Schnittpunkt von vier FE-Chips positioniert, die gleichzeitig ausgelesen wurden. Der Vorgang wurde an vier unterschiedlichen Stellen wiederholt, um das gesamte Modul vollständig zu bestrahlen. Die Position der Quelle lässt sich an den Maxima der Treffer an den vier Schnittstellen zwischen den FE-Chips erkennen. Die langen Sensorpixel sowie die doppelt angeschlossenen Pixel haben, wie erwartet, eine höhere Anzahl an Treffern als die benachbarten normalen Pixel. Die rechteckigen Bereiche mit sehr wenigen Treffern stammen von den Kapazitäten und Widerständen auf dem Flex, die einen Teil der Photonen absorbieren.

Lediglich drei der untersuchten Pixel zeigen keine Treffer. Zwei der drei Pixel zeigten bereits bei der Schwellenmessung keine Treffer, so dass vermutlich der Analogteil dieser Pixel beschädigt ist. Da der dritte Pixel unter einer Filter-Kapazität auf dem Flex liegt, ist die Statistik nicht hoch genug, um zu entscheiden, ob dieser Pixel tatsächlich tot ist.

Die Messung bestätigt den Test der Bump-Verbindungen mittels einer Schwellenmessung ohne Sensor-Bias, die für dieses Modul keine Fehler angezeigt hat.

6.4.9 Systematische Fehler der Modul-Messungen

Der Hauptursache der systematische Fehler aller Modul-Messungen ist die Unsicherheit über die Höhe der injizierten Ladung. Die Ladung berechnet sich nach Formel 6.4 auf Seite 91 aus dem Produkt von Injektionskapazität und VCal-Spannung. Wie in der Betrachtung der Fehler der Wafer-Messungen dargelegt wird, werden die Kopien der Injektionskapazitäten systematisch um 2_{-1}^{+2} % zu niedrig gemessen. Daraus ergibt sich, dass die injizierte Ladung um 2_{-1}^{+2} % höher liegt als angenommen. Hinzu kommt die Unsicherheit, wie weit die gemessenen Kopien mit den Kapazitäten in den Pixeln übereinstimmen.

Der Grund für den Fehler bei der Bestimmung der VCal-Spannung liegt hauptsächlich in der Bananen-Form der Messwerte. Dies führt zu einer Abweichung zwischen realer Spannung und berechneter Spannung, die davon abhängt, in welchem Messbereich der VCal-DAC verwendet wird. Die Höhe dieses Fehlers schwankt von Chip zu Chip und führt zu einer zu hoch angenommenen Ladung für VCal-Werte bis 250 und über 850 sowie zu einer zu niedrig angenommenen Ladung zwischen diesen Werten. Wie stark sich die falsche Spannung auf die berechnete Ladung auswirkt, hängt von der verwendeten Injektionskapazität ab. Der Fehler ist entsprechend dem Verhältnis der Kapazitäten für die hohe Injektionskapazität etwa 5-mal höher als für die niedrige. Der systematische Fehler ist in allen gezeigten Messungen vorhanden, wird aber durch die Verwendung einer kubischen VCal-Funktion für zukünftige Messungen behoben.

Um eine genauere Abschätzung des Fehlers zu erhalten, muss die Ladungsinjektion über den Pulser mit einer alternativen Ladungsinjektion verglichen werden. Dies ist beispielsweise mittels γ -Strahlern möglich und wird im folgenden Kapitel erläutert.

6.4.10 Überprüfung der Kalibration mittels γ -Quellen

Der FE-Chip kann, mittels des ToT-Wertes (siehe Kapitel 5.3.2), die im Vorverstärker gesammelte Ladungsmenge messen. Die Daten werden im ATLAS-Experiment dazu verwendet, die Ortsauflösung für die Treffer zu erhöhen, bei denen sich die deponierte Ladung auf zwei Sensorpixel aufteilt. Wird der Sensor mit γ -Quellen bestrahlt, kann die ToT-Information zur Überprüfung der Kalibration des Injektionsschaltkreises im Labor verwendet werden. Dazu wird zunächst das ToT kalibriert.

ToT-Kalibration

Um von den gemessenen ToT-Werten der FE-Chips auf eine Ladung zurückrechnen zu können, muss jeder Pixel der FE-Chips kalibriert werden. Dazu wird über den Injektionsschaltkreis des FE-Chips eine bekannte Ladungsmenge 100-mal in den Vorverstärker injiziert und das ToT der nachgewiesenen Treffer gemittelt. Daraus ergibt sich ein Zusammenhang zwischen ToT und Ladungsmenge Q , der über die empirische Funktion

$$ToT = a + \frac{b}{c + Q} \quad (6.6)$$

mit den Parametern a , b und c parametrisiert werden kann.

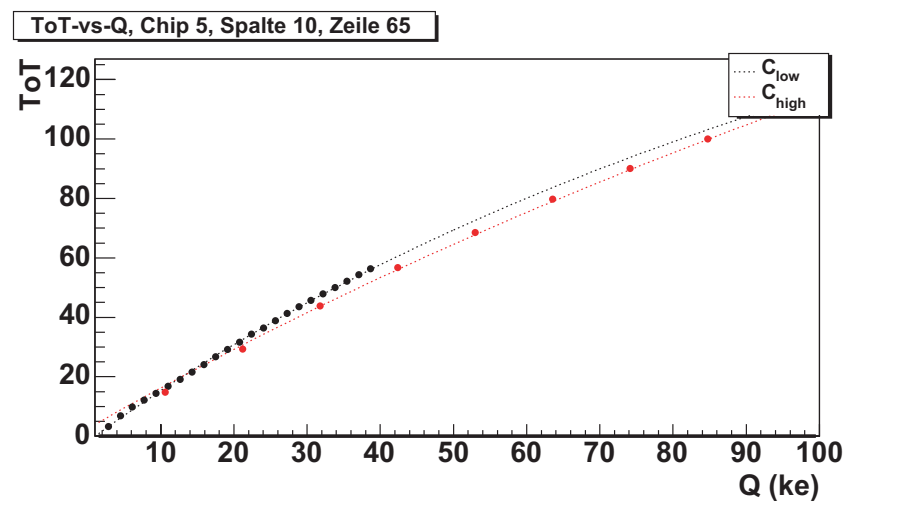


Abbildung 6.39: Messung des Zusammenhangs zwischen ToT und Ladung für niedrige und hohe Injektions-Kapazität. Die gestrichelten Linien geben jeweils die angepassten Kurven an.

Abbildung 6.39 zeigt die gemessenen ToT-Kurven eines Pixels mit niedriger Injektionskapazität C_{low} und hoher Injektionskapazität C_{high} und die daran angepassten Kurven. Die Streuung der einzelnen Messpunkte um die angepasste Funktion ist gering. Auffällig ist aber der große Unterschied zwischen den beiden Injektionsarten. Das ToT der Messpunkte mit C_{low} liegt über dem ToT aus der Messung mit C_{high} bei gleicher berechneter Ladung. Geht man davon aus, dass der FE-Chip unabhängig von der Art der Injektion für gleiche Ladungen das gleiche ToT misst, so liegt der Fehler nicht in der Messung des ToTs, sondern in der Berechnung der injizierten Ladung. Wie stark die Berechnung der Ladung für die beiden unterschiedlichen Injektionsarten auf einem FE-I2.1-Modul voneinander abweicht, ist in Abbildung 6.40 dargestellt.

In den drei Diagrammen ist der Unterschied zwischen der C_{low} -Ladung und der C_{high} -Ladung in Promill aufgetragen. Die Werte wurden aus den Parametern der Kurvenanpassung für ToTs zwischen 20 und 60 berechnet und gemittelt. Die berechneten Ladungen

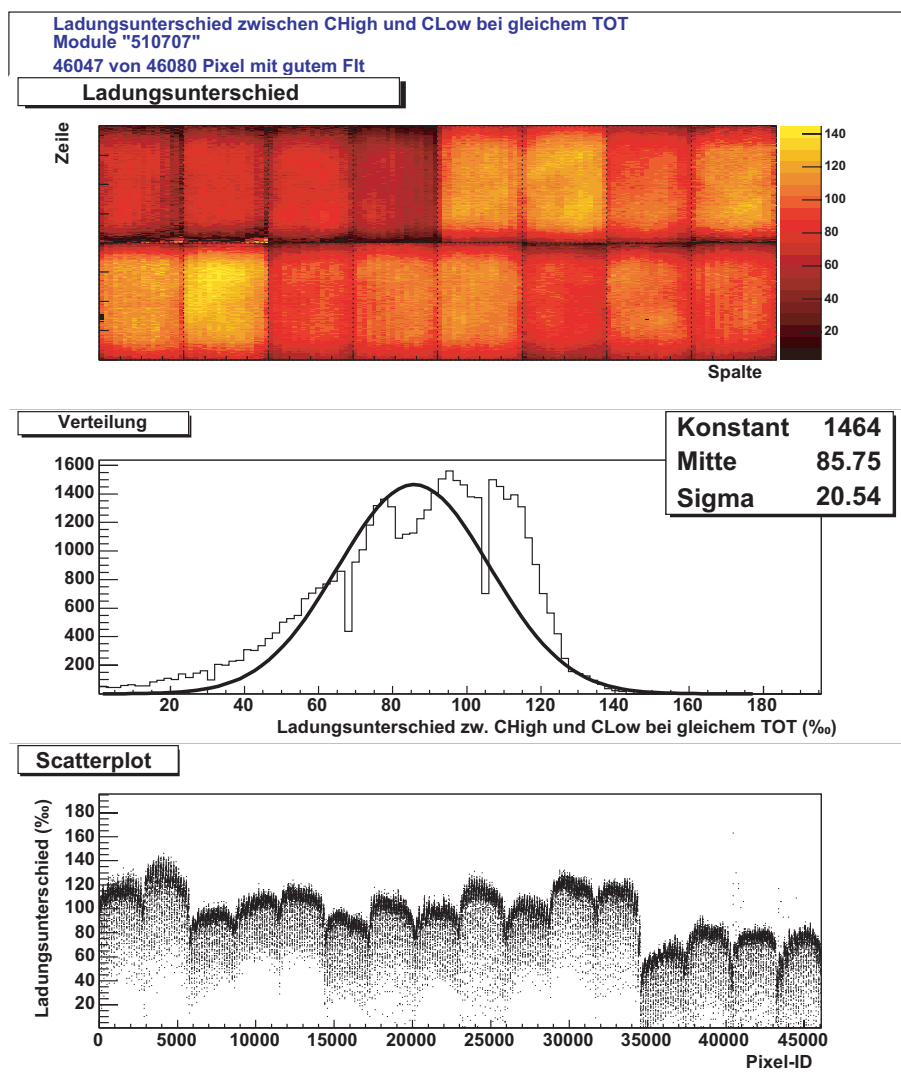


Abbildung 6.40: Abweichung der berechneten Ladung aus der niedrigen Injektionskapazität gegenüber der berechneten Ladung mit hoher Injektionskapazität bei gleichem ToT für alle Pixel eines FE-I2.1-Moduls (510707)

unterscheiden sich im Mittel über das gesamte Modul um 8,5 % mit einem sehr breiten Sigma von 2,1 %. Die Streuung der Werte wird hauptsächlich durch die Variation zwischen den einzelnen FE-Chips bestimmt. So liegt die kleinste mittlere Abweichung bei 5 % auf FE-Chip Nummer 12, wohingegen die höchste Abweichung 11,2 % auf FE-Chip Nummer 1 beträgt. Des weiteren weisen die Pixel in der Mitte eines jeden FE-Chips eine systematisch höhere Abweichung der beiden Injektionsarten auf als die Pixel am Rand eines FE-Chips.

Der Grund für diese Abweichungen wurde bis jetzt nicht verstanden, zumal kein systematischer Zusammenhang zwischen den gemessenen Kapazitäten auf den FE-Chips bzw. den Steigungen der VCal-DACs und den Ladungs-Schwankungen erkennbar ist. Die Variationen der Pixel eines FE-Chips zeigen aber, dass die an den Kopien der Kapazitäten gemessenen Ergebnisse nicht auf alle Pixel gleich übertragen werden können.

Quellenspektren aus ToT-Daten

Für die folgenden Messungen wurden die im Labor zur Verfügung stehenden Quellen ^{109}Cd und ^{241}Am eingesetzt. Die abgestrahlte Energie der Quellen, die deponierte Ladung in Silizium und die Intensität der Photonen sind in Tabelle 6.4 für den Bereich zwischen 11 keV und 60 keV zusammengefasst. Für höhere Energien ist die Wechselwirkungswahrscheinlichkeit des Photoeffekts zu gering und niedrigere Energien liegen unter den Diskriminatorschwellen des FE-Chips.

^{241}Am strahlt hauptsächlich Photonen mit einer Energie von 59,54 keV ab, die eine Ladung von 16.493 e^- im Pixel-Sensor deponieren. Die deponierte Ladung liegt knapp unterhalb der wahrscheinlichsten Ladungsmenge eines MIPs von 20.000 e^- . Die Energie der Photonen von ^{109}Cd liegt zwischen 20 keV und 27 keV. Gewichtet man die Energien mit ihrer Intensität, ergibt sich eine mittlere abgestrahlte Energie von 22,95 keV bzw. eine Ladung von 6.251 e^- . Mit diesen beiden Quellen ist es möglich, die Kalibration der Ladungsinjektion mit zwei Referenzladungen zu überprüfen und die Energiemessung über das ToT zu testen.

Das Spektrum der ^{241}Am -Quelle, welches aus den ToT-Daten und der Kalibration der FE-Chips mit C_{low} berechnet wurde, ist in Abbildung 6.41 (links) dargestellt. Klar erkennbar ist das Maximum der 60 keV-Photonen bei einer Ladung von 14.370 e^- . Damit liegt der aus der Kalibration ermittelte Wert deutlich unter der theoretisch erwarteten Ladung von 16.493 e^- .

Vergleicht man die Position der 60 keV-Peaks auf den einzelnen FE-Chips miteinander (siehe Tabelle 6.5), stellt man fest, dass die Ladungen mit einem Sigma von 188,4 e^- nur wenig um den Mittelwert schwanken. Aus den gemessenen Werten der einzelnen FE-Chips berechnet sich die Abweichung von der theoretischen Ladung zu $13,68 \% \pm 0,29 \%$.

Verwendet man die C_{high} -Kalibrationsdaten, erhöht sich die berechnete Ladung auf 15.180 e^- und die Streuung zwischen den FE-Chips steigt auf ein Sigma von 440 e^- . Obwohl sich

Energie [keV]	dep. Ladung [e ⁻]	Intensität [%]
²⁴¹ Americium		
26,34	7.298	2,40
33,2	9.196	0,126
42,73	11.837	0,0055
43,42	12.0277	0,073
51,01	14.130	$2,6 \cdot 10^{-5}$
55,56	15.391	0,0181
59,54	16.493	35,9
¹⁰⁹ Cadmium		
21,99	6.091	29,5
22,16	6.138	55,7
24,91	6.900	4,76
24,94	6.909	9,2
25,46	7.035	2,31
26,06	7.219	2,86
26,1	7.230	5,63
26,64	7.380	1,42
59,9	16.593	9,5

Tabelle 6.4: Energie, deponierte Ladung in Silizium und Intensität der beiden verwendeten Quellen ²⁴¹Am und ¹⁰⁹Cd im Energiebereich zwischen 11 keV und 60 keV. [66]

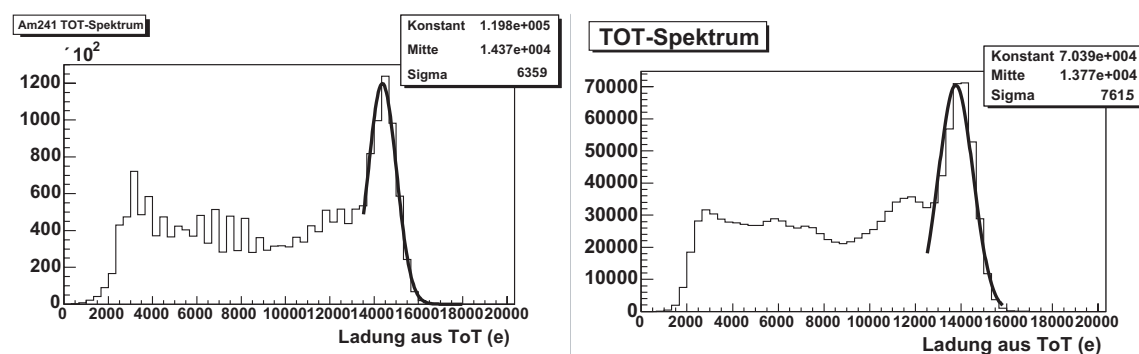


Abbildung 6.41: ²⁴¹Am-Spektren mit der Standard-Einstellung des IF-DACs von 32 (links) und mit einer Einstellung von 6 (rechts)

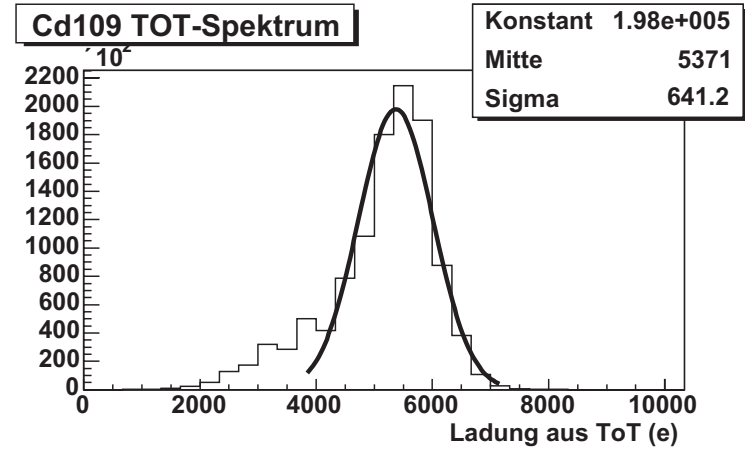
Chip Nr.	Ladung [e^-] aus C_{low}	Ladung [e^-] aus C_{high}	Chip Nr.	Ladung [e^-] aus C_{low}	Ladung [e^-] aus C_{high}
0	14.340	15.710	8	14.340	15.510
1	14.370	15.890	9	14.160	15.250
2	14.210	15.270	10	14.380	15.980
3	14.260	15.490	11	13.890	15.010
4	14.210	15.570	12	13.720	14.300
5	14.270	15.060	13	14.220	14.730
6	14.270	14.980	14	14.430	15.100
7	14.300	15.520	15	14.420	14.930

Tabelle 6.5: Die berechnete Ladung des 60 keV Am-Peaks für jeden FE-Chip des FE-I2.1-Moduls (510707) aus den beiden unterschiedlichen Kalibrationen

durch die C_{high} -Kalibrationsdaten der Unterschied zur theoretisch erwarteten Ladung auf 8 % verringert hat, lässt der starke Anstieg der Streuung zwischen den FE-Chips gewisse Zweifel an der Vertrauenswürdigkeit dieser Kalibration aufkommen.

Bei genauerer Betrachtung des ^{241}Am -Spektrums erkennt man eine ausgeprägte Kammstruktur der Häufigkeitsverteilung. Diese stammt von der Digitalisierung der ToT-Werte in 25-ns-Einheiten und der guten Korrektur des Feedbackstroms. Durch die Korrektur des Feedbackstroms findet der Übergang von einem ToT-Wert zum nächsten bei allen Pixeln bei etwa der gleichen Ladung statt. Berechnet man aus den ToT-Werten wieder die Ladung, führen die diskreten ToT-Werte zu einer Quantisierung der Ladung, die bei allen Pixeln annähernd gleich ist. Ohne die Korrektur des Feedbackstroms, findet der Übergang zwischen den ToT-Werten bei jedem Pixel bei einer anderen Ladung statt. Dadurch gleichen sich für ein gesamtes Modul die ToT-Sprünge wieder aus und man erhält ein kontinuierliches Spektrum, wie es in Abbildung 6.41 rechts) zu sehen ist. Für diese Messung wurde der Feedbackstrom von IF-DAC = 32 auf IF-DAC = 6 verringert, ohne eine anschließende Korrektur des Feedbackstroms in den Pixeln. Dadurch verschwindet die Kammstruktur und man erhält, wie beschrieben, ein kontinuierliches Energiespektrum. Auffällig ist, dass sich durch die Verringerung des Feedbackstroms auch die Ladung des Maximums um 600 e^- auf 13.770 e^- verschoben hat.

Abbildung 6.42 zeigt das Spektrum der ^{109}Cd -Quelle. Wie erwartet erhält man eine annähernd gaußförmige Verteilung mit einem Schwanz von Treffern mit niedrigerer Ladung. Diese stammen von Doppeltreffern, bei denen sich die Ladung auf zwei Sensorpixel aufteilt. Das Maximum selbst liegt bei einer Ladung von 5.371 e^- und damit fast 1.000 e^- unter der erwarteten Ladung von 6.251 e^- . Die Abweichung der einzelnen FE-Chips ist mit einem Sigma von 188 e^- identisch zur Messung mit Americium. Aus der mittleren Peak-Ladung der einzelnen FE-Chips erhält man eine Abweichung in Höhe von 13,62 % $\pm$ 0,75 %. Diese Abweichung ist innerhalb der Fehler identisch mit der Abweichung vom Americium-Peak. Verwendet man für diese ToT-Werte wieder die C_{high} -Kalibrationsdaten, sinkt die Ladung auf 4.688 e^- mit einer Schwankung zwischen den FE-Chips von 342 e^- .

Abbildung 6.42: ^{109}Cd -Spektrum mit der Standard-Einstellung des IF-DACs von 32

Fasst man die Ergebnisse der ^{241}Am - und der ^{109}Cd -Messung zusammen, ergibt sich für die C_{low} -Kalibration eine Abweichung der berechneten Ladungen von der theoretischen Ladung in Höhe von 13,7 %. Die Schwankungen zwischen den einzelnen FE-Chips liegen bei beiden Messungen bei einem Sigma von 188 e^- . Verwendet man stattdessen die C_{high} -Kalibration, erhöht sich die berechnete Ladung für den Americium-Peak auf 15.180 e^- . Die berechnete Ladung des Cadmium-Peaks hingegen sinkt auf 4.688 e^- . Bei beiden Messungen ist die Schwankung zwischen den einzelnen FE-Chips des Moduls mit 340 e^- bzw. 440 e^- mehr als doppelt so hoch wie bei der Kalibration mit C_{low} . Dies und das uneinheitliche Verhalten bei den beiden untersuchten Photon-Energien führen zu dem Schluss, dass die C_{high} -Kalibration nur für höhere Ladungen eingesetzt werden sollten, die durch die niedrige Injektionskapazität nicht erreichbar sind.

Wie die Kammstruktur im ^{241}Am -Spektrum und die geringe Abweichung der FE-Chips untereinander zeigen, liefert die C_{low} -Kalibration einheitliche Ergebnisse für alle Pixel eines FE-Chips und alle FE-Chips eines Moduls. Die Abweichung von den theoretischen Werten ist für beide Energien gleich, aber mit 13,7 % weitaus höher als aus den Fehlerbetrachtungen der Injektionsladung vermutet wurde. Die gemessenen Spektren stimmen, bis auf die absolute Ladung, mit dem erwarteten Aussehen überein und zeigen, dass die Messung der deponierten Ladung über das ToT möglich ist. Für die Verwendung des ToTs im ATLAS-Experiment spielt die absolute Ladung keine Rolle, da es zur Verbesserung der Ortsauflösung lediglich auf das relative ToT benachbarter Pixel ankommt.

Überprüfung der Diskriminator-Schwellen mit einer ^{109}Cd -Quelle

Um zu überprüfen, inwieweit die um 13,7 % zu niedrige Ladung der ToT-Messungen auch für die Schwellen- und Rausch-Messungen gelten, muss die Ladung einer Quelle unabhängig vom ToT gemessen werden. Dazu wird wieder die ^{109}Cd -Quelle verwendet und die Diskriminator-Schwellen werden schrittweise von 3000 e^- auf 7000 e^- erhöht

(siehe Abbildung 6.43 links). Misst man bei konstanter Messzeit die Anzahl der Treffer pro Schwelleneinstellung, erhält man eine S-Kurve wie sie in Schwarz in Abbildung 6.43 rechts) für einen Pixel dargestellt ist. Aus dem Punkt, an dem die Trefferrate gerade 50 % beträgt, erhält man die Ladung des Cadmium-Peaks, die bei 6.251 e^- liegen sollte. Bildet man die Differenz der Trefferanzahl aufeinanderfolgender Schwellen, ergibt sich wieder das Spektrum der Quelle wie es in Rot in Abbildung 6.43 rechts) eingezeichnet ist.

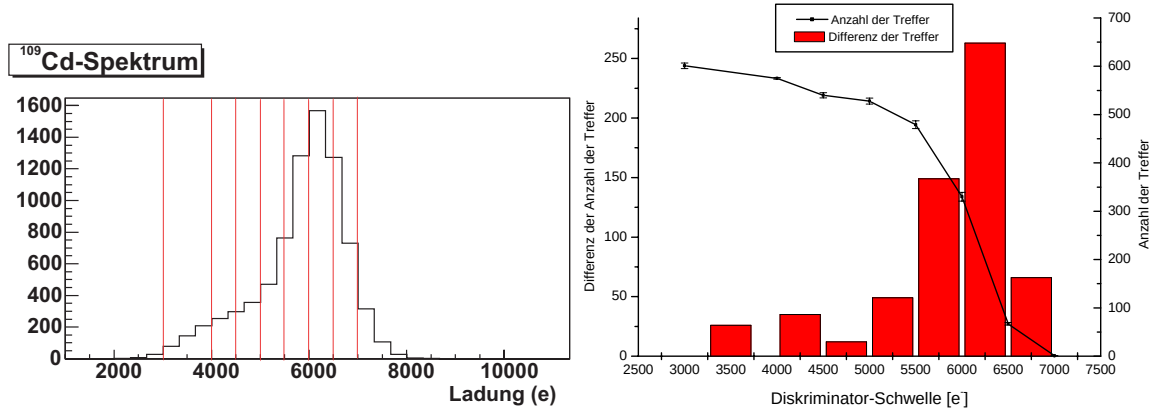


Abbildung 6.43: links) ^{109}Cd -Spektrum mit den Schwelleneinstellungen des Diskriminators in Rot. rechts) Anzahl der Treffer für einen Pixel gegen die Diskriminator-Schwelle (schwarz) und die Differenz der Treffer für aufeinanderfolgende Schwellen (rot).

Die auf diese Weise ermittelten Ladungen für zwei FE-Chips des FE-I2.1-Moduls 510707 werden in den Diagrammen in Abbildung 6.44 gezeigt. Die Schwellen der Pixel wurden über die TDACs eingestellt, um die Dispersion zwischen den Pixeln möglichst gering zu halten. Dafür wurden die TDAC-Werte für jede einzustellende Diskriminator-Schwelle aus den Daten der TDAC-Kalibration berechnet. Um den 50-%-Punkt zu bestimmen, wurde die dafür notwendige Schwelleneinstellung aus den beiden am nächsten liegenden Messpunkten linear interpoliert.

Für Chip 14 erhält man als Mittelwert $5.926 \text{ e}^- \pm 4,3 \text{ e}^-$ mit einer Standardabweichung von 231 e^- sowie für Chip 15 einen Mittelwert von $5.893 \text{ e}^- \pm 5,4 \text{ e}^-$ mit einer Standardabweichung von 288 e^- . Diese Werte weichen um 30 e^- - 40 e^- von den in den Diagrammen angegebenen Ergebnissen der Gauß-Anpassung ab, da sich die Verteilungen der Schwellen leicht von einer Gauß-Verteilung unterscheiden. Dies liegt an der groben Auflösung der eingestellten Schwellen mit 500 e^- und an der verwendeten linearen Anpassung der Daten. Die lineare Anpassung führt dazu, dass die Ladung für einen Teil der Daten etwas zu hoch bzw. für den anderen Teil zu niedrig gemessen wird. Dies sollte keinen Einfluss auf den Mittelwert der Messungen haben, vergrößert aber die Dispersion der Schwellen.

Vergleicht man die gemessene Ladung des ^{109}Cd -Peaks mit der theoretischen Ladung, beträgt der Unterschied für Chip 14 5,2 % sowie für Chip 15 5,8 %. Das bedeutet, dass die aus der gemessenen C_{low} -Kapazität und der Steigung des VCal-DACs berechneten Ladungen zwischen 5 % und 6 % zu niedrig sind. Inwieweit sich das Ergebnis von zwei FE-Chips eines

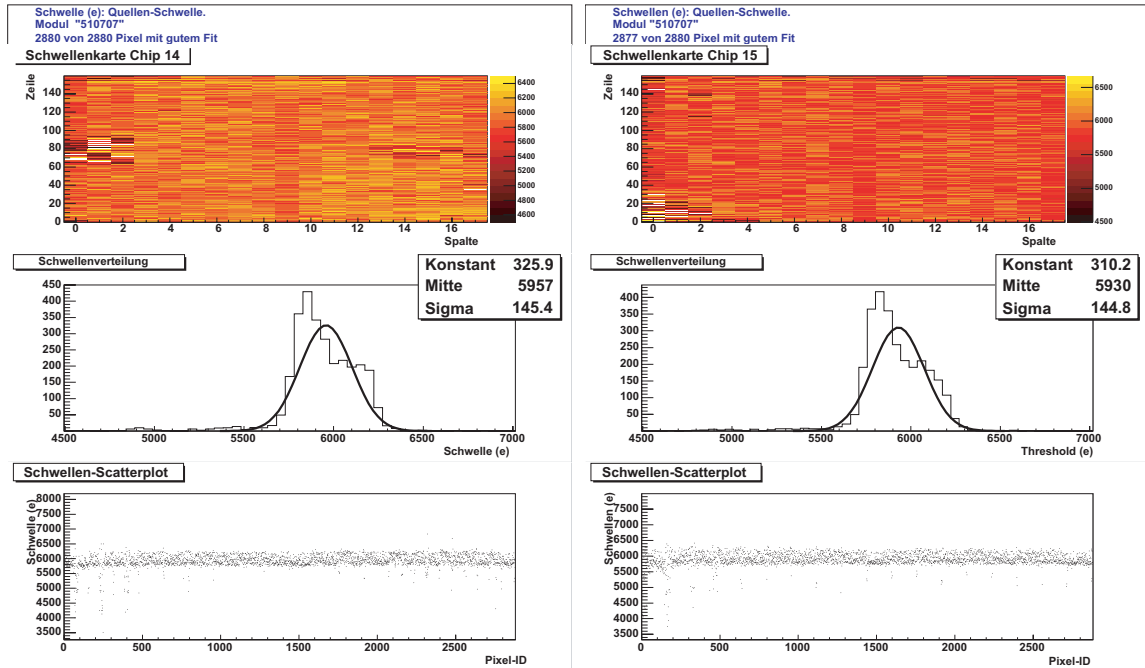


Abbildung 6.44: Ergebnis der ^{109}Cd -Peak-Messung über die Schwelleneinstellung für Chip 14 (links) und Chip 15 (rechts) des FE-I2.1-Moduls 510707

Moduls auf alle Module übertragen lässt und woher die Diskrepanz zwischen der Ladungsmessung über ToT und der hier vorgestellten Schwellenmessung stammt, ist Gegenstand weiterer Untersuchungen. Wenn sich diese Ergebnisse bestätigen, müssen die angegebenen Diskriminatorschwellen, die Schwellenverteilung und das Rauschen der FE-Chips um 5 % - 6 % nach oben korrigiert werden. Dadurch verschlechtern sich die Leistungen des FE-Chips entsprechend, aber die Ergebnisse liegen immer noch weit unterhalb der Anforderungen.

6.4.11 Überprüfung der Strahlentoleranz der FE-Chips

Um zu überprüfen, ob ein Modul über einen Zeitraum von 10 Jahren im ATLAS-Detektor betrieben werden kann, muss das Modul mit der gleichen Dosis bestrahlt werden, der es auch über die 10 Jahre im Experiment ausgesetzt sein wird. Damit diese Untersuchung in einem vertretbaren Zeitrahmen von einigen Wochen durchgeführt werden kann, gibt es am CERN einen speziellen Bestrahlungs-Teststand (T7), der mit dem 24-GeV/c-Protonenstrahl des PS-Beschleunigers betrieben wird. Die Strahlintensität hängt dabei vom gewählten Betriebsmodus ab.

Im Oktober 2003 wurden die ersten sieben zur Verfügung stehenden FE-I2.1-Module bestrahlt [61]. Die Bestrahlung dauerte bei einer Strahlintensität von $5 - 9 \cdot 10^{13}$ Protonen/(cm² h) drei Wochen. Während dieser Zeit wurden die Module kontinuierlich bei -7°C betrieben und in regelmäßigen Abständen charakterisiert. Die Dosis, die während

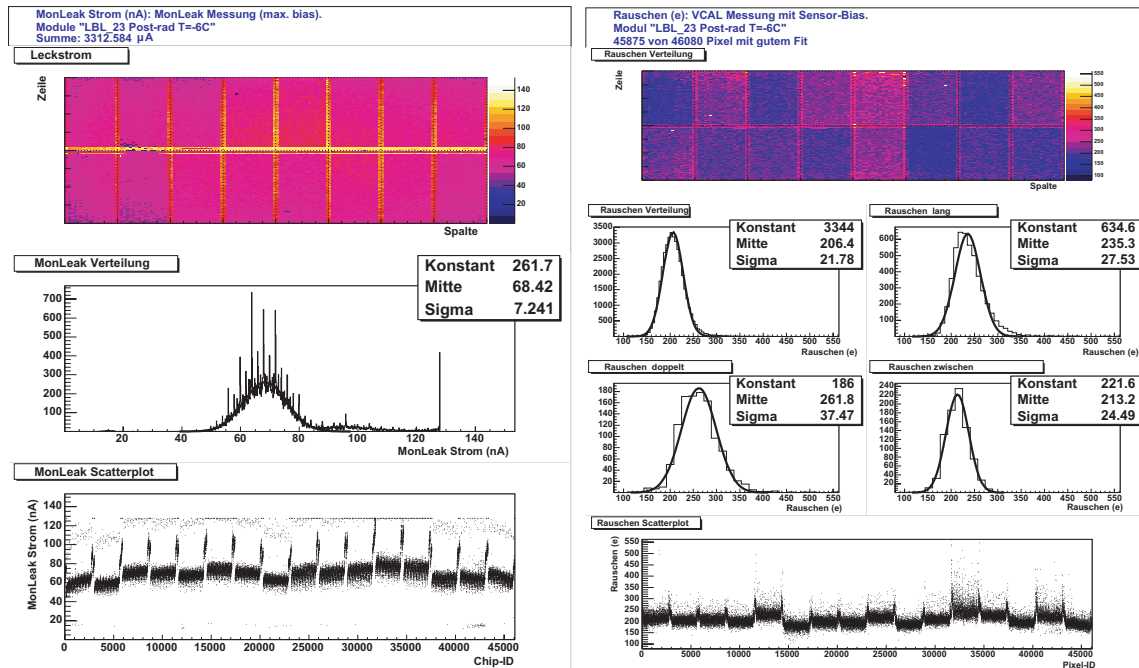


Abbildung 6.45: links) Leckstrom pro Pixel von LBL23 nach Bestrahlung. rechts) Rauschen des Moduls nach Bestrahlung

dieser Zeit akkumuliert wurde, lag bei $3,8 \cdot 10^{15}$ Protonen/cm² im Zentrum der Module und bei $2,4 \cdot 10^{15}$ Protonen/cm² am unteren Rand. Damit war die Dosis im Zentrum der Module mit 100 MRad doppelt so hoch wie gefordert.

Alle Module funktionierten über die gesamte Strahlzeit ohne Probleme mit Ausnahme von zwei Modulen, die gegen Ende der Bestrahlung vereinzelt Datenfehler zeigten. Die Datenfehler verschwanden aber bei einer höheren Betriebsspannung von 2,5 V. Bei allen anderen Untersuchungen traten keine nennenswerten Unterschiede zwischen den sieben Modulen auf. Im Folgenden werden an einem Beispiel (LBL23) die Auswirkungen der Strahlenschäden nach Ende der Bestrahlung auf die Parameter der Module erläutert.

Die hohe Strahlenbelastung führt zu einem starken Anstieg des Leckstroms auf 70 nA pro normalem Pixel. Die langen Pixel sowie die doppelten Pixel weisen wie erwartet einen höheren Leckstrom von 90 nA bzw. 120 nA durch ihre größere Pixelfläche auf (siehe Abbildung 6.45 links). Bei Standardeinstellungen der Bias-Ströme im Chip liegt die Leckstromtoleranz der normalen Pixel bei 100 nA, für die speziellen Pixel liegt die Leckstromtoleranz auf Grund der Verdopplung bzw. der Vervierfachung der Versorgungsströme entsprechend höher. In der Farbdarstellung des Leckstroms und im Scatterplot kann man einen etwas höheren Leckstrom für die Pixel in der Mitte des Moduls erkennen. Der höhere Leckstrom stammt von einer stärkeren Schädigung des Sensors durch die höhere Strahlenbelastung in der Mitte der Module.

Der starke Anstieg des Leckstroms führt zu einem moderaten Anstieg des Rauschens in

den Pixeln. Das Rauschen änderte sich von 150 e^- auf 206 e^- für die normalen bzw. auf 235 e^- für die langen und 260 e^- für die doppelten Pixel (siehe Abbildung 6.45 rechts).

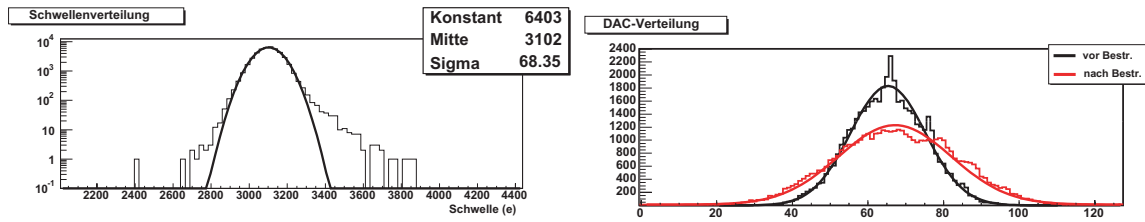


Abbildung 6.46: links) Schwellenverteilung von LBL23 nach Bestrahlung. rechts) TDAC-Verteilung vor und nach Bestrahlung.

Abbildung 6.46 links) zeigt die logarithmische Darstellung der Schwellenverteilung nach der Bestrahlung. Der Mittelwert der Verteilung liegt bei 3.100 e^- und damit in guter Übereinstimmung mit dem Wert vor der Bestrahlung. Die Schwellendispersion hat mit 68 e^- im Vergleich zu 45 e^- etwas zugenommen. Die Verteilung ist aber immer noch gaußförmig und nur eine geringe Anzahl von Pixeln weicht stärker von der Gaußverteilung ab. Die Feineinstellung der Schwellen vor (schwarz) und nach Bestrahlung (rot) ist in Abbildung 6.46 rechts) dargestellt. Man erkennt, dass die Breite der Verteilung nach der Bestrahlung stark zugenommen hat, aber die Bandbreite der möglichen TDAC-Werte nicht vollständig ausgenutzt werden muss. Damit besteht auch nach der Bestrahlung noch einen genügend großer Sicherheitsspielraum, um die Schwellen aller Pixel zu korrigieren.

Der *Timewalk* des Moduls hat sich durch die Bestrahlung etwa um 200 e^- verbessert. Die notwendige Ladung oberhalb der Schwelle verringert sich von 1.090 e^- auf 860 e^- , wobei sich gleichzeitig die Breite der Verteilung von 85 e^- auf 175 e^- fast verdoppelt. Eine Abhängigkeit vom Strahlprofil lässt sich bei dieser Messung nicht erkennen. Größere Auswirkungen haben die Strahlenschäden auf das Timing zwischen den Pixeln. Abbildung 6.47 links) zeigt die unterschiedliche Zeit, die die einzelnen Pixel zum Nachweis eines Signals von 100.000 e^- benötigen. Im Farbdigramm kann man eindeutig das Strahlprofil erkennen, das zu einer kürzeren t_0 -Zeit führt. Während die maximale Breite der Verteilung vor der Bestrahlung bei 1 ns lag, hat sie sich auf Grund der Bestrahlung auf 4 ns vergrößert. Die Auswirkungen auf die *In-Time*-Schwelle sind jedoch nur gering, da durch den besseren *Timewalk* die größere t_0 -Variation überkompensiert wird und somit die *In-Time*-Schwelle sogar von 4.600 e^- auf 4.150 e^- sinkt (siehe Abbildung 6.47 rechts). Im Gegenzug dazu steigt das Sigma der Verteilung, z.T. bedingt durch die inhomogene Bestrahlung, von 144 e^- auf 256 e^- an.

6.4.12 Teststrahl

Um eine Aussage über die Ortsauflösung und die Effizienz der ATLAS-Pixelmodule bei einer Ladungsdeposition durch MIPs treffen zu können, werden die Module am H8-Teststand am CERN mit $180\text{-GeV}/c$ -Pionen bestrahlt. Ein in Bonn entwickeltes Strahlte-

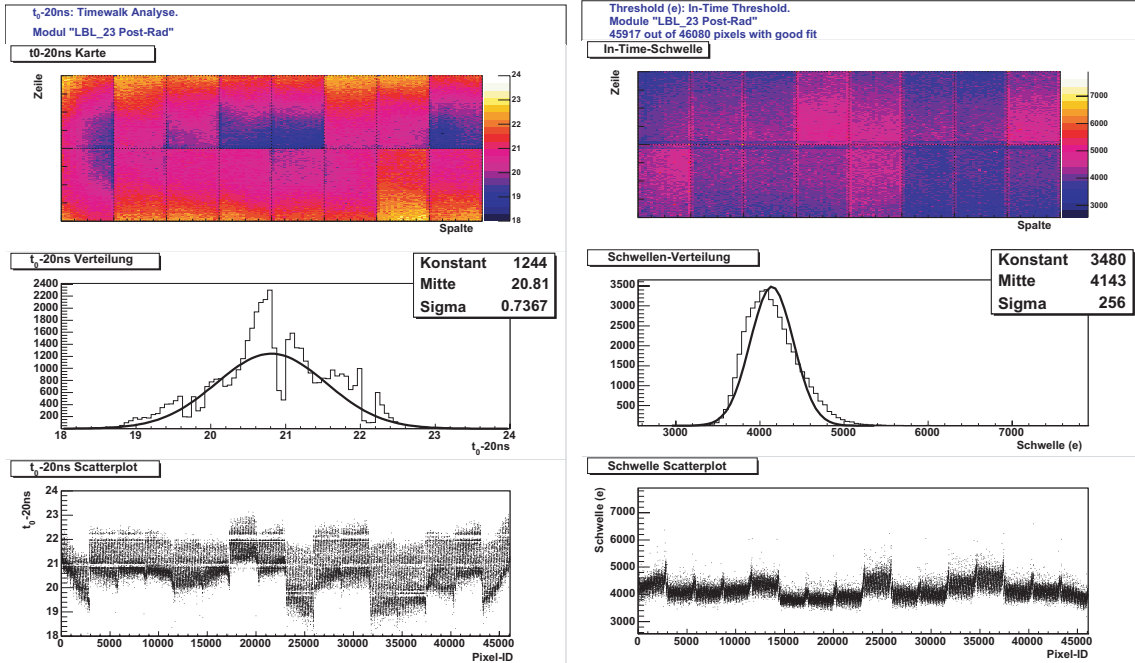


Abbildung 6.47: links) t_0 -Messung des bestrahlten Moduls. rechts) *In-Time*-Schwellenmessung.

leskop [68] dient dabei als Referenzinstrument, das eine Extrapolation der Spur der Pionen auf die ATLAS-Pixelmodule mit einer Genauigkeit von $6 \mu\text{m}$ erlaubt.

Die Ortsauflösung wird aus der Differenz zwischen der vorhergesagten Position durch das Strahlteleskop und der gemessenen Position eines Teilchens durch die Module berechnet. Bei einer digitalen Auslese der Daten erhält man eine Auflösung in $50\text{-}\mu\text{m}$ -Richtung der Pixel von $9,01 \mu\text{m}$ für Eintreffer und $15,3 \mu\text{m}$ für Treffer, deren Ladung sich auf zwei Pixel aufgeteilt hat. Verwendet man zusätzlich die ToT-Daten, verbessert sich die Auflösung der doppelten Treffer auf $9,83 \mu\text{m}$. In die lange Richtung der Pixelzellen beträgt die Auflösung $115 \mu\text{m}$. Die Auflösung in langer Richtung entspricht damit genau der erwarteten Auflösung bei digitaler Trefferauslese. [67]

Der Pion-Strahl ist nicht mit dem 40-MHz-Takt der Module synchronisiert. Um trotzdem auch zeitaufgelöste Messungen durchführen zu können, wird ein schneller Trigger-Szintillator verwendet, der bei einem Teilchendurchgang ein Startsignal für eine TDC¹² liefert. Das Stop-Signal kommt von der steigenden Flanke des 40-MHz-Taktes. Damit ist es möglich, die relative Phasenlage der Pionen mit einer Auflösung von 36 ps zu messen. Kombiniert man diese Information mit dem Level-1-Trigger, mit dem die Treffer ausgelesen werden, erhält man die absolute Zeitdifferenz zwischen dem Auftreffen des Teilchens und dem Nachweis.

Da der Teststrahl sowohl die Anzahl der Teilchen als auch den Ort und Zeitpunkt des

¹²engl.: Time-to-Digital-Converter (Digitaler Zeitmesser)

Treffer auf den Modulen misst, ist es möglich, die Effizienz zeitaufgelöst zu messen (*In-Time*-Effizienz). Für diese Messung fasst man alle Treffer, die sich innerhalb eines Zeitfensters von 1 ns befinden zusammen und berechnet das Verhältnis zwischen deren Anzahl und der Anzahl der am richtigen Ort (weniger als $400\text{ }\mu\text{m}$ Abweichung in z - und $200\text{ }\mu\text{m}$ in r - ϕ -Richtung) nachgewiesenen Teilchen. Dies ergibt, wie bei den *Timewalk*-Messungen, eine leicht verschmierte Kastenfunktion mit einer Breite von 25 ns. Der maximale Wert dieser Funktion entspricht der *In-Time*-Effizienz des Moduls. Die Breite des Plateaus gibt an, wie genau man im ATLAS-Experiment die Verzögerung des Level-1-Triggers für den Pixeldetektor im Verhältnis zur Protonenkollision einstellen muss, um die maximale Anzahl an Treffer zu erhalten.

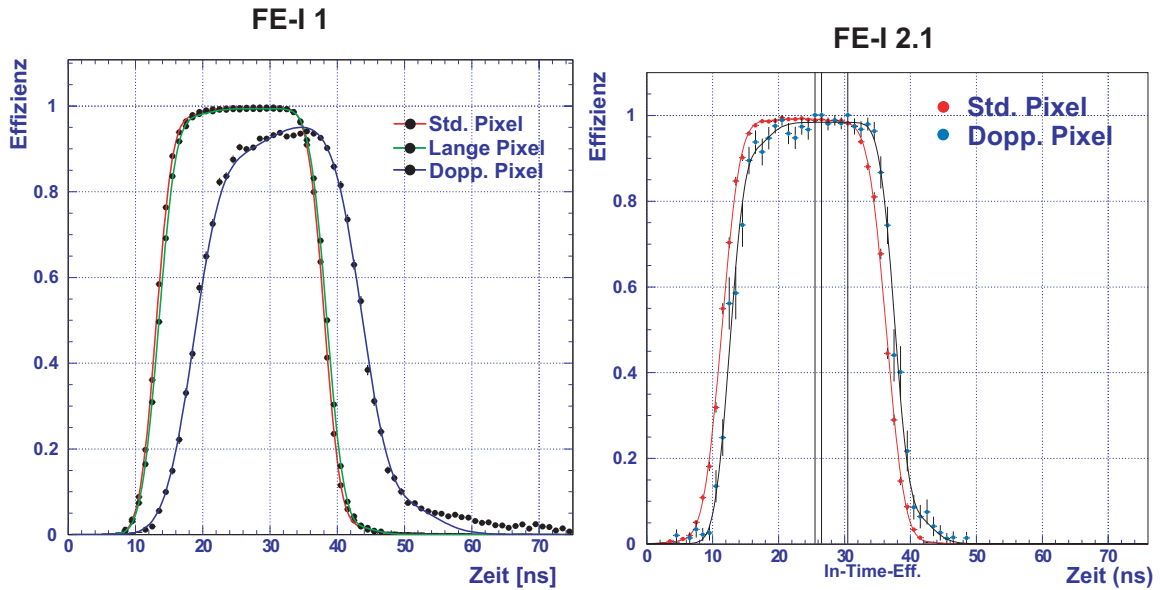


Abbildung 6.48: Gemessene *In-Time*-Effizienz eines FE-I1- (links) und FE-I2.1- (rechts) Pixelmoduls

Abbildung 6.48 zeigt das Ergebnis einer solchen Messung für ein FE-I1-Modul (links) und ein FE-I2.1-Modul (rechts). Beide Diagramme weisen die zuvor beschriebene Kastenfunktion mit einem maximalen Wert der normalen Pixel von 99,64 % für das FE-I1-Modul und 99,5 % für das FE-I2.1-Modul auf. Analog zu den *Timewalk*-Messungen im Labor unterscheiden sich beide Module im Verhalten ihrer doppelt angeschlossenen Pixel. Beim FE-I1-Modul sind die doppelten Pixel um 8 ns gegenüber den normalen Pixeln verzögert. Des weiteren entsteht bei der Kastenfunktion kein Plateau und die maximale Effizienz beträgt lediglich 95,08 %. Auch beim FE-I2.1-Modul sind die doppelten Pixel langsamer als die normalen Pixel. Diese Verzögerung ist mit 2 ns aber wesentlich kleiner als für das FE-I1-Modul. Die Kastenfunktion weist jetzt ein Plateau von 10 ns Breite auf und die maximale Effizienz liegt bei 99,1 % [70].

Damit zeigt sich auch hier eine erhebliche Verbesserung im Design des FE-I2.1 gegenüber dem FE-I1-Chip. Ein komplettes FE-I2.1-Modul weist über 99 % der Teilchen sowohl am richtigen Ort als auch im richtigen Zeitfenster nach. Die Ortsauflösung, die mit dem

Pixeldetektor erreicht werden kann, liegt bei $115\ \mu\text{m}$ in z-Richtung des Moduls sowie bei $15\ \mu\text{m}$ in $r\text{-}\phi$ -Richtung für die digitale Trefferauslese. Die Ortsauflösung lässt sich auf $9,8\ \mu\text{m}$ verbessern, wenn man zusätzlich die über das ToT gemessene deponierte Ladung in den Pixeln verwendet.

6.4.13 Zusammenfassung der Modulmessungen

In Tabelle 6.6 sind die Messergebnisse der wichtigsten Kriterien aller bisher in Bonn aufgebauten FE-I2.1-Module, den ersten FE-I3-Modulen, dem bestrahlten Modul LBL23 sowie die Anforderungen an die Kriterien zusammengefasst. Die mittlere Schwelle aller Module liegt nach Korrektur der Schwellendispersion bei $3.156\ \text{e}^-$ mit einer geringen Streuung von lediglich $11,7\ \text{e}^-$ Sigma um den Mittelwert. Damit liegen die Schwellen der Module etwas oberhalb der geforderten Einstellung von unter $3.000\ \text{e}^-$. Mit Hilfe der Schwelleneinstellung auf dem FE-Chip ist es aber ohne weiteres möglich, die Schwellen eines Moduls auch auf Werte unterhalb von $3.000\ \text{e}^-$ festzulegen. Die Schwellendispersion liegt für die meisten Module zwischen $50\ \text{e}^-$ und $80\ \text{e}^-$. Lediglich ein Modul hat eine etwas höhere Schwellendispersion von $112\ \text{e}^-$. Aber auch dieser Wert befindet sich weit unter den geforderten $200\ \text{e}^-$. Das Rauschen der Module liegt im Mittel bei $170\ \text{e}^-$ mit einer geringen Schwankung von $5\ \text{e}^-$ Sigma. Das Übersprechen zwischen den Pixeln mit der höchsten Kapazität zu den Nachbarpixeln schwankt zwischen $1,7\ \%$ und $3,1\ \%$, liegt aber immer unter den geforderten $5\ \%$. Der *Overdrive* wurde bis jetzt erst auf einem Teil der Module gemessen. Der mittlere *Overdrive* dieser Module liegt bei $1.200\ \text{e}^-$ mit einem maximalen Wert von $1340\ \text{e}^-$, der immer noch weit unterhalb der geforderten Grenze von $2.000\ \text{e}^-$ liegt.

Die berechnete Ladung des 60-keV-Americium-Peaks schwankt zwischen den einzelnen Modulen von $13.000\ \text{e}^-$ bis $15.600\ \text{e}^-$. Dies ist weit mehr als die gemessene Schwankung zwischen einzelnen FE-Chips eines Moduls. Um die Ursache für diese Schwankung und die bei allen Modulen zu niedrige Ladung herauszufinden, sind noch weitere Untersuchungen notwendig. Auf den Betrieb im ATLAS-Experiment hat das keine Auswirkungen.

Die ersten beiden FE-I3-Module unterscheiden sich von den FE-I2.1-Modulen lediglich durch eine höher eingestellte Schwelle von $4.000\ \text{e}^-$ und ein leicht höheres Rauschen um $180\ \text{e}^-$. Bei allen anderen Messungen ist kein Unterschied zwischen den beiden Designs zu erkennen. Dies bestätigt, dass die kleinen Änderungen im Design des FE-Chips sich nicht negativ auf die Leistungsfähigkeit der Module ausgewirkt hat.

Vergleicht man die Messergebnisse des bestrahlten Moduls LBL23 mit den nicht bestrahlten Modulen, lassen sich kaum Veränderungen an diesem Modul erkennen. Die Schwelle, die Schwellendispersion und der *Overdrive* unterscheiden sich nicht von den Ergebnissen der anderen Module. Lediglich das Rauschen hat sich durch den höheren Sensorleckstrom auf $206\ \text{e}^-$ erhöht. Damit erfüllt auch dieses Modul die Anforderungen, obwohl es mit der doppelten Dosis von $100\ \text{MRad}$ bestrahlt worden ist.

Bez.	Schw. [e ⁻]	Disp. [e ⁻]	Rau. [e ⁻]	Überspr. [%]		TW [e ⁻]	Fehl. Bumps	Am Peak
				l.	dop.			
BnMod30^a	3.148	41	158	-	-	-	-	-
BnMod32	3.157	39	153	4,2	1,9	1106	137	-
BnMod33^b	3.175	48	159	3,1	1,5	1300	3529	-
BnMod34	3.167	51	153	3,2	1,4	1296	4891	-
510072	3.161	50	167	1,7	1,2	812	0	-
510083	3.148	40	155	3,1	1,4	1320	470	-
510107	3.166	51	169	1,68	1,3	-	0	-
510623	3.162	82	177	1,7	1,2	-	0	12970
510634	3.163	50	171	2,95	1,4	-	0	15610
510657	3.169	48	171	3,0	1,4	-	0	-
510662	3.163	80	170	1,7	1,2	-	5	13000
510707	3.162	48	172	2,96	1,5	-	0	14230
510744	3.151	51	170	3,1	1,4	-	26	-
510746	3.130	112	171	1,6	1,2	-	0	13360
510777	3.144	59	175	2,55	1,4	1340	0	-
I3 - 510823	4.170	63	184	2,0	1,4	1282	4	15250
I3 - 510852	4.167	66	182	2,3	1,4	1447	0	14480
LBL23^c	3.102	68	206	-	-	856	0	-
Anforderungen	≤ 3.000	< 200	< 400	< 5		< 2.000	< 250	

^aSpäter bestrahlt^bSpäter für *Serial Powering* verwendet^cNach Bestrahlung

Tabelle 6.6: Übersicht über die bisher in Bonn aufgebauten Module und deren Parameter

Sollten die Abweichungen der berechneten Injektionsladung von der tatsächlichen Injektionsladung um 6 % auf weiteren Modulen bestätigt werden, erhöhen sich die gemessenen Schwellen, die Schwellendispersion und das Rauschen um diese 6 %. Selbst dann werden die Anforderungen weit unterschritten.

Unter Verwendung der ToT-Daten konnte mit dem Teststrahl eine Auflösung der FE-I2.1-Module mit 115 μm in Richtung der langen Pixelseite und 9,8 μm entlang der kurzen Seite gemessen werden. Weiterhin belegt der Teststrahl, dass sich die *In-Time*-Effizienz insbesondere der doppelt angeschlossenen Pixel der FE-I2.1-Module stark verbessert hat und nun bei 99 % liegt. Damit erfüllen die FE-I2.1-Module alle Anforderungen für den Einsatz im ATLAS-Pixeldetektor. Des weiteren zeigt sich, dass die zusätzlich eingebauten Funktionen, wie Bias-Kompensation, *Timewalk*-Korrektur und Leckstrommessung wie erwartet funktionieren und zur Verbesserung der Modul-Parameter und deren Testbarkeit beitragen.

7 Serial Powering

7.1 Die Idee des Serial Powerings

In Kapitel 5.6 wurden die unterschiedlichen Anforderungen an die elektrischen Versorgungsleitungen des Pixeldetektors dargestellt. Sie sollen wenig kosten, einen kleinen Querschnitt und eine möglichst geringe Strahlungslänge haben. Dem gegenüber steht der maximale Spannungsabfall auf den Kabeln, der festgelegte Grenzwerte nicht übersteigen darf. Schließt man jedes Modul einzeln an ein Netzteil oder einen Regulator an (*Parallel Powering*), wie es für den ATLAS-Pixeldetektor vorgesehen ist, dann lassen sich diese widersprüchlichen Anforderungen nicht gleichzeitig verbessern, sondern nur gegeneinander optimieren.

Erst wenn man mehrere Module zu einer Versorgungskette verbindet (*Serial Powering*), ist es möglich, den Stromverbrauch dieser Module zu reduzieren und den Spannungsabfall bei gleichem Leiterquerschnitt zu minimieren.

Abbildung 7.1 erläutert eine mögliche Umsetzung von *Serial Powering*. Anstelle eines Netzteils oder eines externen Spannungsregulators pro Modul wird für eine Kette von Modulen nur eine Konstantstromquelle verwendet. Der Strom fließt in das erste Modul der Kette und wird dort von Shunt-Regulatoren in eine konstante Versorgungsspannung umgewandelt. Der Shunt-Regulator hat unterhalb einer Schwellenspannung einen sehr hohen Widerstand, der oberhalb der Schwellenspannung sehr stark abnimmt. Damit entspricht er der Funktionsweise einer Zehnerdiode, deren Diagramm als Ersatzschaltbild für den Shunt-Regulator verwendet wird. Im Prinzip reicht ein einzelner Shunt-Regulator pro Modul aus, so lange er in der Lage ist, den gesamten Strom eines Moduls zu verarbeiten. Um die Ausfallsicherheit zu erhöhen, ist es aber ratsam, mehrere Regulatoren parallel einzusetzen, damit ein einzelner defekter Regulator nicht zum Verlust der ganzen Kette führt.

Das Massepotenzial des ersten Moduls ist mit der digitalen Versorgungsleitung des zweiten Moduls verbunden. Der Strom fließt aus dem ersten Modul in das zweite Modul und wird dort wieder über Shunt-Regulatoren in eine konstante Spannung gewandelt usw. Theoretisch ist die Anzahl an Modulen, die man auf diese Weise zusammenschalten kann, nur durch die Hochspannungsfestigkeit der Zuleitungskabel sowie der eingesetzten Netzteile beschränkt und kann somit mehrere hundert Module betragen. In der Praxis wird man eine weitaus kleinere Anzahl Module so verbinden, um das Risiko einer Störung in einer Kette zu minimieren.

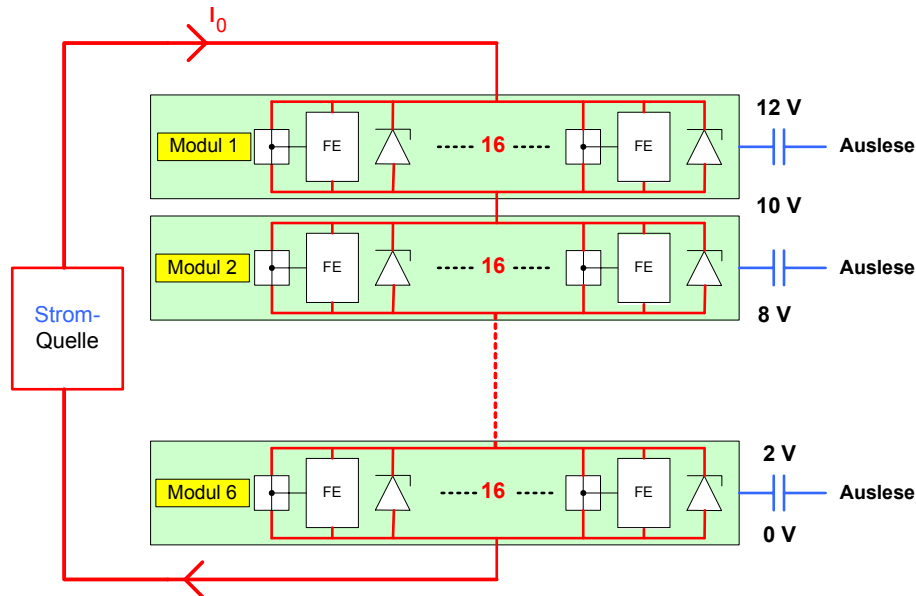


Abbildung 7.1: Schematische Darstellung der Serienschaltung von 6 Modulen mit jeweils einem Shunt- und einem Linear-Regulator pro FE

Die Spannungspotenziale der Module sind jeweils um die Shunt-Regulator-Spannung U_{Shunt} verschoben, so dass die gesamte Spannung, die eine Kette aus N Modulen benötigt, bei: $U_{ges} = U_{Shunt} \cdot N$ liegt. Der Stromverbrauch der Kette wird durch die Einstellung an der Konstantstromquelle gegeben und sollte bei dem maximalen Stromverbrauch eines Moduls liegen.

Um mit den Modulen kommunizieren zu können, ist es notwendig, die unterschiedlichen DC-Potenziale der Signalleitungen der Module auszugleichen. Die einfachste Möglichkeit besteht im Einsatz einer AC-Kopplung, wie sie in Abschnitt 7.4 beschrieben wird.

Wird, wie bei den ATLAS-Pixelmodulen, mehr als eine Versorgungsspannung benötigt, gibt es in Abhängigkeit der Differenz zwischen den beiden Spannungen zwei unterschiedliche Möglichkeiten, wie diese Spannungen generiert werden können. Wenn die Spannungsdifferenz groß genug ist, kann durch einen zusätzlichen Linear-Regulator aus der durch den Shunt-Regulator erzeugten Spannung die zweite Versorgungsspannung abgeleitet werden (s. Abbildung 7.2 links). Ist die Spannungsdifferenz zwischen beiden Spannungen nicht größer als der Spannungsabfall über dem Regler, ist dieses Schema nicht anwendbar. In diesem Fall kann über dem Shunt-Regulator eine zusätzliche Versorgungsspannung erzeugt werden, die hoch genug ist, um über zwei Linear-Regulatoren die beiden Spannungen des Chips zu generieren (s. Abbildung 7.2 rechts). Beide Konzepte wurden im Rahmen dieser Arbeit untersucht. Die Ergebnisse der Messungen sind in Kapitel 7.5 dargestellt.

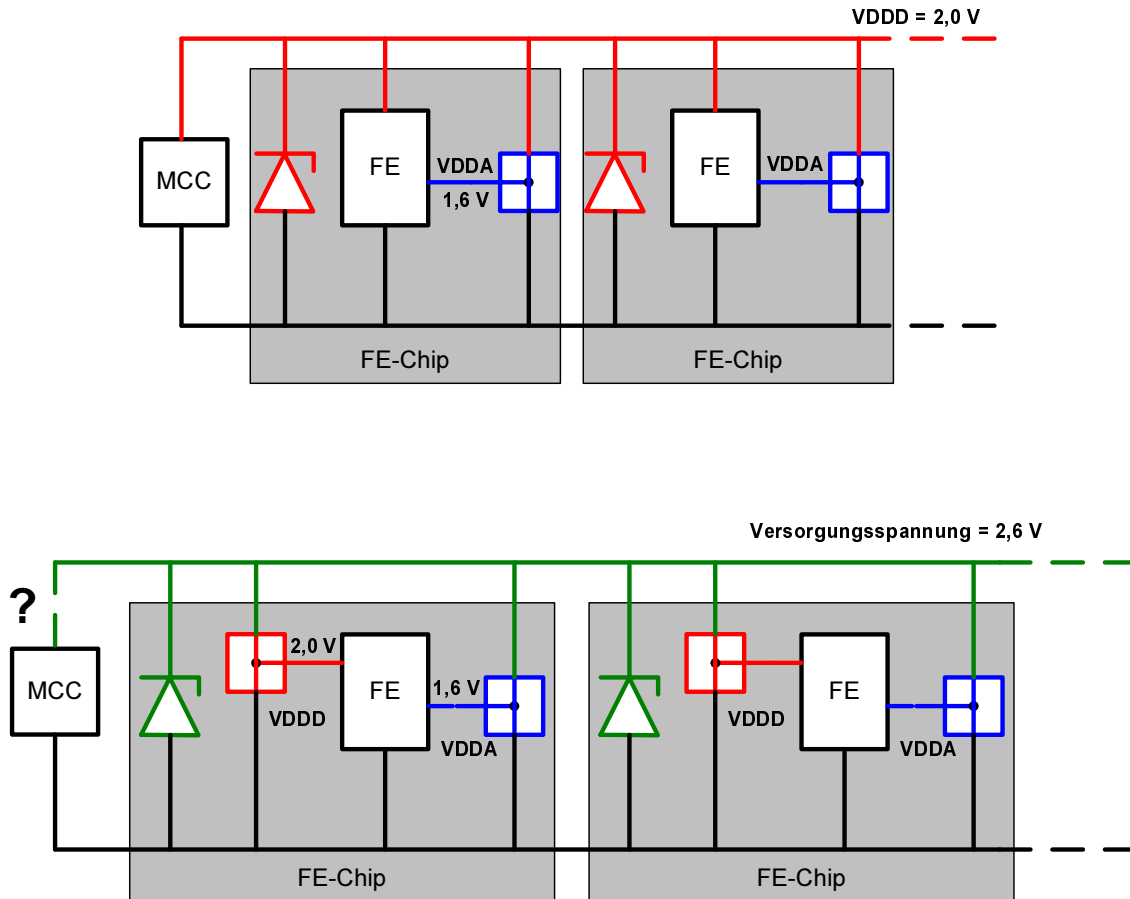


Abbildung 7.2: links) Serial Powering mit einem Shunt-Regulator und einem Linear-Regulator. rechts) Alternative Spannungsversorgung mit einem Shunt-Regulator und zwei Linear-Regulatoren.

7.2 Vergleich des Konzepts von Serial Powering mit Parallel Powering

Vergleicht man beide Spannungsversorgungskonzepte, ist klar zu erkennen, dass die Vorteile von *Serial Powering* genau in den Bereichen liegen, in denen *Parallel Powering* die größten Nachteile aufweist und umgekehrt. Für *Parallel Powering* spricht die individuelle Verbindung eines jeden Moduls mit den Spannungsversorgungen außerhalb des Detektors. Die Module teilen sich untereinander keine Spannungsleitungen, so dass auch eine gegenseitige Beeinflussung über die Kabel ausgeschlossen werden kann. Außerdem kann die Spannungsversorgung einzelner Module extern abgeschaltet werden, falls eines der Module nicht mehr funktioniert.

Bei *Serial Powering* kann ein einzelnes Modul nicht über das Netzteil abgeschaltet werden, da mehrere Module gemeinsam in einer Versorgungskette zusammengeschlossen sind. Da-

durch besteht prinzipiell das Risiko, dass einzelne Module die gesamte Kette beeinflussen und u.U. eine gesamte Kette ausfällt, wenn die Stromleitung an einer Stelle in der Kette unterbrochen wird. Um dieses Risiko zu minimieren, sollte die Stromleitung möglichst parallel verlaufen. Dies bedeutet insbesondere, dass die Spannungsregler auf den Modulen parallel eingesetzt werden sollten, um zu verhindern, dass der Ausfall eines Reglers die Stromleitung unterbricht.

Weiterhin ist der Leistungsverbrauch auf einem Modul bei *Serial Powering* höher, da bei fester Spannung permanent der maximale Strom durch das Modul fließt. Dies hat jedoch den Vorteil, dass die Abwärme der Module konstant ist und auf eine aufwendige Regelung der Kühlung verzichtet werden kann.

Der Hauptvorteil von *Serial Powering* liegt in dem geringen Stromverbrauch der hintereinandergeschalteten Module. Dadurch wird der Spannungsabfall in den Kabeln drastisch reduziert und der Leistungsverbrauch des Pixeldetektors reduziert. An Kabeln wird ein stromzuführendes und ein stromableitendes Kabel benötigt, unabhängig davon, wie viele Module in der Kette eingesetzt werden. Die Regelung der Spannungen erfolgt direkt auf den Chips und kommt somit ohne externe Regulatoren aus. Die Gefahr, dass ein FE-Chip durch eine Spannungsspitze über 4 V in den Versorgungsleitungen zerstört wird, ist durch den Einsatz von Shunt-Regulatoren ausgeschlossen.

Um die Vorteile von *Serial Powering* zu verdeutlichen, ist die Leistungsaufnahme eines *Staves* des ATLAS-Pixeldetektors für beide Konzepte berechnet worden (siehe Tabelle 7.1). Ausgangspunkt war, dass der komplette *Stave* von 13 Modulen seriell versorgt wird. Die zur Berechnung verwendeten Kabel sind die Kabel, die bei paralleler Versorgung für ein Modul eingesetzt werden. Der Versorgungsstrom wurde inklusive eines großzügigen Sicherheitszuschlages von 700 mA auf 3 A festgelegt.

	Parallel	Seriell	Parallel/ Seriell
Netzteile / Kabel			
Anz. PS/ext. Reg	13	1	13
Anz. Kabel	104	2	52
Strahlungslänge der Kabel pro Lage			
X/X ₀	0,073 %	0,011 %	6.5
Leistung			
Kabel	max. 191 W nom. 131 W	19,2 W	≈ 10 6,8
Modul	max. 68 W nom. 42,4 W	78 W	0,88 0,54
Summe	max. 260 W nom. 173 W	97 W	2,68 1,78

Tabelle 7.1: Vergleich eines Staves von 13 Modulen mit paralleler sowie mit serieller Versorgung

Der Stromverbrauch von 13 Modulen in paralleler Versorgung liegt zwischen 24 A und 30 A. Damit ist er etwa 10-mal höher als mit serieller Versorgung. Dadurch ist auch der Spannungsabfall über die Kabel und somit auch der Leistungsverlust entsprechend höher. Die Module selbst haben mit serieller Versorgung eine höhere Leistungsaufnahme, da sie immer mit 3 A betrieben werden. Dadurch steigt die Leistungsaufnahme eines Moduls um 84 % verglichen mit der nominellen Leistung eines Moduls bzw. um 15 % gegenüber der maximalen Leistung. Fasst man die Leistungsverluste in den Kabeln und die Leistungsaufnahme der Module zusammen, so verringert sich die gesamte Leistung, die für einen *Stave* benötigt wird, um 45 % - 62 %. Zusätzlich verringert sich die Anzahl an Kabel um das 52fache und die Strahlungslänge der Kabel sinkt damit um das 6,5fache.

7.3 Spannungs-Regulatoren der FE-Chips

7.3.1 Entwicklung der Regulatoren

Um die Machbarkeit von *Serial Powering* zu überprüfen, wurden zunächst externe Shunt-Regulatoren, die von R. Hammerström und Ö. Runolfsson zur Verfügung gestellt wurden, und externe Linear-Regulatoren verwendet. Diese sind mit kommerziellen Bauteilen bestückt, die es erlauben, die Schwellenspannung des Shunt-Regulators und die Ausgangsspannung des Linear-Regulators einzustellen. Sechs dieser Shunt-Regulatoren sind auf einem wassergekühlten Regulator-Board in Serie geschaltet. An diese Regulatoren wurden zwei FE-B-Module angeschlossen, die erfolgreich gleichzeitig betrieben werden konnten. Damit wurde die Machbarkeit von *Serial Powering* gezeigt [71].

Um dieses Konzept für den ATLAS-Pixeldetektor einsetzen zu können, wurden die externen Regulatoren durch Regulatoren in den FE-Chips ersetzt. Dazu wurden zwei Linear-Regulatoren für die digitale und analoge Versorgungsspannung sowie drei Shunt-Regulatoren mit unterschiedlichen Schwellenspannungen in alle neueren Designs des FE-Chips integriert.

Abbildung 7.3 zeigt die gemessene Strom-Spannungs-Kennlinie des Shunt-Regulators für die digitale Spannung für zwei unterschiedliche Betriebstemperaturen von 20° C und -6° C. Obwohl dieser Regulator das erwartete Verhalten zeigt, hat er doch zwei Probleme. Die Schwellenspannung von 2,3 V ist für den FE-I1 zu hoch und der Stromanstieg nach der Schwellenspannung mit 30 Ω zu klein. Damit kann der Regulator, so wie er ist, nicht für *Serial Powering* eingesetzt werden. Erst eine spezielle Beschaltung des Regulators ermöglicht es, die Betriebsparameter so weit zu ändern, dass ein FE-I1-Modul doch mit konstantem Strom betrieben werden kann. Dies wurde an vier Modulen ausprobiert, die anstelle eines Sensors ein Glassubstrat als Ersatz verwenden. Diese vier Module wurden in einer Kette betrieben, von denen zwei parallel Daten nahmen. Damit konnte gezeigt werden, dass der parallele Betrieb von 16 Shunt-Regulatoren auf einem Modul möglich ist und dass mehrere Module mit diesen Regulatoren in eine Kette zusammengeschaltet

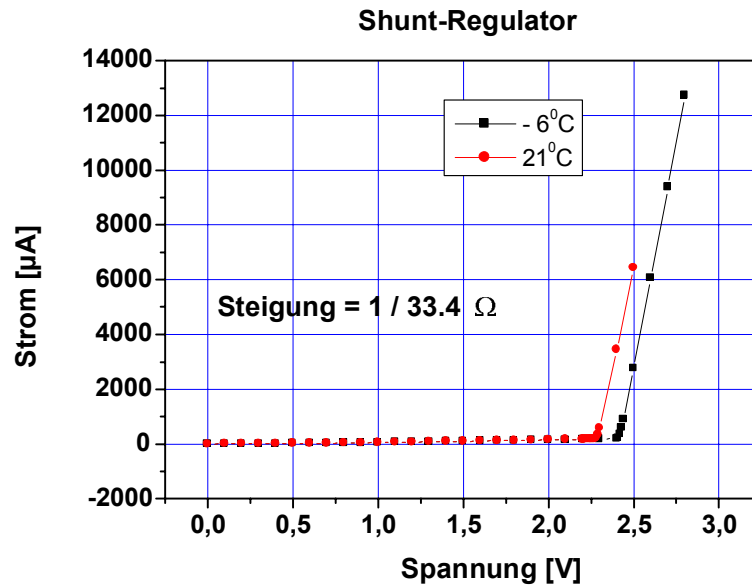


Abbildung 7.3: Gemessene Strom-Spannungs-Kennlinie des VDDD-Shunt-Regulators des FE-I1 für zwei unterschiedliche Temperaturen

werden können.

Der Nachfolger des FE-I1, der FE-I2 hat einen Fehler im Design, so dass er nur mit 1,6 V Versorgungsspannung betrieben werden kann. Da die Regulator auf den FE-Chips aber auf 2,0 V Versorgungsspannung ausgelegt sind, ist *Serial Powering* mit FE-I2-Chips nicht möglich.

Erst mit dem FE-I2.1-Chip können die Regulator ohne Modifikationen für *Serial Powering* verwendet werden. Auf dem FE-I2.1-Chip gibt es, wie auf allen FE-I-Versionen, insgesamt drei Shunt-Regulatoren, von denen einer für *Serial Powering* gedacht ist. Die anderen beiden Regulator sind als Überspannungsschutz für die digitale und analoge Versorgungsspannung vorgesehen. Der Aufbau der drei Regulator ist bis auf die Schwellenspannung identisch. Zusätzlich befinden sich auf dem FE-Chip zwei Linear-Regulator für die digitale und analoge Versorgungsspannung, die auf vier unterschiedliche Ausgangsspannungen eingestellt werden können.

7.3.2 Aufbau der Shunt-Regulatoren

Abbildung 7.4 links) zeigt die gemessene Strom-Spannungs-Kennlinie des FE-I2.1 Shunt-Reglers für die digitale Versorgungsspannung. Unterhalb der Schwellenspannung fließt ein Strom von einigen µA, der oberhalb der Schwellenspannung von 1,9 V linear bis auf 140 mA bei 2,5 V ansteigt. Der Innenwiderstand, der sich daraus berechnet, ist mit 4Ω etwa 8-mal kleiner als der Innenwiderstand der FE-I1-Regulatoren.

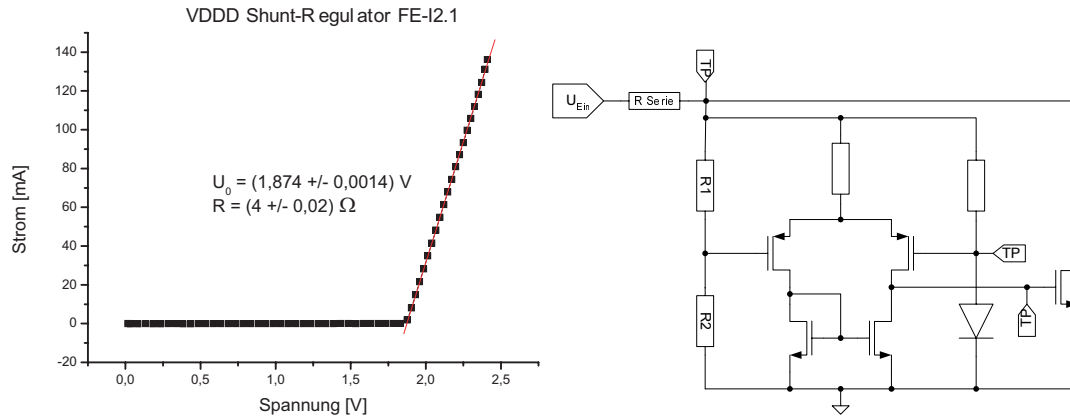


Abbildung 7.4: links) Gemessene Strom-Spannungs-Kennlinie des VDDD-Shunt-Reglers des FE-I2.1. rechts) Schematischer Aufbau eines Shunt-Regulators.

In Abbildung 7.4 rechts) ist der schematische Aufbau eines Shunt-Regulators dargestellt. Die Eingangsspannung wird über einen Spannungsteiler $R1$ und $R2$ an einen Differenzverstärker angeschlossen, dessen zweiter Eingang mit einer Spannungsreferenz verbunden ist. Die Spannungsreferenz wird über eine einfache Diodenschaltung realisiert. Ist die Eingangsspannung höher als die Referenzspannung, steigt die Ausgangsspannung des Differenzverstärkers und der daran angeschlossene Transistor verringert entsprechend seinen Widerstand. Liegt die Eingangsspannung unterhalb der Referenzspannung, ist der Transistor gesperrt. Der Strom, der durch die Schaltung fließt, wird durch einen Serienwiderstand begrenzt, der die Steigung der Kennlinie festlegt. Um die Funktionsweise der Schaltung im Detail überprüfen zu können, verfügt die Schaltung über drei Testpunkte (TP), die über Probenadeln kontaktiert werden können. Über einen der drei Testpunkte kann die Referenzspannung gemessen werden, an einen zweiten Testpunkt ist der Ausgang des Differenzverstärkers angeschlossen und der jeweils dritte Testpunkt erlaubt es, die Schaltung ohne den Eingangswiderstand zu vermessen.

Das auf dem FE-I2.1-Chip realisierte Layout der Shunt-Regulatoren ist in Abbildung 7.5 zu sehen. Links in der Abbildung sind die Anschlüsse der Testpunkte und der Eingang des Shunt-Regulators dargestellt. Daran schließt sich der Differenzverstärker mit den in rot erkennbaren Widerständen an. Dominiert wird das Layout durch den Transistor, der den Strom durch den Shunt-Regulator einstellt.

Wird der Shunt-Regulator mit einer Konstantstromquelle betrieben, stellt sich die Spannung über dem Regulator entsprechend der Kennlinie auf eine konstante Spannung ein. Die Stabilität der Spannung hängt von der Größe der Stromschwankungen und von der Steigung der Kennlinie ab. Da die 16 FE-Chips eines Moduls mit den 16 Shunt-Regulatoren parallel betrieben werden, entspricht der Strom, der durch die Shunt-Regulatoren fließt, genau der Differenz zwischen dem Stromverbrauch der FE-Chips und dem konstanten Strom der Stromquelle. Starke Variationen des Chip-Stroms führen somit zu Spannungsschwankungen auf der digitalen Versorgungsspannung. Verringert werden diese Schwankungen, wenn der Serien-Widerstand des Shunt-Regulators möglichst klein gewählt wird.

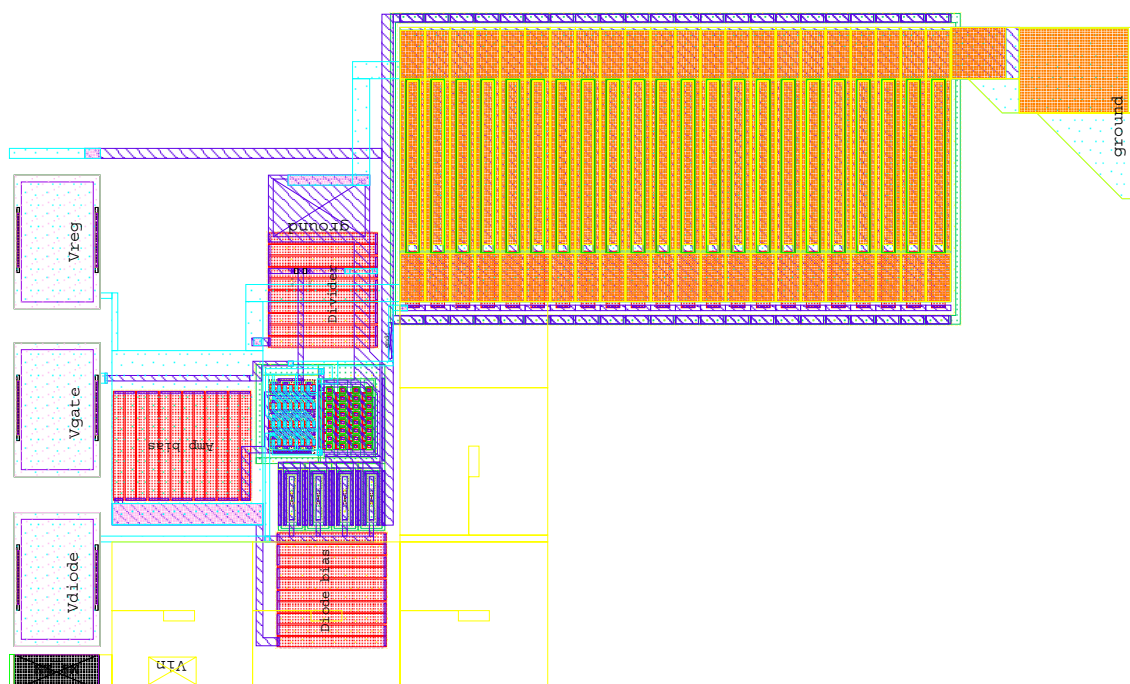


Abbildung 7.5: Layout des FE-I2.1 Shunt-Regulators

Die Kennlinie, die sich bei der Parallelschaltung der 16 Shunt-Regulatoren auf einem Modul ergibt, lässt sich aus den gemessenen Schwellenspannungen U_0 und den Serienwiderständen R berechnen:

Der Strom I_i , der durch einen einzelnen Regulator fließt, berechnet sich aus der geregelten Spannung U zu:

$$I_i = \begin{cases} \frac{U-U_i^0}{R_i} & : U > U_0 \\ 0 & : sonst \end{cases} \quad (7.1)$$

Der Strom I_{gesamt} , der durch alle Regulatoren fließt, ergibt sich aus der Summe der einzelnen Regulatorströme:

$$I_{gesamt} = \sum_i I_i = \sum_i \frac{U - U_i^0}{R_i} \quad (7.2)$$

Gibt man einen festen Strom I vor, dann lässt sich die geregelte Spannung U aus den gemessenen Schwellenspannungen und Serienwiderständen der einzelnen Regulatoren berechnen:

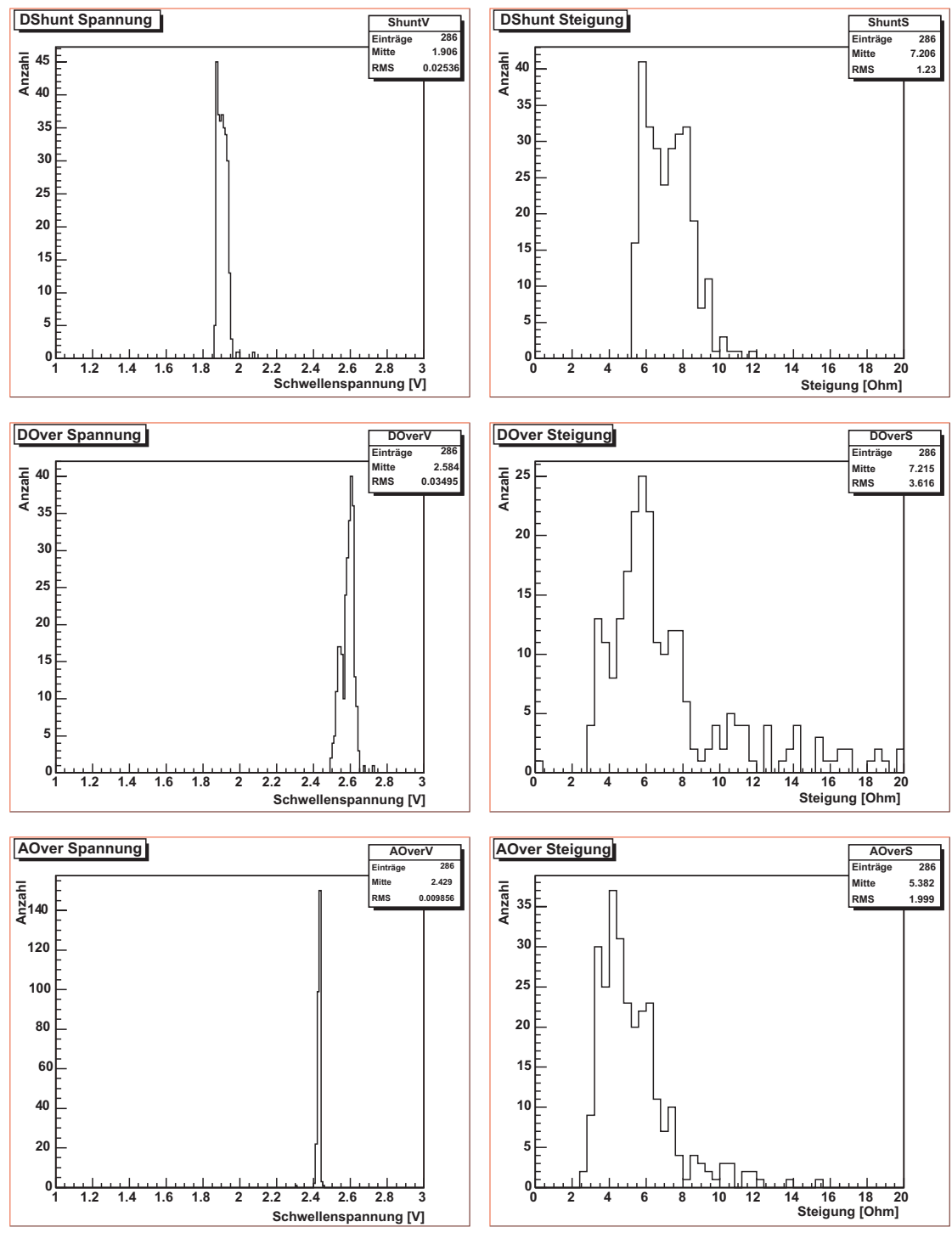


Abbildung 7.6: Schwellenspannung und Steigung aller drei Shunt-Regulatoren eines Chips für alle 286 Chips eines FE-I2.1-Wafers (GD0R07X)

$$\Rightarrow U = \frac{I + \sum_i \frac{U_i^0}{R_i}}{\sum_i \frac{1}{R_i}} \quad (7.3)$$

Setzt man U in Formel 7.1 wieder ein, erhält man den Strom, der durch einen einzelnen Shunt-Regulator fließt. Dieser ist abhängig von den Schwellenspannungen und den Widerständen sämtlicher anderer Shunt-Regulatoren. Insbesondere für den Regulator mit der niedrigsten Schwellenspannung und bei sehr kleinen Serien-Widerständen, kann dies zu einem sehr hohen Stromfluss bis hin zur Zerstörung dieses Regulators führen. Daher ist es wichtig, dass die Schwellenspannungen der parallel geschalteten Shunt-Regulatoren so wenig wie möglich streuen.

Abbildung 7.6 zeigt die gemessenen Schwellenspannungen und Serienwiderstände der drei Shunt-Regulatoren des FE-Chips für einen kompletten FE-I2.1-Wafer (GD0R07X). Der digitale Überspannungsschutz hat eine Schwellenspannung von 2,584 V mit einer Standardabweichung von 0,035 V, der analoge Überspannungsschutz eine Spannung von 2,429 V mit einer Standardabweichung von 0,010 V und der VDDD-Shunt-Regulator eine Spannung von 1,902 V mit einer Standardabweichung von 0,025 V. Die gemessenen Serienwiderstände weisen starke Schwankungen auf, die durch die zur Messung verwendete FE-Probekarte verursacht werden. Diese kann aus technischen Gründen lediglich eine Nadel pro Kontaktpad einsetzen. Dadurch addieren sich zu dem Serienwiderstand des Regulators der Widerstand der Probenadel und der sich ändernde Kontaktwiderstand zwischen Nadel und Wafer, so dass der tatsächliche Widerstand der Schaltung systematisch kleiner als der gemessene Widerstand ist. Auf die Messungen der Schwellenspannung hat dies nur einen geringen Einfluss, da die Ströme in der Nähe der Schwellenspannung sehr klein sind. Um eine Abschätzung des Widerstandes zu erhalten, wurde die Messung an zehn Chips mit zwei zusätzlichen Einzelnadeln wiederholt, die eine 4-Punkt-Messung des Widerstandes ermöglichen.

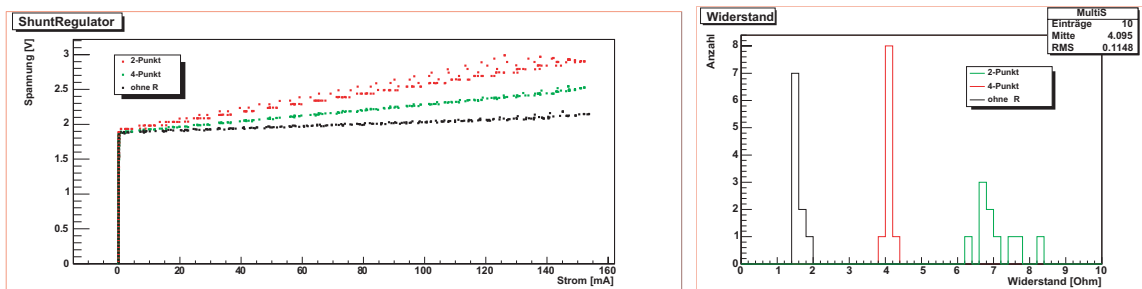


Abbildung 7.7: Spannungs-Strom-Kennlinie (links) und daraus berechneter Widerstand (rechts) von 10 DShunt-Regulatoren gemessen mit der Probekarte (2-Punkt), zwei zusätzlichen Nadeln (4-Punkt) und ohne den Serienwiderstand (ohne R) gemessen an einem speziellen Testpunkt.

Abbildung 7.7 zeigt die Spannungs-Strom-Kennlinie (links) und die daraus berechnete Steigung der Geraden (rechts) der zehn gemessenen FE-Chips für die 2-Punkt-Messung

in schwarz, die 4-Punkt-Messung in grün und die Messung des Shunt-Regulators ohne den Serienwiderstand an einem Testpunkt in rot. Zu erkennen ist, dass die Schwellenspannung bei allen drei Meßarten annähernd gleich ist, aber die Widerstände sich stark unterscheiden. Die 2-Punkt-Messung liefert einen Widerstand von $7\ \Omega$ mit einer Standardabweichung von $0,6\ \Omega$ im Gegensatz zur 4-Punkt-Messung, die einen Widerstand von $4\ \Omega$ mit einer Standardabweichung von $0,12\ \Omega$ liefert. Von den gemessenen $4\ \Omega$ entfallen $2,4\ \Omega$ auf den Serienwiderstand und $1,6\ \Omega$ auf den Innenwiderstand der Shunt-Schaltung. Der Kontaktwiderstand berechnet sich aus der Differenz der 2-Punkt-Messung und 4-Punkt-Messung zu $3\ \Omega$ mit einer Standardabweichung von $0,62\ \Omega$.

Die gemessenen Schwellenspannungen der Shunt-Regulatoren liegen mit $1,9\ \text{V}$, $2,4\ \text{V}$ und $2,6\ \text{V}$ etwas niedriger als die erwarteten Werte von $2,0\ \text{V}$, $2,6\ \text{V}$ und $2,8\ \text{V}$. Dieser Unterschied verschwindet, wenn man die Regulatoren bei der Betriebstemperatur des Pixel-detektors von $-6^\circ\ \text{C}$ betreibt. Dadurch steigt die Referenzspannung des Regulators und die Schwellenspannung wird entsprechend angehoben. Die Standardabweichung aller drei Shunt-Regulatoren liegt unter $0,035\ \text{V}$. Dies ist ausreichend, um 16 der Regulatoren parallel zu betreiben, ohne dass der Stromfluss durch einen Regulator zu groß wird. Die Übereinstimmung der Schwellenspannungen auf einem Modul lässt sich noch erhöhen, wenn man FE-Chips mit ähnlichen Schwellenspannungen für ein Modul selektiert. Durch die gute Übereinstimmung der Schwellenspannungen ist der Widerstand der Schaltung mit $4\ \Omega$ etwas größer als benötigt. Daher wurde er im FE-I3-Design auf $2\ \Omega$ geändert, um die Spannungsstabilität zu erhöhen.

7.3.3 Linear-Regulatoren

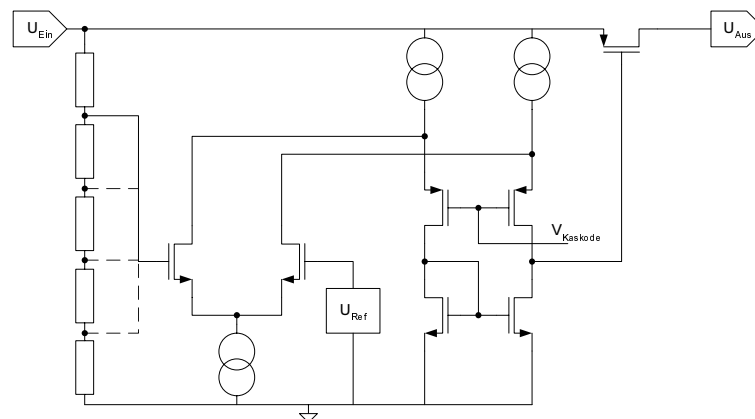


Abbildung 7.8: Vereinfachte Darstellung des Aufbaus des Linear-Regulators

Der Linear-Regulator ist komplizierter aufgebaut als der im vorherigen Kapitel beschriebene Shunt-Regulator (siehe Abbildung 7.8). Das wichtigste Element des Linear-Regulators ist ein kaskodierter Differenzverstärker, der über einen Spannungsteiler an die Eingangsspannung angeschlossen ist. Der zweite Eingang des Differenzverstärkers ist mit einer

Spannungsreferenz verbunden. Der Ausgang des Differenzverstärkers regelt einen p-MOS-Transistor, der den Spannungsabfall zwischen Eingangs- und Ausgangsspannung festlegt. Die unterschiedlichen Ausgangsspannungen des Linear-Regulators können über die Einstellung des Spannungsteilers ausgewählt werden. Das Layout des Linear-Regulators ist in Abbildung 7.9 dargestellt.

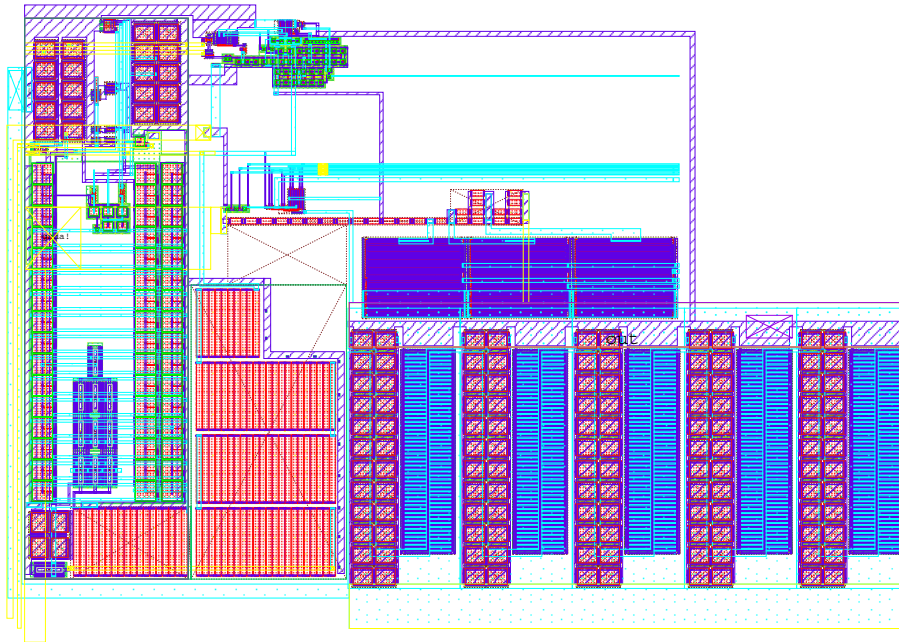


Abbildung 7.9: Layout des FE-I2.1-Linear-Regulators

Die beiden Linear-Regulatoren sind auf unterschiedliche Wertebereiche eingestellt. Der analoge Linear-Regulator lässt sich in vier Schritten zwischen 1,5 V und 1,8 V einstellen. Der digitale Linear-Regulator sollte einen Bereich von 1,8 V bis 2,4 V umfassen, ist aber in der Version 2.1 des FE-Chips auf 1,4 V, 1,6 V, 1,8 V und 2,0 V geändert worden. Diese Modifikation wurde aus Sicherheitsgründen vorgenommen, falls der FE-I2.1-Chip genau wie der FE-I2 nur mit digitalen Spannungen unter 1,6 V betrieben werden könnte. Da dies nicht der Fall ist und der FE-I2.1-Chip bis zu Spannungen von 2,8 V problemlos funktioniert, sind diese Änderung im FE-I3-Design wieder zurück genommen worden.

Abbildung 7.10 zeigt die vier Ausgangsspannungen der beiden Regulatoren aufgetragen gegen die Eingangsspannung. Der Startpunkt der schwarzen Geraden zeigt den Punkt an, ab dem die Differenz zweier aufeinanderfolgender Ausgangsspannungen weniger als 0,02 V beträgt. Ab dieser Spannung ist die Ausgangsspannung unabhängig von der Eingangsspannung. Damit ist dies die minimale Spannung, mit der der Linear-Regulator betrieben werden muss, um eine stabile Ausgangsspannung zu liefern.

Die histogrammierten Ausgangsspannungen aller Chips auf einem Wafer zeigt Abbildung 7.11, links für den Analog-Regler, rechts für den Digital-Regler. Die daraus ermittelten Ausgangsspannungen und die notwendigen Eingangsspannungen sind in Tabelle 7.2 zu-

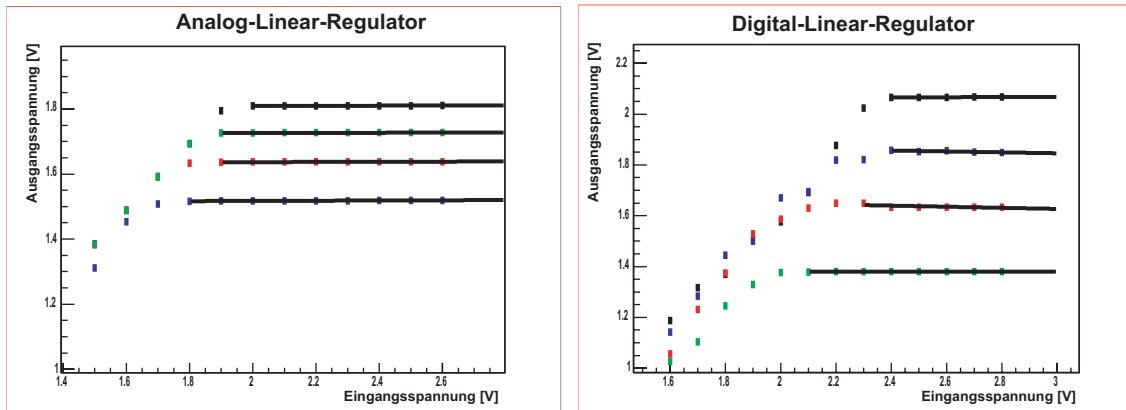


Abbildung 7.10: Gemessene Abhängigkeit der Ausgangsspannung der beiden Linear-Regulatoren eines FE-Chips (GD0R07X) gegen die Eingangsspannung für alle vier Einstellmöglichkeiten der Regulatoren

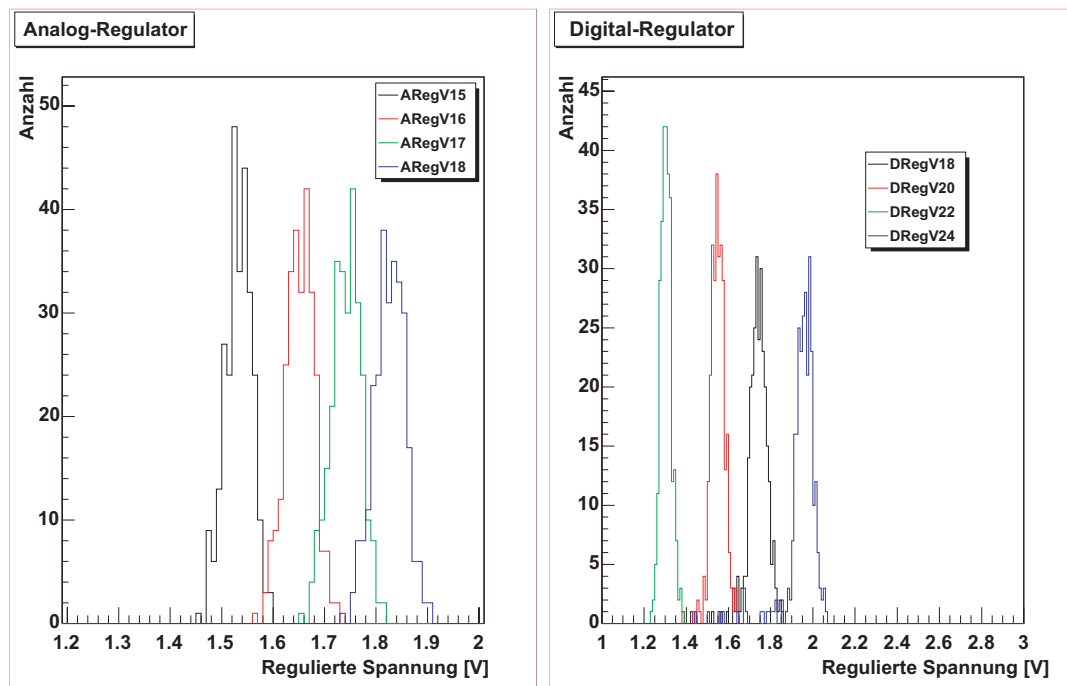


Abbildung 7.11: Gemessene Ausgangsspannungen der beiden Linear-Regulatoren des FEI-2.1-Chips in den vier Einstellungen für alle 286 Chips eines Wafers (GD0R07X)

sammengefasst. Als Fehler ist in der Tabelle jeweils die Standardabweichung der Messergebnisse angegeben.

Einstellung	Ausgangssp. [V]	min. Eingangssp. [V]
Analog-Linear-Regulator		
1,5 V	$1,533 \pm 0,026$	$1,8 \pm 0,05$
1,6 V	$1,652 \pm 0,028$	$1,9 \pm 0,05$
1,7 V	$1,741 \pm 0,029$	$1,95 \pm 0,05$
1,8 V	$1,826 \pm 0,03$	$2,0 \pm 0,05$
Digital-Linear-Regulator		
1,8 V	$1,744 \pm 0,036$	$2,4 \pm 0,16$
1,6 V	$1,551 \pm 0,028$	$2,2 \pm 0,12$
1,4 V	$1,303 \pm 0,024$	$2,1 \pm 0,12$
2,0 V	$1,964 \pm 0,035$	$2,4 \pm 0,13$

Tabelle 7.2: Gemessene Ausgangsspannung und die dafür notwendige Eingangsspannung der beiden Linear-Regulatoren für 286 Chips eines Wafers

Die Ausgangsspannungen der Regulatoren stimmen gut mit den erwarteten Spannungen überein. Die Standardabweichung liegt für den Analog-Regulator unter 30 mV, für den Digital-Regulator unter 35 mV. Die benötigte Versorgungsspannung beträgt für den Analog-Regulator 270 mV bis 180 mV oberhalb der Ausgangsspannung, so dass selbst die höchste Ausgangsspannung von 1,8 V noch mit einer Versorgungsspannung von 2,0 V generiert werden kann. Die minimale Versorgungsspannung des Digital-Regulators ist mit 800 mV bis 340 mV weitaus höher über der Ausgangsspannung, als dies für den Analog-Regulator der Fall ist. Trotzdem ist die maximal benötigte Spannung von 2,4 V noch unterhalb der Schwellenspannung des höchsten Shunt-Regulators, so dass eine konstante Stromversorgung eines Moduls mit je zwei Linear-Regulatoren pro FE-Chip möglich ist.

7.4 AC-Kopplung

Die Kommunikation des Moduls mit dem Opto-Board erfolgt über die beiden Eingangsleitungen DI und XCK und die beiden Ausgangsleitungen DO und DO2. Als Signalstandard wird ein abgewandeltes LVDS-Signal verwendet, das mit den niedrigeren Versorgungsspannungen der FE-Chips arbeitet. Verwendet man für *Serial Powering* das gleiche Opto-Board, wie es derzeit im Pixeldetektor eingesetzt werden soll, dann unterscheidet sich das DC-Potenzial auf dem Board von dem der Module, die angeschlossen werden sollen. Daher ist es notwendig, die Signale AC zu koppeln.

Die dafür verwendete Schaltung zeigt Abbildung 7.12. Das Stromsignal des LVDS-Treibers wird vor den beiden Kapazitäten über einen Terminierungs-Widerstand abgeschlossen. Die beiden Kapazitäten sind an einen LVDS-Buffer angeschlossen, dessen Ausgänge über zwei 20-kOhm-Widerstände an den Eingang rückgekoppelt werden. Die Ausgänge des Buffers

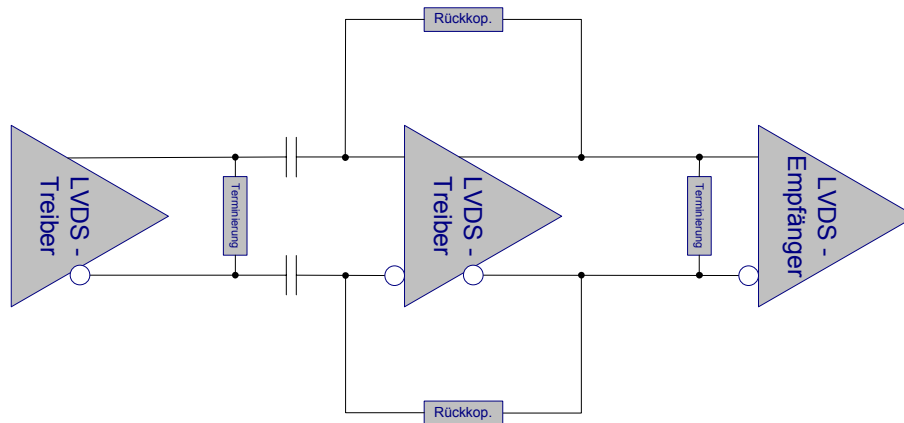


Abbildung 7.12: Schematische Darstellung der AC-Kopplung eines LVDS-Signals

sind weiterhin an den eigentlichen LVDS-Empfänger angeschlossen, vor dem sich wiederum ein Terminierungs-Widerstand befindet. Die Verwendung des LVDS-Buffers ist notwendig, um das Potenzial der Kapazitäten zu stabilisieren, falls längere Zeit keine Signale auf der Leitung übertragen werden.

In diesem Schema ist die Festlegung des Anfangszustandes zwischen dem LVDS-Buffer und dem Ausgang des LVDS-Treibers nicht enthalten. Beide müssen den gleichen logischen Zustand einnehmen, andernfalls funktioniert die Datenübertragung zwischen Buffer und Treiber nicht. Mögliche Lösungen dieses Problems werden noch untersucht und sind noch nicht auf der Karte realisiert, so dass der Anfangszustand der Buffer noch manuell eingestellt werden muss.

Die Schaltung wurde auf einer PCB-Platine realisiert, die zwischen Modul und Flex-Readout-Karte bzw. zwischen Single-Chip und TPCC geschaltet werden kann. Nach der Einstellung des Anfangszustandes der Karte funktionierte sie wie erwartet und eine Datenübertragung zwischen LVDS-Signalen mit unterschiedlichem DC-Potenzial ist möglich.

7.5 Betrieb eines Moduls

Um ein FE-I2.1/I3-Modul mit einem konstanten Strom zu betreiben, sind zwei unterschiedliche Verwendungen der fünf Spannungs-Regulatoren des FE-Chips möglich. Abbildung 7.13 zeigt die beiden untersuchten Konfigurationen. Im oberen Schema sind alle VDDD-Shunt-Regulatoren (DShunt) parallel mit der VDDD-Leitung des Flexes verbunden. Die Shunt-Regulatoren regeln die Spannung auf 2.0 V. Die VDDD-Kontakte sowie die Eingänge der analogen Linear-Regulatoren aller 16 FE-Chips eines Moduls sind mit der VDDD-Leitung verbunden. Zusätzlich wird mit der VDDD-Spannung auch der MCC versorgt. Die analoge Versorgungsspannung der FE-Chips wird aus VDDD mit Hilfe der analogen Linear-Regler erzeugt. Dabei versorgt jeweils ein Regler einen FE-Chip.

Im zweiten Schema (Abbildung 7.13 unten) wird anstelle des VDDD-Shunt-Regulators der digitale Überspannungsschutz (DOVer) verwendet. Dadurch steigt die Versorgungsspannung von 2,0 V auf 2,6 V an. Diese 2,6 V versorgen sowohl den digitalen als auch den analogen Linear-Regulator eines jeden FE-Chips. Der MCC kann nicht direkt an diese Spannung angeschlossen werden, da 2,6 V zu hoch für einen stabilen Betrieb des MCCs sind. Um dieses Problem zu umgehen gibt es mehrere Möglichkeiten:

- Man kann den MCC separat durch ein externes, erdfreies Spannungsnetzteil versorgen, unabhängig von den FE-Chips. Technisch gesehen ist dies zwar die einfachste Möglichkeit, hebt allerdings einen Teil der Vorteile von *Serial Powering* wieder auf, da zusätzliche Kabel und Netzteile benötigt werden.
- Man kann den Ausgang des digitalen Linear-Regulators eines FE-Chips mit dem MCC verbinden, um so den MCC zu betreiben. Der Nachteil dieses Vorgehens besteht darin, dass ein einzelner Regulator sowohl einen FE-Chip als auch den MCC versorgen muss, mit dem Risiko, dass bei einem Fehler in dieser Verbindung das gesamte Modul ausfällt.
- Man kann einen der beiden verbliebenen Shunt-Regulatoren auf den FE-Chips parallel über einen Widerstand an die Versorgungsspannung anschließen, um so eine etwas niedrigere Spannung zu erzeugen, die den MCC versorgt. Dies erfordert allerdings Änderungen am Flex, die aus Zeitgründen nicht möglich waren.
- Die eleganteste Lösung dieses Problems besteht in einem eigenen Linear-Regulator im MCC, der an die Versorgungsspannung der FE-Chips angeschlossen wird und unabhängig von dieser die Spannung des MCCs regelt. Dazu müsste aber ein neuer MCC entworfen und produziert werden. Auch diese Lösung ist aus Kosten- und Zeitgründen nicht möglich.

Für die nachfolgenden Tests fiel die Entscheidung zu Gunsten der einfachsten Lösung (externe Spannungsquelle) aus, da diese Lösung zum einen die Untersuchung des Moduls ermöglicht, ohne auf die spezifischen Probleme des MCCs Rücksicht nehmen zu müssen, und zum anderen technisch am schnellsten zu realisieren war.

Die Vorteile der Schaltung mit nur einem Linear-Regulator ist die niedrigere maximale Spannung auf dem Modul sowie die einfache Integration des MCCs in dieses Modell. Als Nachteil kann sich die feste Einstellung der Schwellenspannung der Shunt-Regulatoren erweisen, die bereits beim Design des FE-Chips festgelegt werden muss.

Für das zweite Konzept mit zwei Linear-Regulatoren pro FE-Chip spricht die höhere Flexibilität der Versorgungsspannungen. Die Linear-Regulatoren können auf vier unterschiedliche Spannungen eingestellt werden und sich sogar von Chip zu Chip unterscheiden. Auch hinsichtlich des Rauschens könnte diese Schaltung Vorteile aufweisen, da die FE-Chips stärker voneinander isoliert sind und damit weniger von der Aktivität der anderen FE-Chips beeinflusst werden. Nachteilig sind sicherlich die höhere benötigte Leistung dieses

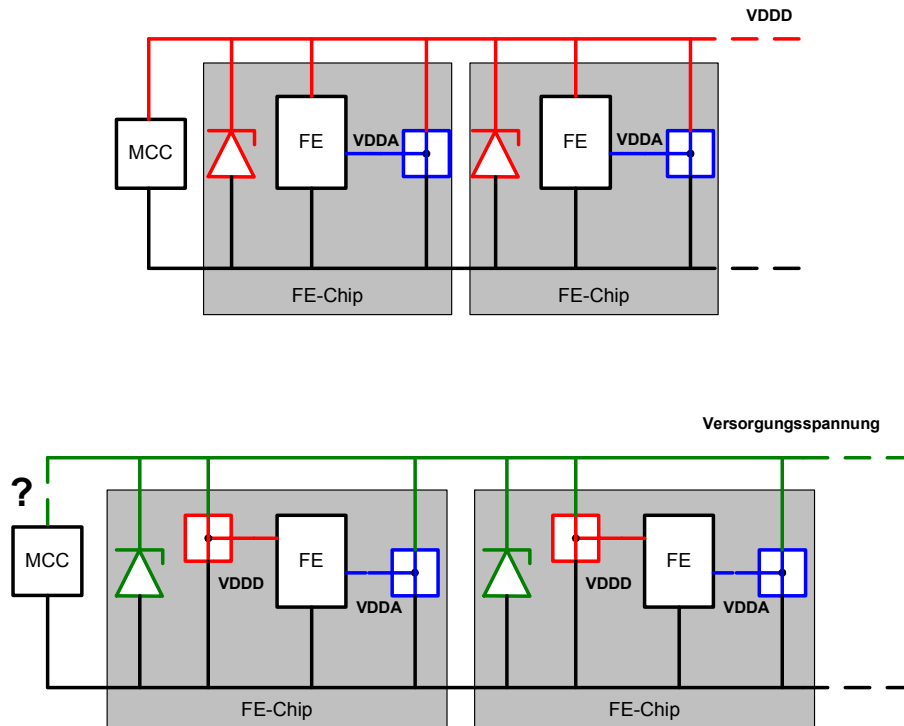


Abbildung 7.13: Schema der beiden untersuchten Varianten zum Betrieb eines Moduls mit einer Konstantstromquelle. Oben) Standardschema mit einem Shunt-Regulator pro FE für die digitale Versorgungsspannung und einem Linear-Regulator für die analoge Versorgungsspannung. Unten) Ein Shunt-Regulator pro FE für eine zusätzliche Versorgungsspannung und zwei Linear-Regulatoren für die beiden Versorgungsspannungen.

Moduls durch die höhere Versorgungsspannung und die noch unvollständige Integration des MCCs.

Um die Auswirkungen der unterschiedlichen Arten der Spannungsversorgung auf die Eigenschaften eines Moduls zu testen, wurde an einem Modul (BnMod33) nacheinander alle unterschiedlichen Spannungsversorgungen realisiert. Zunächst wurde als Referenzmessung das Modul ohne eigene Regulatoren mit jeweils einer konstanten Spannungsquelle für die beiden Versorgungsspannungen betrieben. Nach Abschluss der Schwellen- und *Timewalk*-Messung sowie des Übersprechens zwischen den Pixeln, wurden die entsprechenden Regulatoren für die beiden unterschiedlichen Konzepte für *Serial Powering* angeschlossen und die gleichen Messungen durchgeführt. Die Ergebnisse der Schwellenmessungen sind in Abbildung 7.14 für die beiden Konzepte dargestellt. Die beiden oberen Diagramme stellen die Ergebnisse mit zwei Linear-Regulatoren pro FE-Chip dar, die unteren Diagramme die Ergebnisse mit nur einem Linear-Regulator pro FE-Chip.

Aus den Referenzmessungen ergibt sich eine mittlere Schwelle des Moduls von 3.175 e^- mit einer Schwellendispersion von 48 e^- . Das Rauschen des Moduls liegt bei 158 e^- für alle Pixel und zwischen 170 e^- und 250 e^- für die speziellen Pixel.

7 Serial Powering

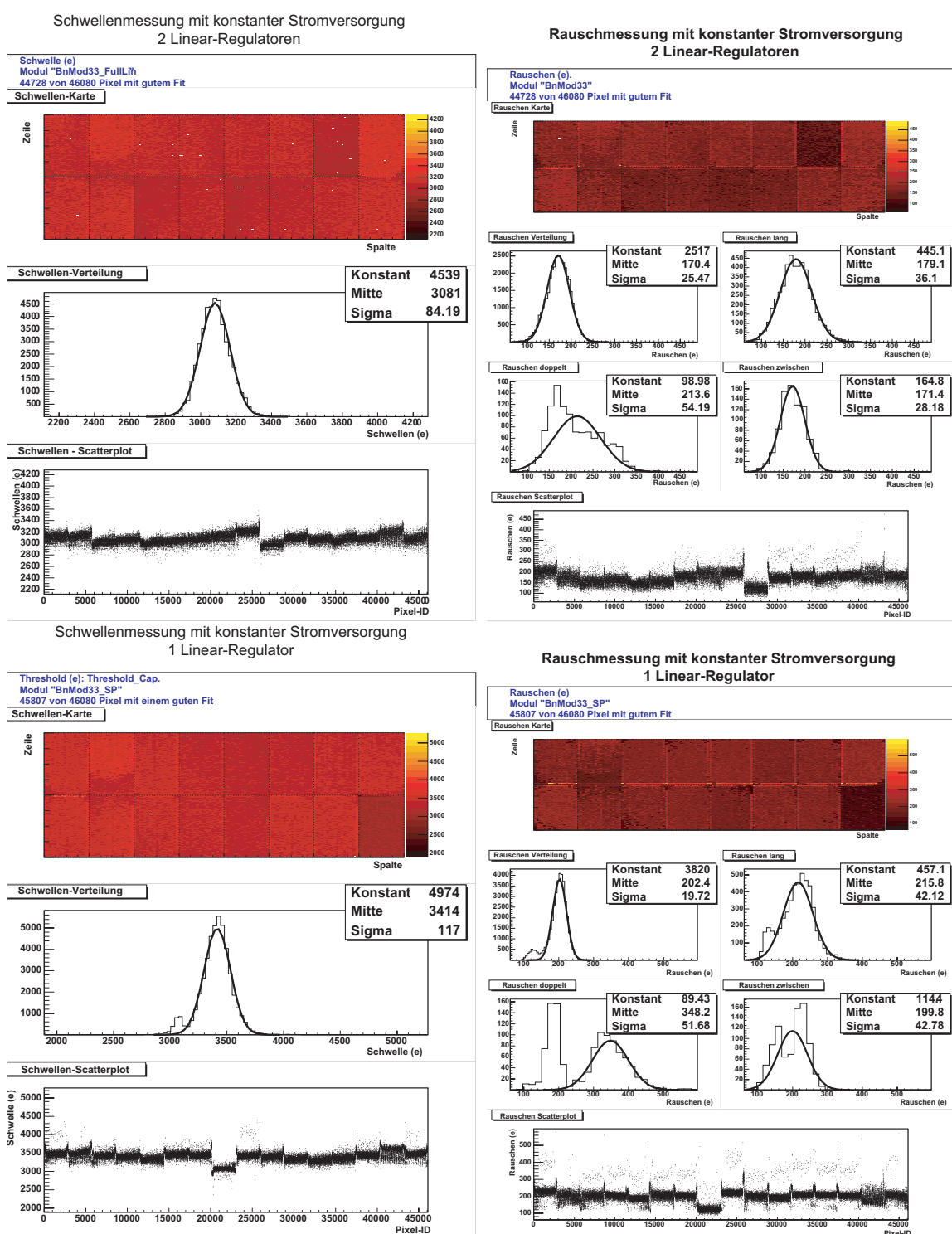


Abbildung 7.14: Vergleich der unterschiedlichen Konzepte zur Versorgung eines Moduls (s. Tabelle 7.3). Oben) Versorgung mit konstantem Strom und zwei Linear-Regulatoren pro Chip. Unten) Versorgung mit konstantem Strom und einem Linear-Regulator pro Chip.

Im Vergleich dazu steigen die Schwellendispersion und das Rauschen trotz gleicher Einstellungen für die beiden anderen Konfigurationen deutlich an. Für die Messungen mit zwei Linear-Regulatoren erhöht sich die Dispersion auf 84 e^- und das Rauschen ändert sich auf 170 e^- . Für einen Linear-Regulator steigt die Dispersion auf 117 e^- und das Rauschen auf 202 e^- . Die Ursache für den Anstieg dieser Werte in den beiden Konzepten mit konstanter Stromversorgung liegt in den fehlenden Filterkapazitäten, die normalerweise mit den analogen und digitalen Versorgungseingängen der FE-Chips verbunden sind. Diese können nicht mit den Ausgängen der Linear-Regulatoren verbunden werden, da ansonsten die Regulatoren alle untereinander über das Flex kurzgeschlossen wären. Ohne größere Modifikationen am Flex ist es lediglich möglich, einen FE-Chip an die Endkoppelkapazitäten anzuschließen. Dies ist für die zufällig ausgewählten Chips Nummer 7 bei einem Linear-Regulator und Nummer 9 bei zwei Linear-Regulatoren durchgeführt worden. Sowohl im 2-D-Farbdigramm als auch im Scatterplot heben sich die beiden Chips durch ihre geringere Schwellendispersion als auch durch ihr niedrigeres Rauschen von den übrigen Chips ab. Für beide FE-Chips liegt die Schwelle bei etwa 3.000 e^- mit einer Dispersion von 48 e^- und einem Rauschen von lediglich 123 e^- . Damit unterscheiden sich die Werte für Schwelle und Schwellendispersion nicht von der Referenzmessung. Das Rauschen der beiden Chips liegt etwa 30 e^- unterhalb der Referenzmessung. Dies liegt daran, dass die beiden Chips jeweils alleine mit den gesamten Kapazitäten des Flexes verbunden sind und nicht, wie bei der Messung mit konstanter Versorgungsspannung, alle Chips mit den Kapazitäten verbunden sind.

	Schwelle [e^-]	Disp. [e^-]	Rauschen [e^-]	Overdrive [e^-]	Überspr. ^a [%]
konst. Spannung	3175	48	159	1300	3,1
2-Linear-Reg.	3081	83	170	989	3,0
2-Lin - Chip 9	2980	49	123	987	2,5
1-Linear-Reg.	3414	117	202	871	3,15
1-Lin - Chip 7	3067	45	123	886	4

^azwischen den langen Pixeln

Tabelle 7.3: Vergleich der Messergebnisse der Referenzmessung mit konstanter Versorgungsspannung und den beiden Varianten mit konstanter Stromversorgung

Die Ergebnisse dieser und der übrigen Messungen sind in Tabelle 7.3 zusammengefasst. Der *Timewalk*, in der Tabelle als *Overdrive* über der Schwelle angegeben, verbessert sich durch den Einsatz der Regulatoren von 1.300 e^- auf 989 e^- für zwei Linear-Regulatoren und auf 871 e^- für einen Linear-Regulator. Das Übersprechen zwischen den langen Pixeln ändert sich nicht mit dem eingesetzten Versorgungskonzept. Damit erfüllen die beiden unterschiedlichen Konzepte mit konstanter Stromversorgung trotz ihrer höheren Schwellendispersion und des höheren Rauschens die Anforderungen für den Einsatz im ATLAS-Pixeldetektor.

Um den Einfluss der Filterkapazitäten auf das Rauschen des Moduls weiter zu untersuchen wurde an einem zweiten Modul (BnMod34) die Leitung auf dem Flex durchtrennt, die

VDDA mit den Endkoppelkapazitäten verbindet. Dadurch ist es möglich, alle analogen Linear-Regulatoren an Kapazitäten über Wire-Bonds anzuschließen, ohne dass sie über die VDDA-Leitung miteinander verbunden sind. Die Ausnahme bilden zwei FE-Chips am Rand des Moduls, die über keine eigenen Kapazitäten auf der VDDA-Leitung verfügen, und drei FE-Chips unter dem *Pig-Tail*, für die die Modifikation zu riskant war. Insgesamt sind somit 11 der 16 FE-Chips an jeweils eine 100-nF-Kapazität am Spannungsausgang des analogen Linear-Regulators angeschlossen. Die Auswirkungen dieser Modifikation auf das Rauschen und auf die Schwellen der Chips zeigt Abbildung 7.15. Deutlich heben sich die fünf FE-Chips ohne Kapazitäten durch ihre höheren Schwellen und höheres Rauschen von den restlichen FE-Chips ab. Bei den restlichen Chips verringert sich die Schwelle auf 3.180 e^- , die Dispersion auf 73 e^- und das Rauschen von 200 e^- auf im Mittel 163 e^- , was etwa 6 % über dem mittleren Rauschen der Referenzmessung von 154 e^- liegt.

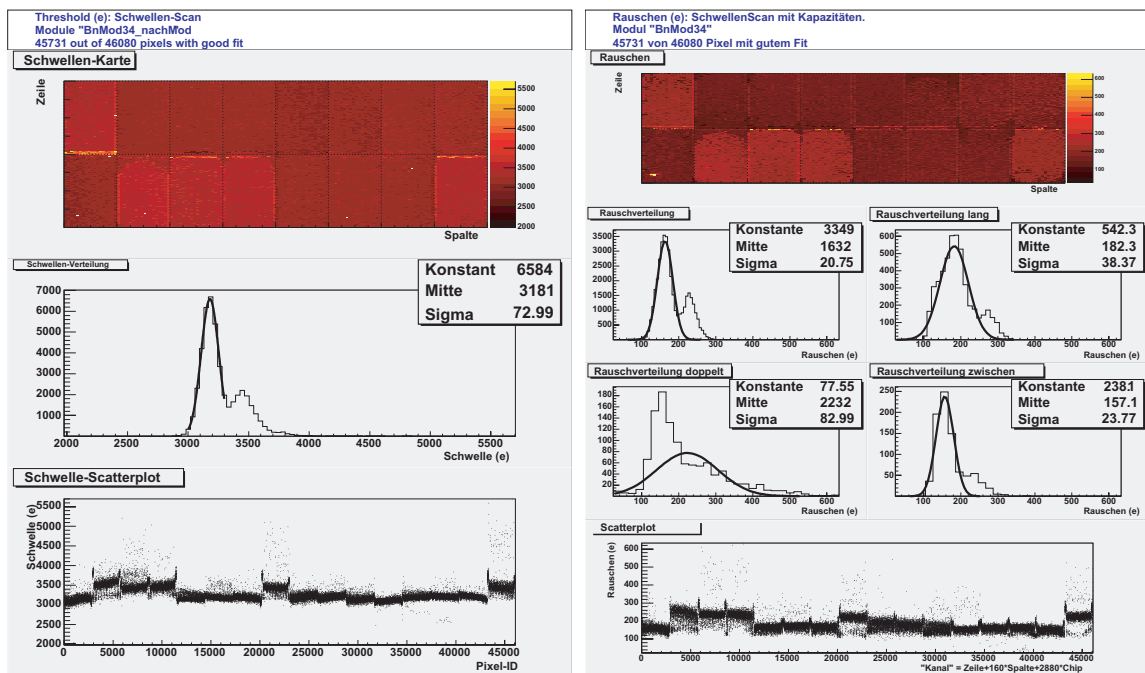


Abbildung 7.15: Schwelle (links) und Rauschmessung (rechts) des Moduls BnMod34 mit konstantem Strom, nachdem 11 der 16 FE-Chips mit individuellen Endkoppelkapazitäten von 100 nF verbunden worden sind.

Damit zeigt sich, dass der Hauptgrund für die Zunahme des Rauschens und der Schwellendispersion nicht an der Art der Spannungs- bzw. Stromzuführung liegt, sondern in der Filterung der Versorgungsspannungen auf dem Flex. Mit dem Einsatz der Filterkapazitäten liegen die Unterschiede zwischen beiden Konzepten bei wenigen Prozent.

7.6 Multi-Modul-Betrieb

Die Vorteile von *Serial Powering* liegen in der Verbindung von mehreren Modulen zu einer Versorgungskette. Damit einher gehen aber auch die größten Risiken, da nicht ausgeschlossen werden kann, dass sich die Module gegenseitig so stark beeinflussen, dass ein Betrieb nicht möglich ist. Um die gegenseitige Beeinflussung mehrerer Module zu testen, wird nach dem erfolgreichen Betrieb eines Moduls mit den eingebauten Reglern der Messaufbau auf ein System mit mehreren Modulen erweitert.

Für diese Messungen standen vier FE-I1-Module sowie zwei FE-I2.1-Module zur Verfügung. Abbildung 7.16 zeigt den verwendeten Aufbau. Die sechs Module wurden über jeweils eine *Flex Readout Card* und ein Type-0-Kabel in Reihe an eine Stromquelle mit 3 A Konstantstrom angeschlossen. Die beiden FE-I2.1-Module befinden sich dabei in der Mitte der Kette. Ein Keithley-2410-Sourcemeeter lieferte die Depletionsspannung von -150 V, die parallel an die vier mittleren Module angelegt wurde.

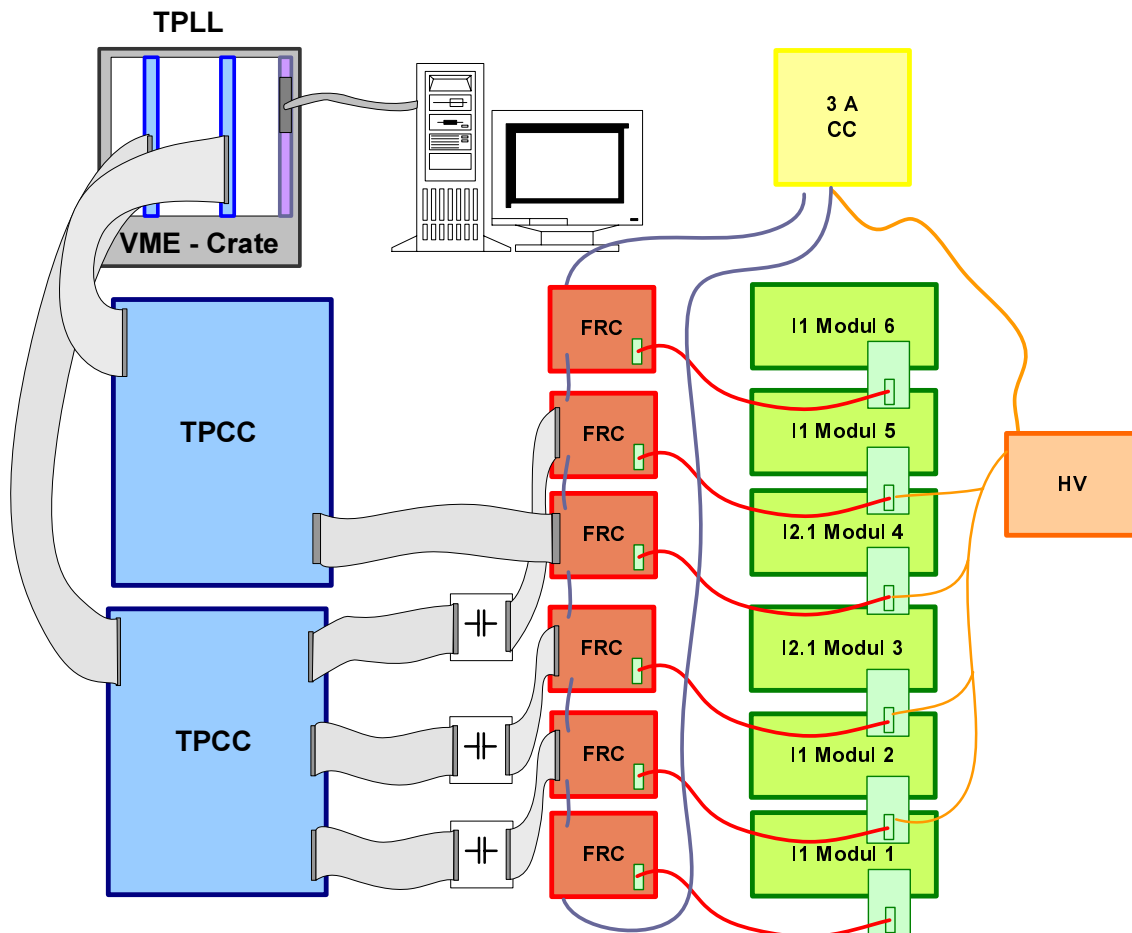


Abbildung 7.16: Messaufbau zum Betrieb einer Kette aus 6 Modulen mit konstantem Versorgungsstrom

7 Serial Powering

Zur Ansteuerung der Module wurden zwei TPLL/TPCC-Aufbauten verwendet, die mit synchronen 40 MHz getaktet wurden. Die beiden Systeme wurden durch einen PC betrieben. Modul vier in der Kette (BnMod 33) wurde ohne AC-Kopplung mit der einen TPCC verbunden und definiert somit das Massepotenzial der gesamten Kette. Modul fünf, drei (BnMod 34) und zwei waren über AC-Koppler an die zweite TPCC angeschlossen. Auf Grund eines Fehlers auf einer der AC-Koppler war allerdings Modul zwei nicht mit dem Systemtakt verbunden.

Die Module eins und sechs fungierten als zusätzliche Last, um einem halben Stave aus sechs Modulen so nah wie möglich zu kommen. Durch diesen Aufbau ist es möglich, die Module fünf, vier und drei parallel zu betreiben und die Daten von den Modulen vier und drei parallel auszulesen. Zusätzlich wurde über ein Oszilloskop kontrolliert, ob Modul fünf Daten liefert, ohne diese aber zu analysieren. Ein gemeinsames Kühlsystem gewährleistete, dass die Temperatur der Module 30°C nicht überstieg.

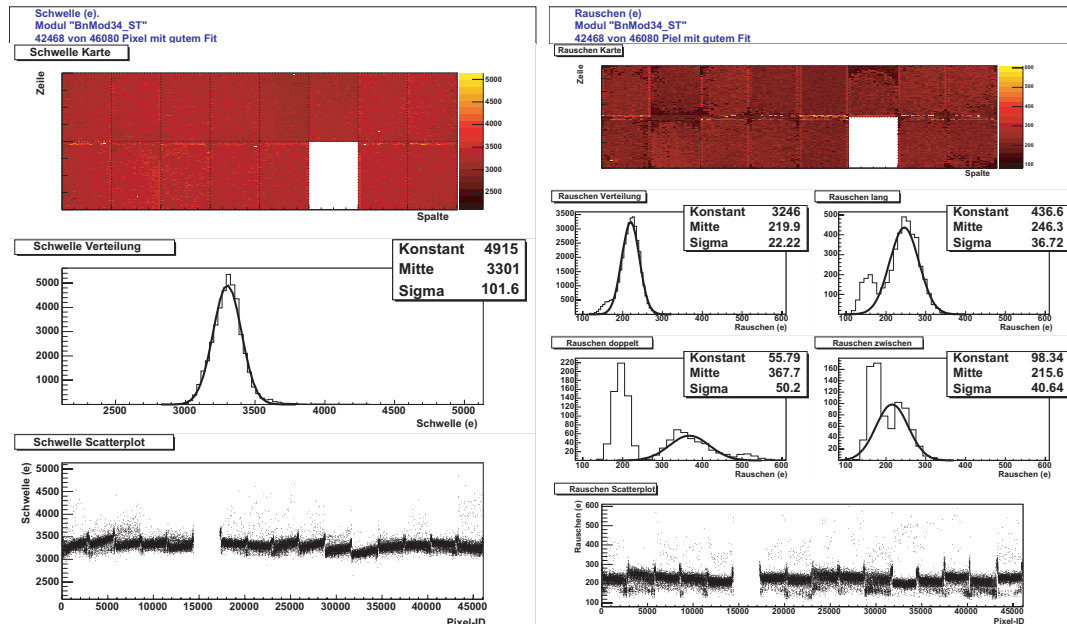


Abbildung 7.17: Schwellenverteilung und Rauschen von Modul BnMod34 während des seriellen Betriebs mit fünf weiteren Modulen in einer Kette

Die Ergebnisse dieses Versuchs sind in der Abbildung 7.17 für Modul BnMod34 und 7.18 für Modul BnMod33 dargestellt. BnMod34 weist eine Schwelle von 3.300 e⁻ und eine Dispersion von 100 e⁻ auf, was vergleichbar ist mit den Ergebnissen, die man erhält, wenn man das Modul alleine mit konstantem Strom betreibt. Das Rauschen beträgt 220 e⁻, was 20 e⁻ über dem alleinigen Betrieb liegt. Verglichen mit den Messungen mit konstanter Versorgungsspannung liegt die Dispersion 50 e⁻ und das Rauschen 65 e⁻ höher. Chip Nummer fünf funktionierte nicht auf Grund eines defekten *Wire-Bonds*. Alle Messungen an Modul 34 sind gemacht worden, bevor die im vorigen Kapitel beschriebene Modifikation des Flexes durchgeführt wurde, um die Endkoppelkapazitäten mit den Reglern zu verbinden.

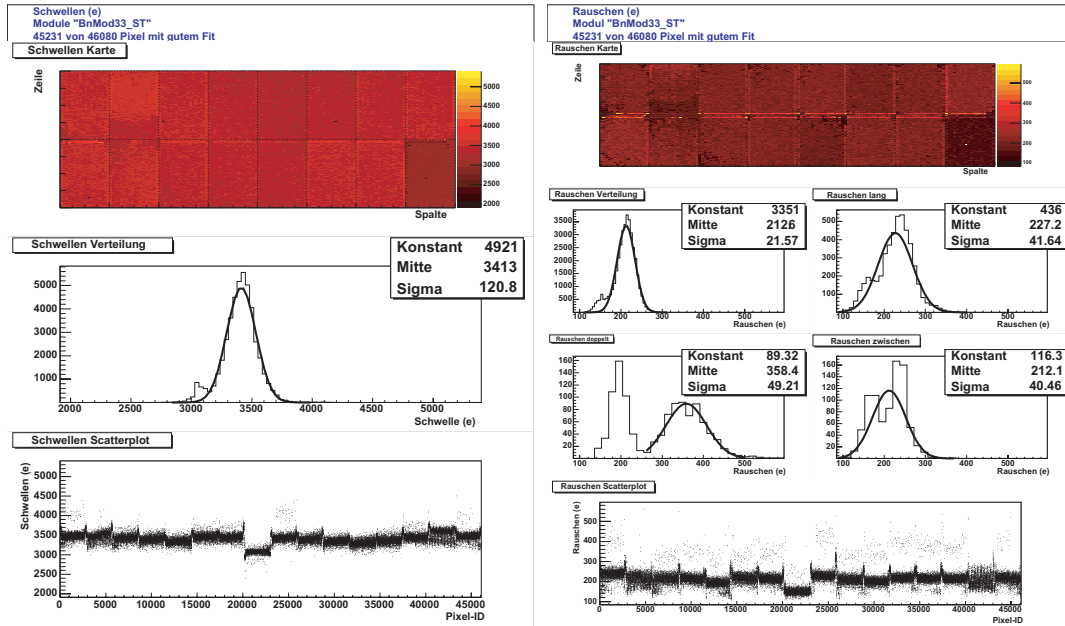


Abbildung 7.18: Schwellenverteilung und Rauschen von Modul BnMod33 während des seriellen Betriebs mit fünf weiteren Modulen in einer Kette.

BnMod33 weist ein ähnliches Verhalten auf wie BnMod34. Die Schwelle und die Schwellendispersion ist vergleichbar mit den Messergebnissen, wenn das Modul alleine betrieben wird. Das Rauschen ist um etwa 10 % erhöht. Ein etwas anderes Verhalten zeigt Chip Nummer 7, der sich deutlich von den anderen Chips unterscheidet (siehe Abbildung 7.19).

Dieser Chip ist, wie bereits im vorherigen Kapitel beschrieben, an die Endkoppelkapazitäten des Flexes angeschlossen. Diese Modifikation verringert die Schwelle auf 3.070 e^- mit einer Dispersion von 50 e^- sowie einem Rauschen von 150 e^- . Dies ist vergleichbar mit den Ergebnissen, die man bei Versorgung des Moduls mit einer konstanten Spannung erzielt. Vergleicht man diese Messung mit jener, bei der das Modul alleine mit konstantem Strom betrieben wurde, erkennt man, dass sich das Rauschen von 120 e^- auf 150 e^- erhöht hat. Daraus und aus dem Anstieg des Rauschens der übrigen Chips kann man den zusätzlichen Rauschanteil berechnen, der durch die Verbindung mehrerer Module verursacht wird. Dazu wird die Wurzel aus der Differenz der Quadrate der beiden Rauschmessungen gebildet. Diese liefert einen Anteil von 90 e^- unabhängig davon, ob der FE-Chip an Filterkapazitäten angeschlossen war oder nicht. Addiert man diese 90 e^- quadratisch zu dem Rauschen des Moduls BnMod34 nachdem die Filterkapazitäten an fast alle FE-Chips angeschlossen worden sind, so erhält man mit 186 e^- eine Abschätzung für das Rauschen dieses Moduls bei einem Betrieb in einer Kette von Modulen. Dieses Rauschen geht u.U. noch weiter zurück, wenn nicht nur ein Modul über die entsprechenden Filterkapazitäten verfügt, sondern alle Module in der Kette ausreichend gefiltert sind.

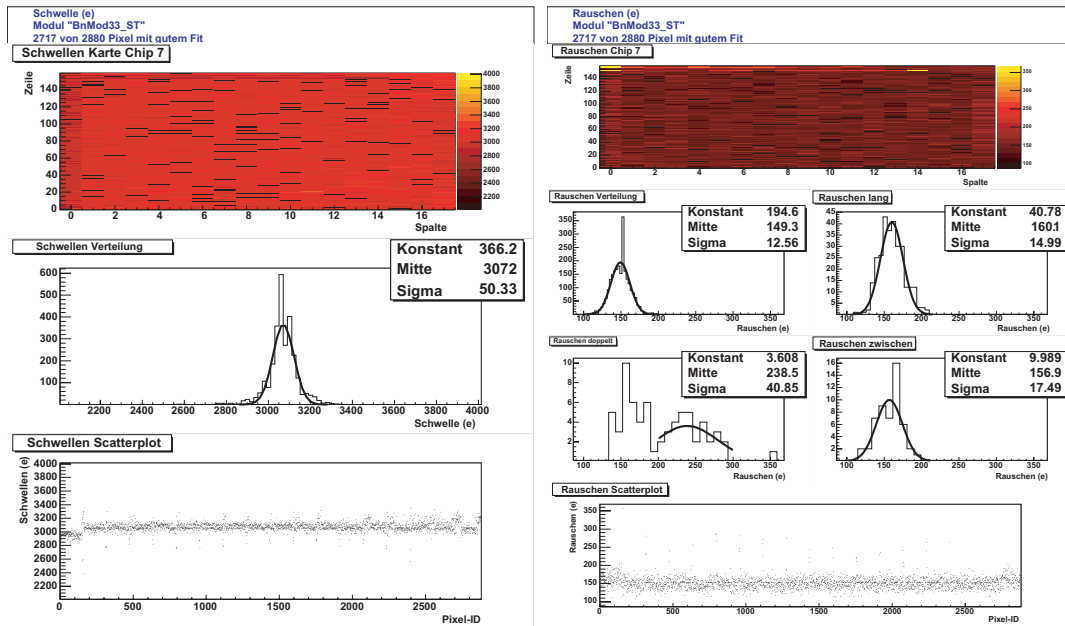


Abbildung 7.19: Schwellenverteilung und Rauschen von Chip7 auf Modul BnMod33 während des seriellen Betriebs mit fünf weiteren Modulen in einer Kette

7.6.1 Frequenzabhängigkeit des Rauschens von Serial Powering

Um die Änderung des Rauschens durch die serielle Verbindung der Module genauer zu untersuchen, wurde der Aufbau um eine Schaltung erweitert, die es erlaubt, eine gepulste Strom-Last zu erzeugen. Dazu wurden zwei Potentiometer in Serie geschaltet und einer der beiden mit einem Leistungstransistor überbrückt. Dieser Transistor funktioniert wie ein Schalter, der durch einen Pulsgenerator bedient werden kann. Ist der Schalter offen, fließt der Strom durch beide Potentiometer, wird er geschlossen, ist der zweite Widerstand überbrückt und der Gesamtwiderstand wird nur durch das erste Potentiometer bestimmt. Abbildung 7.20 zeigt den verwendeten Aufbau.

Die beschriebene Schaltung wird parallel mit Modul zwei in der Kette verbunden und so eingestellt, dass sich der Stromfluss durch die Schaltung zwischen $300 \text{ mA} \pm 50 \text{ mA}$ und $500 \text{ mA} \pm 50 \text{ mA}$ ändert. Über den Pulsgenerator wird die Frequenz variiert und das Rauschen des nachfolgenden Moduls in der Reihe mittels einer Schwellenmessung gemessen. Mit Hilfe eines Oszilloskops kann die Änderung des Stroms während der Messung überprüft werden. Diese Messung ist aber auf Grund der Temperaturabhängigkeit des Messwiderstandes sehr störanfällig. Daher sind die Fehler auf die Stromänderung mit 50 mA recht hoch angegeben.

Abbildung 7.21 zeigt das Ergebnis der Messung. Aufgetragen ist das Rauschen des Moduls für jeden Chip, für das gesamte Modul und für die doppelt angeschlossenen Pixel gegen den Logarithmus der Frequenz. Bis zu einer Frequenz von 100 kHz ändert sich das Rauschen der Chips nicht, danach steigt es für die doppelten Pixel leicht von etwa 350 e^- auf

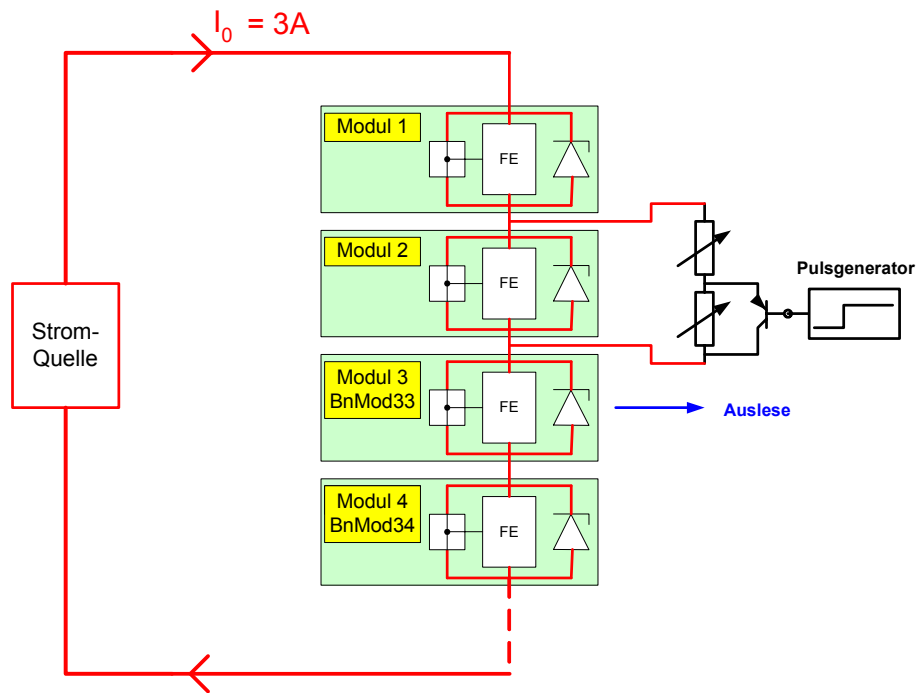


Abbildung 7.20: Aufbau zur Messung der Frequenzabhängigkeit von Störungen auf der Versorgungsleitung

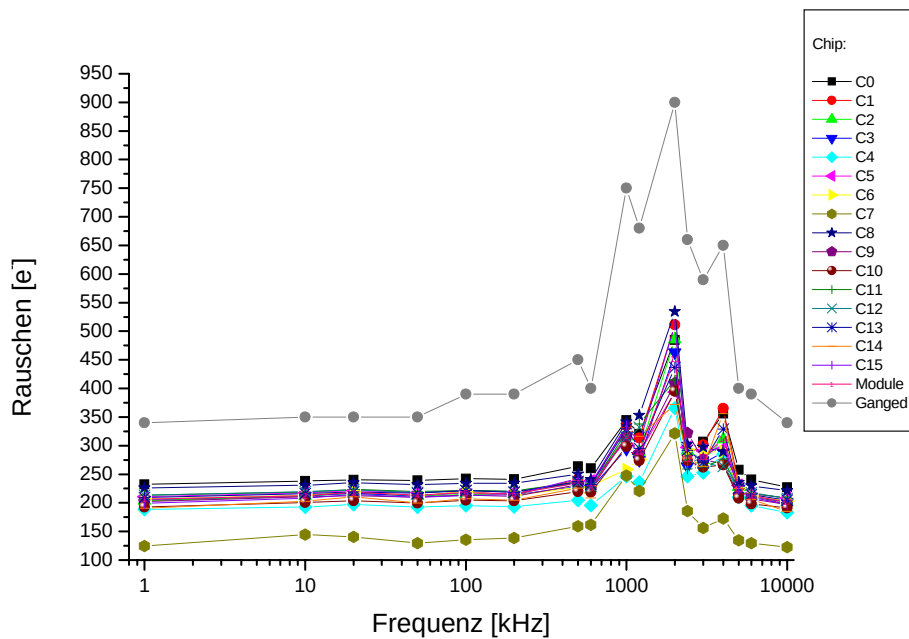


Abbildung 7.21: Abhängigkeit des Rauschens eines Moduls von der Frequenz eines rechteckigen Stromsignals mit einem Sprung von 300 mA nach 500 mA

450 e^- an. Zwischen 600 kHz und 6 MHz erhöht sich das Rauschen deutlich bis zu einem Maximum von 450 e^- für das gesamte Modul bei 2 MHz. Bei den doppelten Pixeln steigt das Rauschen bis auf 900 e^- an.

Das Rauschen von Chip 7 bleibt mit maximal 320 e^- auch bei dieser Messung unter dem Rauschen der anderen Chips. Dies verdeutlicht noch einmal die Notwendigkeit von ausreichender Filterung der Versorgungsspannungen auf dem Flex. Des weiteren zeigt sich, dass selbst bei einer hohen Stromschwankung von fast 7 % des Versorgungsstroms für alle untersuchten Frequenzen das Rauschen bei ausreichender Filterung unterhalb der Anforderungen von 400 e^- bleibt. Insbesondere die kritischen Frequenzen von 100 kHz Level-1-Triggerrate sowie der Systemtakt von 40 MHz haben keinen Einfluss auf das Rauschen des Moduls.

7.7 Ausblick

Mit den oben gezeigten Messungen konnte nachgewiesen werden, dass für den ATLAS-Pixeldetektor prinzipiell eine serielle Verbindung von Modulen eingesetzt werden kann. Die Ergebnisse zeigen, dass mit der getesteten Konfiguration von sechs Modulen ein stabiler Betrieb mit *Serial Powering* möglich ist. Der Anstieg der Schwellendispersion und des Rauschens sind hauptsächlich auf die fehlenden Kapazitäten zurückzuführen. Verbindet man die FE-Chips mit der entsprechenden Filterung, sind die Ergebnisse einer Kette von Modulen vergleichbar mit den Werten, die man von einem einzelnen Modul erhält, das mit konstanter Spannung betrieben wird. Der Rauschanteil, der durch die Verbindung der Versorgungsleitungen der Module entsteht, beträgt 90 e^- ohne Filterung der Spannungen.

Um *Serial Powering* für den Pixeldetektor zu realisieren, sind einige kleinere Änderungen an einzelnen Komponenten des Systems notwendig. Diese sind auf elektronischer Seite:

- Eine Änderung des Flex mit:
 - der individuellen Verbindung der FE-Chips mit Filterkapazitäten
 - einer Anhebung der Versorgungsspannung des MCCs um 0,2 V, da dieser bei einer Versorgungsspannung von 2,0 V Datenfehler zeigt, die bei leicht höherer Spannung nicht auftreten
 - zusätzlichen Anschlüssen für die Regulatoren, um das Wire-Bond-Schema zu vereinfachen
- Neugestaltung der AC-Kopplung der Signale durch einen ASIC, der über definierte Anfangszustände verfügt, oder alternativ die Integration der AC-Kopplung in den MCC bzw. den VDC

Wünschenswert, aber nicht unbedingt notwendig, ist eine Optimierung des Designs des MCCs, um einen größeren Arbeitsbereich zu ermöglichen, sowie die Integration eines eigenen Spannungs-Regulators in den MCC.

Für die anderen Komponenten des Pixeldetektors würde die Verwendung von *Serial Powering* eine starke Vereinfachung bedeuten:

- Die Anzahl und die Anforderungen an die Netzteile könnten reduziert werden.
- Die externen ST-Regulatoren fallen weg.
- Die Anzahl der benötigten Kabel reduziert sich drastisch, so dass sich sowohl die Verkabelung als auch die Verbindungspunkte zwischen den unterschiedlichen Kabeltypen stark vereinfachen.
- Die Regulation des Kühlkreislaufes kann vereinfacht werden, da sich die Wärmeleistung des Pixeldetektors durch den konstanten Stromfluss nicht ändert.

8 Zusammenfassung

Durch LHC werden an alle Subdetektoren des ATLAS-Systems höhere Anforderungen als für alle vorherigen Beschleunigerexperimente gestellt. Dies gilt insbesondere für den Pixeldetektor, der einem Teilchenfluss von $10^{15} \text{ n}_{eq} \text{ cm}^{-2}$ ausgesetzt ist. Damit ist die Strahlenbelastung des Pixeldetektors höher als für alle anderen Komponenten des Detektors. Dadurch war die Entwicklung und der Einsatz neuer Technologien erforderlich, die den Betrieb des Pixeldetektors innerhalb der engen Vorgaben für die gesamte Laufzeit des ATLAS-Experiments von 10 Jahren ermöglichen.

Zugleich erreicht die Größe des Pixeldetektors mit einer aktiven Fläche von 2 m^2 und annähernd 2.000 Modulen Dimensionen, die den Einsatz von industriellen Fertigungsstandards hinsichtlich Produktionsgeschwindigkeit, Testbarkeit und Qualitätssicherung erfordert und für teilchenphysikalische Experimente neu ist.

Die Module, aus denen der ATLAS-Pixeldetektor besteht, setzen sich aus einem Silizium-Sensor und 16 ASICs mit insgesamt 46.080 Auslesekanälen zusammen. Die Entwicklung der ASICs war zentraler Bestandteil der sechsjährigen Forschungs- und Entwicklungsarbeit der ATLAS-Pixelkollaboration. Während dieser Zeit wurden sieben vollständige Prototypen entwickelt, die als Wafer, einzelne FE-Chips und vollständige Module im Rahmen dieser Arbeit getestet wurden. Die eingesetzten Messmethoden zur Serienproduktion der Module und die Ergebnisse der Messungen an den letzten beiden Prototypen FE-I2.1 und FE-I3 wurden im ersten Teil dieser Arbeit vorgestellt. An 9 Wafern und 19 Modulen konnte gezeigt werden, dass die strengen Anforderungen an die ATLAS-Pixelmodule erfüllt und für das Rauschen und die Schwellendispersion weit unterschritten werden. Dies gilt insbesondere für die *In-Time*-Schwelle, die die niedrigste Ladung angibt, die noch innerhalb von 25 ns nachgewiesen wird. Mit den vorgestellten Messungen konnte gezeigt werden, dass die *In-Time*-Schwelle des FE-I2.1 mit 4.500 e^- die geforderten 5.000 e^- klar unterschreitet und durch den Einsatz der *Timewalk*-Korrektur sogar auf 3.600 e^- reduziert werden kann. Selbst nach der Bestrahlung eines Teils der Module mit einer Dosis bis zu 100 MRad wurde keine starke Verschlechterung der Parameter der Module beobachtet. Teile der in dieser Arbeit gezeigten Ergebnisse waren Bestandteil der abschließenden Begutachtung der Prototypen der ATLAS-Pixelmodule in einem PRR¹ und haben dazu beigetragen, dass CERN die Erlaubnis zum Start der Produktionsphase erteilt hat.

Die Verbindung der einzelnen Module eines Pixeldetektors mit den Spannungs-Netzteilen, die sich außerhalb des Detektors befinden, stellt ein großes technisches Problem dar. Auf

¹engl.: Production Readiness Review

Grund der hohen Anzahl an Auslesekanälen und der geforderten Auslesegeschwindigkeit ist der Leistungsverbrauch der Module sehr hoch. Gleichzeitig ist der Raum, der für die Zuführung der Kabel zur Verfügung steht, beschränkt und das tote Material, das durch die Kabel in den Detektor eingebracht wird, sollte möglichst klein sein. Das Problem wird durch die Verwendung von *Deep-Sub-Micron*-Technologien noch verschärft, die bei niedriger Versorgungsspannung eine hohe Stromaufnahme haben und zusätzlich durch zu hohe Spannungen zerstört werden können. Dadurch wird der Einsatz externer Regulatoren notwendig, die durch Sense-Leitungen die Anzahl an Kabeln weiter erhöhen. Des weiteren ist die Stromaufnahme des Detektors so hoch, dass der Leistungsabfall in den Kabeln die Leistungsaufnahme im Detektor um ein vielfaches übersteigt. Dies treibt die Kosten für Kabel, Netzteile und Kühlung zusätzlich in die Höhe.

Eine Reduzierung der Stromaufnahme lässt sich durch die Verbindung von mehreren Modulen in einer Versorgungskette erreichen, die sich Strom und Kabelzuführung teilen. Dieses Konzept des *Serial Powerings* wurde im zweiten Teil dieser Arbeit am Beispiel des ATLAS-Pixeldetektors untersucht. Dazu wurden Vorgaben für die Integration der benötigten Spannungsregulatoren in den FE-Chip erarbeitet und die Spannungsstabilität der Regulatoren mit jeder neuen FE-Version verbessert. Es wurde ein Auslesekonzept entwickelt, das erlaubt, Module, die sich auf unterschiedlichen Spannungspotenzialen befinden, gemeinsam auszulesen. Die vorgestellten Untersuchungen haben gezeigt, dass der Betrieb eines Moduls mit einem konstanten Versorgungsstrom, aus dem über einen Shunt-Regulator die digitale Versorgungsspannung erzeugt wird, möglich ist. Dabei wurde der Einsatz eines Linear Regulators mit den Varianten zwei Linear Regulatoren pro FE-Chip verglichen. Auf Grund der einfacheren und eleganteren Integration in das bestehende Modulkonzept wurde ein Linear-Regulator pro FE-Chip verwendet, um das Zusammenspiel von sechs Modulen in einer Versorgungskette zu untersuchen. Der Vergleich mit einem normal betriebenen Modul zeigte, dass sich die Schwellendispersion und das Rauschen durch die Verwendung der internen Regulatoren erhöht. Der Grund für den Anstieg waren aber nicht wie erwartet die internen Regulatoren, sondern die fehlenden Verbindungen mit den Filterkapazitäten auf dem Flex. Daher wurde ein Flex für *Serial Powering* modifiziert, so dass die Kapazitäten eingesetzt werden konnten. Mit dieser Modifikation konnte gezeigt werden, dass das Rauschen und die Schwellendispersion vergleichbar oder besser ist als bei der Messung ohne Regulatoren.

Die Auswirkung einer massiven Störung in der Versorgungskette wurde frequenzabhängig untersucht. Mit dieser Messung konnte gezeigt werden, dass die Module nur in einem kleinen Frequenzbereich sensitiv auf Störungen sind und dass bei ausreichender Filterung der Anstieg des Rauschens für den gesamten Frequenzbereich unterhalb der ATLAS-Anforderung von 400 e^- liegt.

Für den ATLAS-Pixeldetektor würde der Einsatz von *Serial Powering* die Anzahl der benötigten Kabel um zwei Größenordnungen, die Anzahl der Netzteile und die Strahlungslänge der Kabel um eine Größenordnung sowie den gesamten Leistungsverbrauch des Pixeldetektors um die Hälfte reduzieren. Durch den Nachweis, dass sich die Eigenschaften eines Moduls durch *Serial Powering* nur geringfügig verschlechtern, aber die An-

forderungen an den Pixeldetektor weit unterschritten werden, wird *Serial Powering* nach Abschluss dieser Arbeit als eine Option für eine mögliche Erweiterung des Pixeldetektors weiterentwickelt.

A FE-I2/I3

A.1 Padbelegung FE-I2/I3

Pad-Nr.	Bezeichnung	Typ	Beschreibung
	Logo		ATLAS-Logo mit FE-Typ
2, 3	MonHit n/p	LVDS-A	Multiplexer-Ausgang für Digitalsignale
4	PowerOn	CMOS-A	Reset-Signal
5	RSTb	CMOS-E	Reset-Eingang
6	DShuntReg		Digitaler Shunt-Regulator
7	DOverVoltage		Digitaler Überspannungsschutz
8	DLinearRegOut		Ausgang des digitalen Spannungsregulators
9	DLinRegIn		Eingang des digitalen Spannungsregulators
10	DGuard		Ground-Verbindung der Sensor-Guardringe
11	VDDA		Analoge Versorgungsspannung
12	VDDRef		Referenzspannung
13	AGnd		Analoger Ground
14	DGnd		Digitaler Ground
15	VDD		Digitale Versorgungsspannung
16-19	GA0-3		Chipadresse
20	VCAL		Externer Kalibrationspuls
21	CCK	CMOS-E	5-MHz Konfigurations-Takt
22	DI	CMOS-E	Dateneingang
23	Load	CMOS-E	Load-Signal
24, 25	DO n/p	LVDS-A	Datenausgang des Chips
26, 27	SYNC n/p	LVDS-E	Variables Reset-Signal
28, 29	XCK n/p	LVDS-E	40 MHz Systemtakt
30, 31	LVL1 n/p	LVDS-E	Level-1-Trigger
32, 33	STR n/p	LVDS-E	Strobe-Signal
34	VDD		
35	DGnd		
36	AGnd		
37	VDDRef		
38	VDDA		
39	DGrid		Kontaktierung des Bias-Grids
40	ALinRegIn		Eingang des analogen Linear-Regulators

41	ALinRegOut		Ausgang des analogen Linear-Regulators
42	AOverVoltage		Analoger Überspannungsschutz
43	MonDAC		Messanschluss der Strom-DACs
44	MonLeak		Messung des Leckstroms
45	MonDigRef		Messung der Spannungs-Referenzen
46	MonVCal		Messung der Injektionsspannung
47	MonAmp		Analoger Ausgang des Testpixels
48	CapMeasure		Messung der internen Kapazitäten

Tabelle A.1: Bezeichnung und Funktion der Kontaktanschlüsse des FE-I2/3. Lediglich die Kontakte 10 bis 39 werden mit dem Flex verbunden, alle anderen Kontakte dienen Testzwecken

A.2 Bit-Definitionen des FE-I2/I3

A.2.1 Kommandoregister

Bit-Nr.	Bezeichnung	Beschreibung
0	CommandParity	Legt die Parität des Registers fest
1	RefReset	Reset Signal für die LVDS Referenzen
2	SoftReset1	Reset für die gesamte digitale Ausleseelektronik
3	SoftReset2	Muss gleichzeitig mit SoftReset1 gegeben werden
4	ClockGlobal	Schreibt die Daten ins Globale Schieberegister
5	WriteGlobal1	Lädt Daten aus dem Schieberegister ins Globale Register
6	WriteGlobal2	Muss gleichzeitig mit WriteGlobal1 gesetzt werden
7	ReadGlobal	Liest die Daten aus dem Glob. Reg. ins Schieberegister
8	ClockPixel	Schreibt Daten ins Pixel-Schieberegister
9	WriteHitbus	Lädt die Daten in den Hitbus-Speicher
10	WriteSelect	Lädt die Daten in den Select-Speicher
11	WriteMask	Lädt die Daten in den Mask-Speicher
12-18	WriteTDAC0-6	Lädt die Daten in den TDAC-Speicher
19-21	WriteFDAC0-2	Lädt die Daten in den FDAC-Speicher
22	WriteKill	Lädt die Daten in den Kill-Speicher
23	ReadPixel	Liest die Daten aus dem gewählten Pixel-Register zurück

Tabelle A.2: Bezeichnung und Funktion der Kommandoregister-Bits des FE-I2/3

A.2.2 Globale Register

Bit-Nr.	Bezeichnung	Beschreibung
0	GlobalParity	Legt die Parität des Registers fest
1-8	Latency	Einstellung der Latency
9-12	SelfTriggerDelay	Verzögerung des Level1 im Selbst-Trigger-Modus
13-16	SelfTriggerWidth	Breite des Level1 im Selbst-Trigger-Modus
17	EnableSelfTrigger	Aktiviert des Selbst-Trigger-Modus
18	EnableHitParity	Aktiviert das Paritätsbit der Treffer-Daten
19-22	SelectDO	Wählt eines der 16 Signale auf der DO-Leitung aus
23-26	SelectMonHit	Wie SelectDO für die Hitbus-Leitung
27	TSI/TSCEnable	Aktiviert die Treiber des GreyCode-Zählers
28	SelectDataPhase	Ändert die Phasenlage der Ausgangsdaten
29	EnableEOEParity	Aktiviert das Paritätsbit des EOE-Wortes
30-37	HitBusScaler	Daten des Hitbus-Zählers
38-51	MonLeakADC	Bits zur Einstellung des Leckstrom-ADCs
52-53	ARegTrim	Einstellung des analogen Linear-Regulators
54	EnableARegMeas	Ausgabe der Spannung des ALinRegs
55-56	ARegMeas	Wählt unterschiedliche Messungen des ALinRegs aus
57	EnableAReg	Aktiviert den analogen Linear-Regulator
58	EnableLVDSRefMeas	Aktiviert die Messung der LVDS-Referenz
59-60	DRegTrim	Wählt die Ausgangsspannung des DLinRegs
61	EnableDRegMeas	Aktiviert die Messung des DLinRegs
62-63	DRegMeas	Wählt die Messung des DLinRegs aus
64-69	CapMeasureCircuitry	Einstellungen der Kapazitätsmessung
70	EnableCapTest	Aktiviert die Kapazitätsmessung
71	EnableAnalogueOut	Aktiviert den Ausgangstreiber des Testpixels
72-73	TestPixelMUX	Wählt die Signale des Testpixels aus
74	EnableVCalMeas	Aktiviert die VCal-Messung
75	EnableLeakMeas	Aktiviert die Messung des Leckstroms
76	EnableBufferBoost	Verdoppelt den Strom des 50- Ω -Treibers
77-155	-	Einstellung der DACs und Auswahl der Spaltenpaare
156	HighInjCapSelect	Auswahl der beiden Injektionskapazitäten
157	EnableExtInj	Aktiviert externe Injektion
158	TestAnalogueRef	Aktiviert die Messung der analogen Referenz
159-160	EOCMuxControl	Wählt die EOC-Daten aus
161-162	CEUClockControl	Stellt den CEU-Takt ein
163	EnableDigitalInject	Aktiviert digitale Injektion
164-202	-	Einstellung der DACs und Spaltenpaaren
203-210	ThrMin	Schwelle für ToT-Hitunterdrückung
211-218	ThrDub	Schwelle für ToT-Hitverdopplung
219-220	ReadMode	Einstellung des ToT-Prozessors
221	EnableCol0	Aktiviert Spaltenpaar 0

222	HitbusEnable	Aktiviert den Hitbus
223-227	GlobalTDAC	GDAC-Einstellung
228	EnableTune	Aktiviert das <i>Autotuning</i>
229	EnableBiasComp	Aktiviert die Bias-Kompensation
230	EnableIPMon	Aktiviert die Überwachung von IP und IL2

Tabelle A.3: Bezeichnung und Funktion der Bits des Globalen Registers des FE-I2/3

Literaturverzeichnis

- [1] <http://www.cern.ch/LHC>
- [2] *The Compact Muon Solenoid Technical Proposal*, 1994, CERN/LHCC/ 94-38
- [3] *ATLAS - Technical Proposal for a General-Purpose pp Experiment at the Large Hadron Collider at CERN*, Dez. 1994, CERN/LHCC/94-43
- [4] Tatsuya Nakada, *Overview of the LHCb experiment*, 1999, <http://lhcb.cern.ch/html/overview>
- [5] *ALICE - Technical Proposal for A Large Ion Collider Experiment at the CERN LHC*, Dez. 1995, CERN/LHCC/95-71
- [6] D. Griffiths, *Einführung in die Elementarteilchenphysik*, 1. Auflage, Akademie Verlag, 1996
- [7] LEP Electroweak Working Group, *A Combination of Preliminary Electroweak Measurements and Constraints on the Standard Modell*, Dez. 2003, hep-ex/0312023
- [8] P. Higgs, *Broken Symmetries and the Masses of Gauge Bosons*, Okt. 1964, Physical Review Letters, Vol. 13 Nr. 6 S. 508f
- [9] H.P. Nilles, *Supersymmetry, supergravity and particle physics* 1984, Phys. Rep. 110 1
- [10] *ATLAS - Detector and Physics Performance - Technical Design Report - Volume 1*, 1999, CERN/LHCC/99-14
- [11] *ATLAS - Detector and Physics Performance - Technical Design Report - Volume 2*, 1999, CERN/LHCC/99-15
- [12] D. Denegri, *The CMS detector and physics at LHC*, CERN-PPE-95-183
- [13] N. Arkani-Hamed, S. Dimopoulos, *The Hierarchy Problem and New Dimensions at Millimeter*, 1998, Phys. Lett. B 429:263
- [14] K. Lane, *An Introduction to Technicolor*, 1994, hep-ph/9401324

- [15] M. Schmaltz, *Physics Beyond the Standard Model (Theory): Introducing the Little Higgs*, 2002, hep-ph/0210415
- [16] A. Djouadi, *The Search for Higgs particles at high-energy colliders: Past, Present and Future*, Mai 2002, hep-ph/0205248v1
- [17] *Search for the Standard Model Higgs Boson at LEP*, Apr. 2003, CERN-EP/2003-11, Submitted to Physics Letters C
- [18] M. Carena und H. Haber, *Higgs Boson Theory and Phenomenology*, Dez. 2002, hep-ph/0208209
- [19] R. Dashen und H. Neuberger, *How to Get an Upper Bound on the Higgs Mass*, 1983, Phys. Rev. Letter Vol. 50 Nr. 24 1897-1900
- [20] S. Asai et al., *Prospects for the Search for a Standard Model Higgs Boson in ATLAS using Vector Boson Fusion*, Apr. 2003, ATL-PHYS-2003-005
- [21] *Inner Detector Technical Design Report*, Volume I + II, Apr. 1997, CERN/LHCC/97-16 + 97-17
- [22] *Liquid Argon Calorimeter Technical Design Report*, Dez. 1996, CERN/LHCC/96-42
- [23] *Moun Spectrometer Technical Design Report*, 1997, CERN/LHCC/97-22
- [24] *Level-1-Trigger Technical Design Report*, 1998, ATLAS TDR-12
- [25] R. Hauser für die ATLAS Kollaboration, *The ATLAS Trigger System*, 2003, EPJ-direct A1, 1-11(2003)
- [26] W.R. Leo, *Techniques for Nuclear and Particle Physics Experiments*, Second Revised Edition, 1994
- [27] S. M. Sze, *Semiconductor Sensors*, 1994, Wiley Interscience, ISBN-0471546097
- [28] G. M. Anelli, *Conception et Caracterisation de Circuits Integres Resistants aux Radiations pour les Detecteurs de Particules du LHC en Technologies CMOS Sub-microniques Profondes*, 2000, Doktorarbeit am Instiut National Polytechnique de Grenoble
- [29] J. V. Osborn et al., *Total Dose Hardness of Three comercial CMOS Microelectronics Foundries*, 1998, IEEE-TNS Vol. 45 Nr. 3 1458-1463
- [30] N. Shiono et al., *Ionizing Radiation Effects in MOS Capacitors with Very Thin Gate Oxides*, 1983, Japanese Journal of Applied Physics Vol. 22 Nr. 9 1430-1435
- [31] J. M. Benedetto et al., *Hole Removal in Thin-Gate Mosfets by Tunneling*, 1985, IEEE-TNS Vol. 32 Nr. 6 3916-3920.
- [32] N. S. Saks et al., *Radiation Effects in MOS Capacitors with Very Thin MOS Oxides*, 1984, IEEE Transactions on Nuclear Science, Vol. 31, Nr. 6, 1249-1255

- [33] N. S. Saks et al., *Generation of Interface States by Ionizing Radiation*, 1986, IEEE-TNS Vol. 33 Nr. 6 1185 - 1190
- [34] D. R. Alexander et al., *Design issues for radiation tolerant microcircuits in space*, IEEE-NSREC Short Course, V-1
- [35] W. Snoeys et al., *Layout techniques to enhance the radiation tolerance of standard (CMOS) technologies demonstrated on a pixel detector readout chip*, 2000, NIM-A 439:349 - 360
- [36] G. Anelli et al., *Radiation Tolerant (VLSI) Circuits in Standard Deep Submicron (CMOS) Technologies for the LHC Experiments: Practical Design Aspects*, 1999, IEEE-TNS Vol. 46 Nr. 6 1690 - 1696
- [37] ROSE-Kollaboration, *3rd RD48 Status Report*, 1999, CERN/LHCC 2000-009
- [38] E. Fretwurst, *Radiation Damage and Defect Engineering in Silicon*, 2003, Instituts-vortrag Bonn
- [39] A. Vasilescu und G. Lindström, *Notes on the fluence normalisation based on NIEL scaling hypothesis*, 2000, ROSE/TN/2000-02
- [40] M. Moll, Doktorarbeit an der Universität Hamburg, 1999, DESY-THESIS-1999-040
- [41] F. Faccio et al., *Single Event Effects in Static and Dynamic Registers in a 0.25 μ (CMOS) Technology*, IEEE-TNS Vol. 46 Nr. 6 1434 - 1439
- [42] T. Calin et al., *Upset hardened memory design for submicron (CMOS) technology*, IEEE-TNS Vol. 43 Nr. 6 2874 - 2878
- [43] L. Landau, J.Phys. (USSR) 8, 201, 1944
- [44] J.E. Gover und J.R. Strout, *Basic radiation effects in nuclear power electronics technology*, Mai 1985, Technical Report SAND85-0776, Sandia National Laboratories
- [45] D. Bräuning, *Wirkung hochenergetischer Strahlung auf Halbleiterbauelemente*, 1989, Springer Verlag - Berlin
- [46] Daten generiert mit Photocoef - www.photocoef.com
- [47] K. K. Gan et al., *Radiation Hard ASICs for Optical Data Transmission in the ATLAS Pixel Detector*, 2003, Nucl. Phys. B (Proc. Suppl.) 125, 282
- [48] F. Hügging *Der ATLAS Pixelsensor - Der stat-of-the-art Pixelsensor für teilchenphysikalische Anwendungen mit extrem hohen Strahlungsfeldern*, Juni 2001, Doktorarbeit an der Universität Dortmund, UniDo PH-E4 01-05
- [49] D. Baberis et al., *The ATLAS Silicon Pixel Sensor*, 2001, NIM-A 456:217-232
- [50] K.-H. Rohe, *Elektronik für Physiker*, 1987

- [51] K. Einsweiler, *Overview of On-Detector Electronics and Requirements*, Vortrag für den Pixel On-Detector Electronics PRR, Dez. 2003
- [52] M. Mathes, private Kommunikation
- [53] S. Meuser, *Entwicklung eines Pixelchips für das ATLAS Experiment am Large Hadron Collider am CERN*, 2001, Doktorarbeit am Physikalischen Institut Bonn, BONN-IR-2001
- [54] M. Keil, *Pixeldetektoren aus Silizium und CVD-Diamant zum Teilchennachweis in ATLAS bei LHC*, 2001, Doktorarbeit am Physikalischen Institut Bonn, BONN-IR-2001-13
- [55] M. Ackers, *Entwurf und Charakterisierung des ATLAS Pixel Front End Chips FED in strahlenharter DMILL Technologie*, 2001, Doktorarbeit am Physikalischen Institut Bonn, BONN-IR-2001-02
- [56] P. Fischer, *The ATLAS Pixel Front-End Chip FE-I in 0,25 μm Technology*, 2002, Proc. 8th workshop on Electronics for LHC, 9.-13.09. 2002, Colmar, France
- [57] I. Peric, *Dissertation am Physikalischen Institut Bonn in Vorbereitung*, 2004
- [58] K. Einsweiler, *ATLAS On-detector Electronics Architecture*, Draft V3.0, Sept. 2003
- [59] L. Blanquart, Patent in Vorbereitung, 2003
- [60] I. Peric, private Kommunikation
- [61] K. Einsweiler, *FE-I2 Irradiation Measurements and Special Topics*, Vortrag für den Pixel On-Detector Electronics PRR, Dez. 2003
- [62] *ATLAS Pixel Detektor Technical Design Report*, Mai 1998, CERN/LHCC/98-13
- [63] R. Beccherle et al., *The Module Controller Chip (MCC) for the ATLAS Pixel Detector*, 2002, NIM-A 492:177-133
- [64] ATLAS-Pixelkollaboration, *Requirements for Pixel Detektor Services - Rev. No 6.4*, 2004, ATL-IP-ES-0007
- [65] Spezifikationen und Informationen über den ST Microelectronics LHC Radiation Hardened Voltage Regulator L4913 und 7913 auf: <http://lhc-voltage-regulator.web.cern.ch/lhc-voltage-regulator/>
- [66] Daten von NuDat 2.0, National Nuclear Data Center, Brookhaven National Laboratory
- [67] A. Matera, *Study of multihit clusters and timing*, Vortrag auf der ATLAS-Pixelwoche, Dezember 2003

- [68] J. Treis, *Development and operation of a novel PC-based high speed beam telescope for particle tracking using double sided silicon microstrip detectors*, 2002, Doktorarbeit am Physikalischen Institut Bonn, BONN-IR-2002-10
- [69] Gorelov et.al. *A measurement of Lorenz angle and spatial resolution of radiation hard silicon pixel sensors*, 2002, NIM-A 481:204-221
- [70] A. Andreazza, *Test beam results: efficiency and timewalk measurements before and after irradiation*, Dezember 2003, Vortrag für den *On-Detector Electronics PRR*, CERN
- [71] T. Stockmanns, *Serial Powering of Pixel Modules*, 2003, NIM-A 511 174-179

Danksagung

Ich möchte an dieser Stelle die Gelegenheit nutzen um all denen zu danken, die durch ihre Hilfe und Unterstützung zum Gelingen dieser Doktorarbeit beigetragen haben. Mein ganz besonderer Dank gilt dabei:

- Prof. Dr. Norbert Wermes, der mir diese Doktorarbeit angeboten hat und diese auf vielfältige Weise unterstützte
- Dr. Ögmundur Runolfsson für seine große Bereitschaft uns an seinen Erfahrungen im Bau von Detektoren teilhaben zu lassen
- Prof. Dr. Peter Fischer für sein offenes Ohr für Probleme aller Art und seine genial einfachen Lösungsvorschläge
- Dr. Jörn Große-Knetter und Dr. Fabian Hügging für die unzähligen Diskussionen und ihre sorgfältige Durchsicht meiner Arbeit
- allen anderen ehemaligen und jetzigen Mitgliedern der Bonner ATLAS-Pixelgruppe für die freundschaftliche Zusammenarbeit
- allen Mitgliedern der ATLAS-Pixelkollaboration für die Bereitschaft auch unkonventionelle Projekte zu fördern
- den Mitgliedern des Silizium Labors Bonn (ehemals FAUST) für die gute Atmosphäre in der Arbeitsgruppe
- Walter Ockenfels und Wolfgang Dietsche für ihre Künste an der Bond-Station (zusammen mit Ögmundur)
- Andreas Eyring für die vielen, teils recht kontroversen Diskussionen, die unser aller Verständnis erweitert haben
- Dr. Jochen Cammin für seine langjährige Freundschaft und sein umfangreiches Wissen in LaTeX
- Rebekka Schmitz für ihre Bereitschaft, auch für sie unverständliche Texte auf Rechtschreibfehler zu überprüfen

Literaturverzeichnis

- meiner Freundin Britta Zunker für ihre Unterstützung in den Höhen und Tiefen, die eine Doktorarbeit mit sich bringt
- Brittas Eltern für ihre Bereitschaft, bei allen Feierlichkeiten tatkräftig mitzuhelfen und ihren Rat in allen Lebenslagen

Zum Schluss möchte ich mich bei meiner Familie und ganz besonders bei meinen Eltern bedanken. Ohne ihren Rückhalt wäre das Studium und die Promotion nicht durchführbar gewesen.