



FACHBEREICH PHYSIK
BERGISCHE UNIVERSITÄT
WUPPERTAL

**Entwicklung eines Pixeldetektor Moduls
für das ATLAS Experiment
unter Verwendung einer
Kupfer/Benzocyclobuten basierten
Dünnschichttechnologie**

Peter Gerlach

meinen drei Damen

Inhaltsverzeichnis

Abstract	1
Einleitung	3
1 Das ATLAS Experiment	5
1.1 Potentielle Messungen des ATLAS Experimentes	5
1.1.1 Die Suche nach dem Higgsteilchen	5
1.1.2 B-Physik	6
1.1.3 Die Entdeckung supersymmetrischer Teilchen	6
1.1.4 Eigenschaften des t-Quarks	6
1.1.5 Identifizierung von b-Quarks	7
1.2 Die Subdetektoren des ATLAS Experimentes	7
1.2.1 Der Innere Spurdetektor	9
1.3 Anforderungen des ATLAS Experimentes an die Subdetektoren	10
1.3.1 Spezielle Anforderungen an den Vertexdetektor	10
2 Halbleiterdetektoren	12
2.1 Teilchennachweis in Halbleitern	12
2.2 Pixeldetektoren	13
3 Signalübertragung in Dünnschichtstrukturen	14
3.1 Streifenleitungen	14
3.2 Mikrostrikenleitungen	14
3.3 Quasistatische Analyse von Mikrostrikenleitungen	16
3.4 Meßverfahren	17
3.4.1 S-Parameter	17
3.4.2 Messung der Änderungen von $\epsilon_{r \text{ eff}}$	18

4	MCM Technologien	19
4.1	Montage ungehäuster integrierter Schaltkreise	20
4.1.1	Wire-Bond-Verfahren	20
4.2	Flip-Chip-Verfahren	21
4.2.1	anisotrope Kleber	21
4.3	Bump Bonding	21
4.3.1	BGA	21
4.3.2	Flip-Chip	22
4.3.3	Indium	22
4.3.4	Blei-Zinn Bumping	22
4.3.5	alternative Entwicklungen für Prototypen	25
4.4	Physikalische Eigenschaften der verwendeten Materialien	26
4.5	HDI Technologien	27
4.5.1	Multichip Module Laminated	27
4.5.2	Multichip Module Cofired	28
4.6	MCM-D	29
4.6.1	Deposition des Dielektrikums	29
4.6.2	Deposition des Metalls	31
5	Die Komponenten des ATLAS Pixeldetektor Moduls	35
5.1	Sensor	36
5.1.1	Abdeckung der Lücken zwischen den Auslesechips	39
5.2	Die Frontend Chips	40
5.2.1	Meldung der Signalamplitude	40
5.2.2	Die Feinjustage der Schwellen	40
5.2.3	Testmöglichkeiten	40
5.2.4	Der Frontend Chip C	41
5.2.5	Der Frontend Chip B	41
5.2.6	Der Frontend Chip D	42
5.3	Der Module Control Chip	42
5.4	Die optische Datenübertragungsstrecke	42
5.5	Das Detector Control System	45
5.6	Die intramodularen Verbindungen	45
5.6.1	Die Kontroll-Leitungen	45
5.6.2	Schnelle Daten- und Steuersignale	47
5.7	Der Leistungsverbrauch	47

6	Das „Flex-Hybrid“ ATLAS Pixeldetektor Modul	50
7	Konzept eines Pixeldetektor Moduls in MCM-D-Technologie	52
8	Evaluierung der technologischen Möglichkeiten	55
8.1	Widerstand und Kapazität von Feed-Throughs	55
8.1.1	Messung des Feed-Through-Widerstandes	56
8.1.2	Messung der Kapazität von Feed-Throughs.	58
8.1.3	Messung der Signalleitungsqualität.	60
8.2	Bestrahlung	61
8.2.1	Änderung von $\epsilon_{r\text{eff}}$ durch Feuchtigkeitsaufnahme	61
8.3	Zuverlässigkeit und Widerstand der Vias	63
8.3.1	Via-Widerstand	63
8.3.2	Via-Zuverlässigkeit	65
8.4	Zusammenfassung der Evaluierung	66
9	Entwurf eines Prototypmoduls in MCM-D-Technologie	67
9.1	Der verwendete Sensor	67
9.2	Der Maskensatz	67
9.3	Implementierte Variationen der Feed-Through-Strukturen	70
9.3.1	Minimale Feed-Through Konfiguration	70
9.3.2	Wechselnd lange Feed-Through Konfiguration	71
9.3.3	Distanzüberwindende Feed-Through-Strukturen	71
9.3.4	Gleichförmige Aufteilung der Sensormatrix	72
9.4	Entwurf des Moduls	73
9.4.1	Das Signalleitungssystem	73
9.4.2	Das Versorgungssystem	77
9.4.3	Bestimmung der nötigen Schichtdicken	80
9.5	Ausbeute-optimierter Entwurf des Versorgungssystems	81
9.5.1	Die kritische Fläche	82
9.5.2	Die drei Strategien:	82
9.5.3	3. finden und reparieren	83
9.5.4	Erweiterung des Begriffs „kritische Fläche“	84
9.6	Weitere Prozeßdurchläufe	84
10	Auswirkung des MCM-D-Prozesses auf den Sensor	86

11 Auswirkungen der Feed-Through-Strukturen auf die Ausleseelektronik	88
11.1 Messungen an Einzelchip-Hybriden	89
11.1.1 Diskriminatorschwellen	90
11.1.2 Rauschen	92
11.1.3 Übersprechen	92
11.1.4 Ergebnisse aus Teststrahlungsmessungen	96
11.2 Zusammenfassung der Auswirkungen der Feed-Throughs	97
12 Messungen an MCM-D Modul-Prototypen	98
12.1 Messungen an einem ersten Modul-Prototypen	98
12.1.1 Montage	98
12.1.2 Signalqualität der Mikrostreifenleitungen	99
12.2 Inbetriebnahme des ersten Modul-Prototypen	99
12.2.1 Leistungsverbrauch	99
12.2.2 Digitale Tests	100
12.2.3 Messung der Schwellenverteilung und der äquivalenten Rauschladung	100
12.2.4 Genauere Betrachtung der Schwellenverteilung	101
12.2.5 Aufnahme eines Am ²⁴¹ Präparates	101
12.2.6 Teststrahlergebnisse eines Moduls	104
A Betrachtungen zur Ausbeute	106
A.1 Prozeßausbeute	106
A.2 Fehlerquellen bei der Modul-Montage	107
A.2.1 known good Die	107
A.2.2 Reparierbarkeit nach Montage der Komponenten	107
Tabellarische Aufstellung der Dünnfilm Produktionen	110
Abbildungsverzeichnis	111
Tabellenverzeichnis	115
Literaturverzeichnis	117
Glossar	125
Erläuterung der Akronyme	129
Intramodulare Signale	134
Zusammenfassung	137

Abstract

The ATLAS Pixel detector will be build of more than 1700 modules. Each module consists of a large area diode, which has a segmented implantation to build the more than 48 000 sensor cells. 16 integrated circuits will be flip chipped onto this sensor to detect the small signals induced by the high energy particles passing through the system. To manage the readout, a 17th integrated circuit is part of a module, too, the *module control chip*.

This work describes the design and test of a structure implementing all nessesary connections needed to operate such a module. One prototype was build using the first fully featured samples of the sensor and the front-end integrated circuits developed by the ATLAS Pixel Collaboration. It uses a special technique, called *Multi Chip Module Deposited* (MCM-D) to deposit dielectric and conductor layers directly on the sensor. This deposition is done by using wafer treatment techniques such as spinning-on the dielectric material, sputtering, and galvanic grows of the metal layers.

As dielectric material, Benzocyclobutene (BCB) with a thickness of 6 μm for each layer is used. BCB has a dielectric constant of $\epsilon_r = 2.6$ and thus one is able to build micro-strip signal lines of high quality. The metal layers are made of galvanic grown copper and where optimised to a thickness of 3.5 μm .

It is shown that the sensor diode is not harmed by the thin-film process and that the copper struktures may be build in the desired geometry of 50 μm pitch with a very low failure rate of $8 \cdot 10^{-6}$. This results in a mean expectation of 1.5 unconnected sensor cells out of the 48 000 channels of a module.

Using single chip hybrids, the influence of the connection between the sensor cell and it's readout electronics is shown to be neglectable in terms of threshold and noise. In test-beam measurements, it is shown that the spacial track resolution of the system is kept at it's high level.

Laboratory and test-beam results obtained with a fully equipped module show the high performance of MCM-D based Pixel detector modules.

Einleitung

Der Large Hadron Collider (LHC), der im Jahre 2006 am Europäischen Kernforschungszentrum, CERN bei Genf in Betrieb gehen soll, wird mit einer Schwerpunktennergie von $\sqrt{s} = 14 \text{ TeV}$ und Ereignisraten von 1 GHz neue Einblicke in den Aufbau der Materie liefern. Um mit seiner Hilfe die theoretisch vorhergesagten Erweiterungen des bisher erfolgreichen Standardmodells der Hochenergiephysik prüfen zu können, muß auf dem Gebiet des Aufbaus der Experimente Neuland betreten werden.

Eines der ehrgeizigsten Projekte beim Bau des ATLAS Experimentes, einer der beiden Vielzweckdetektoren am LHC, ist die Entwicklung des Vertexdetektors. Er wird mit 10^8 Kanälen allein die Hälfte aller Kanäle des gesamten Experimentes stellen. Dabei beträgt sein Volumen den 10^6 -ten Teil des Systems. Diese hohe Kanaldichte wird zur exakten Rekonstruktion des primären und der sekundären Vertizes benötigt, die für viele Analysen die entscheidenden Ereignisse zugänglich macht.

Nur der Ansatz eines hybriden Pixeldetektors ermöglicht zur Zeit die Erfüllung der hohen Anforderungen an Nachweiswahrscheinlichkeit, Auflösungsvermögen, Strahlentoleranz und Leistungsverbrauch. Hierbei können Sensor und Ausleseelektronik getrennt in optimierten Prozessen hergestellt werden. Hybride Pixeldetektoren benötigen jedoch Verbindungstechnologien, die nicht nur jede Sensorzelle mit ihrem zugehörigen Auslesekanal verbindet, sondern auch die fehlerfreie Kommunikation der aktiven Bauteile eines Moduls untereinander sicherstellt.

Techniken für die Erstellung von integrierten Schaltkreisen wurden auf ihre Adaptierbarkeit für den Aufbau hybrider Pixeldetektoren untersucht. Erfahrungen, die beim Bau des DELPHI Pixeldetektors gesammelt werden konnten und fruchtbare Diskussionen mit E.Heijne (zu dieser Zeit CERN / RD 19) gaben dabei wichtige Impulse.

Der Einsatz einer Dünnschichttechnologie, die ein organisches Polymer (Benzocyclobuten) als Dielektrikum und Kupfer für den Aufbau der Leiterbahnen nutzt, wurde eingehend studiert.

Die hier vorliegende Arbeit beschreibt das Ergebnis dieser Untersuchungen in Form des Entwurfs und Tests eines ersten Prototypen für das Modul des ATLAS Pixeldetektors, welchem der Sensor als aktiver Träger für die gesamte Struktur dient.

Kapitel 1

Das ATLAS Experiment

Das ATLAS Experiment ist einer der Vielzweckdetektoren, die am Large Hadron Collider (LHC), einem Teilchenbeschleuniger am European Laboratory for Particle Physics (CERN) aufgebaut werden. Er soll es ermöglichen, neue Phänomäne der Physik zu studieren, die in Proton-Proton Kollisionen bei einer Schwerpunktenenergie von $\sqrt{s} = 14$ TeV sichtbar werden. Mit einer Luminosität von zunächst $10^{33} \text{ cm}^{-2}\text{s}^{-1}$, später $10^{34} \text{ cm}^{-2}\text{s}^{-1}$ wird der LHC eine Anzahl an Prozessen der vom Standardmodell beschriebenen Physik erzeugen, die um Größenordnungen über den bisherigen Aufbauten liegen wird. So werden 10^7 $Z \rightarrow e^+e^-$ und 10^8 $W^- \rightarrow e^-\bar{\nu}_e$ Ereignisse pro Jahr erwartet. Im gleichen Zeitraum werden 10^{12} $b\bar{b}$ -, 10^7 $t\bar{t}$ -Paare und 10^9 QCD-Jets mit einem Transversalimpuls $p_T > 200 \text{ GeV}/c$ erzeugt werden.

Das ATLAS Experiment wurde für die Suche nach dem Higgsteilchen in einem weiten Massenbereich ebenso optimiert wie für die Entdeckung schwerer Z - und W -artiger Objekte, für die Entdeckung supersymmetrischer Teilchen und für Studien des Top-Quarks und der CP-Verletzung in B -Zerfällen. Hierfür wird eine gute Rekonstruktion und Vermessung von hadronischen Jets, insbesondere ihrer transversalen Energie E_T zum indirekten Nachweis nicht detektierter Teilchen benötigt. Die Identifikation von Elektronen, Myonen und von b - und $\tau^\pm$ -Jets ist daher von Bedeutung.

1.1 Potentielle Messungen des ATLAS Experimentes

1.1.1 Die Suche nach dem Higgsteilchen

Das Higgsboson ist das letzte unentdeckte Teilchen des Standardmodells. Das Higgsteilchen wird über den Mechanismus der spontanen Symmetriebrechung in das Standardmodell eingeführt. Durch die Kopplung an das Higgsfeld erhalten Fermionen und Eichbosonen ihre Massen.

LEP konnte eine untere Massengrenze für das Higgsteilchen des Standardmodells von 115 GeV festlegen. Aus Gründen der Unitarität wird eine Higgsmasse von mehr als 1 TeV nicht erwartet. ATLAS ist in der Lage, das Higgsboson im verbleibenden Massenintervall mit einer Signifikanz von mindestens 5σ nachzuweisen. Hierzu werden je nach Masse

des Higgsbosons unterschiedliche Nachweiskanäle benutzt. Im Bereich bis 150 GeV ist dies $H \rightarrow \gamma\gamma$. Für Higgsmassen zwischen ~ 130 GeV und ~ 800 GeV ergibt sich mit $H \rightarrow ZZ^{(*)} \rightarrow 4l$ ein sehr klares Signal. Ein sehr schweres Higgs könnte z.B. über die Zerfälle $H \rightarrow WW, ZZ \rightarrow ll\nu\nu, l\nu jj, lljj$ nachgewiesen werden (j für Jet).

1.1.2 B-Physik

In der ersten Phase geringerer Luminosität wird LHC eine große Zahl von b-Quarks produzieren, die präzise Messungen in diesem Bereich erlauben werden.

Die Unitarität der CKM Matrix läßt sich als Dreieck in der komplexen Ebene darstellen. Die Winkel dieses Dreiecks stehen in Bezug zur CP-Verletzung im Zerfall neutraler B-Mesonen. Die Suche und Messung der CP-Verletzung im B_d^0 -System und damit die Messung dieser Winkel ist also durch das Studium der Prozesse $B_d^0 \rightarrow J/\psi K_s^0$, $B_d^0 \rightarrow \pi^+\pi^-$ und $B_s^0 \rightarrow J/\psi\phi$ möglich.

Hierfür, insbesondere aber auch für weiterreichende Untersuchungen wie die seltener B-Zerfälle, der $B\bar{B}$ Mischung in B_s^0 Systemen und der Spektroskopie seltener B-Hadronen werden die beiden Vielzweckdetektoren am LHC durch ein spezielles Experiment (LHCb) ergänzt.

1.1.3 Die Entdeckung supersymmetrischer Teilchen

Supersymmetrische Erweiterungen des Standardmodells sagen ein breites Spektrum neuer Teilchen voraus. Die leichtesten dieser Teilchen sollten stabil sein und wären im Detektor nicht nachweisbar. Die Messung einer fehlenden Transversalenergie ist daher hier von entscheidender Bedeutung.

In vielen SUSY-Modellen wird die Produktion von $\tilde{t}$ und $\tilde{b}$ Squarks mit anschließendem Zerfall in b-Quarks bevorzugt. Hierbei entstehen Ereignisse mit mehreren sekundären Vertizes.

Durch die hohen Massenskalen, die viele SUSY-Szenarien charakterisieren, kommt es zur Bildung von b-Jets mit sehr hohem p_T , typisch mehrere hundert GeV. Die Zerfallsprodukte solcher Jets bleiben in einem Kegel mit einer Öffnung $1/\gamma$, was für einen 500 GeV b-Jet einem Winkel von 10 mrad entspricht. Bei einem Radius von 5 cm führt dies zu Spurdichten von 1 cm^{-2} .

1.1.4 Eigenschaften des t-Quarks

Das t-Quark zerfällt in ein W-Boson und ein b-Quark (Abb. 1.1). Ein guter Nachweis von b-Quarks ist daher auch für die Bestimmung der Eigenschaften des t-Quarks von Bedeutung. Durch seine große Masse von ~ 175 GeV nimmt das t-Quark eine Sonderstellung ein. Da $m_t/\Lambda_{QCD}^2 \gg 1/\Gamma_t$ ist, übertragen sich Polarisationsinformationen durch den instantanen Zerfall des t-Quarks auf die Zerfallsprodukte. Eine reine V-A Kopplung der Fermionen vorausgesetzt, wird damit eine positive Helizität des W mit $(m_b/M_W)^2$ unterdrückt. Das verbleibende Verhältnis $W_- : W_+$ läßt sich aus der p_T -Verteilung der entstehenden Leptonen messen, da hier die Energie- und die Winkelverteilung faktorisieren [1]. So wird ein Test fundamentaler Annahmen möglich.

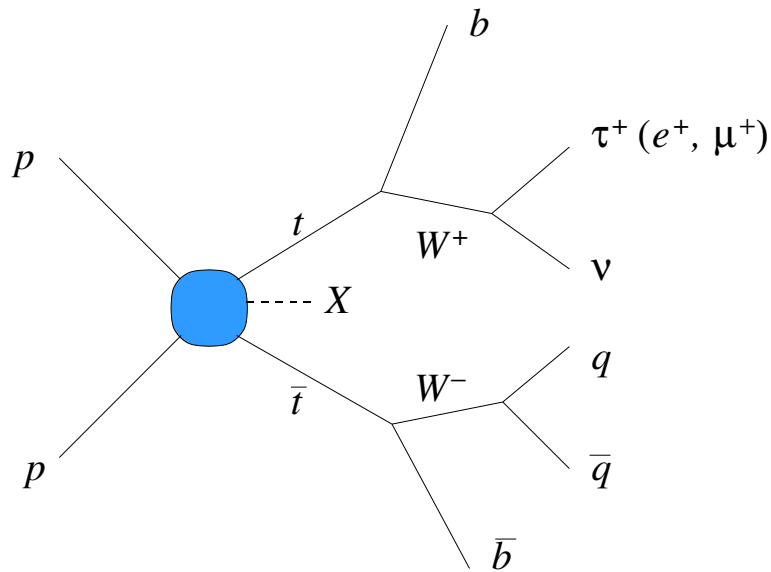


Abbildung 1.1: Top-Quark Zerfall.

1.1.5 Identifizierung von b-Quarks

Da B-Hadronen eine relativ lange Lebensdauer aufweisen [2,3], lässt sich die Beteiligung von b-Quarks an einem Ereignis durch die Rekonstruktion der Spuren nachweisen. Durch die Wegstrecke, die das B-Hadron vor dem Zerfall zurücklegt, kommt es zur Ausbildung eines sekundären Vertex. Auch bei den bisherigen Beschleunigerexperimenten wurden daher an die Spurdetektoren nahe am Wechselwirkungspunkt besondere Anforderungen gestellt, und es wurden leistungsfähige Algorithmen zur Rekonstruktion der Vertizes entwickelt [4].

Durch die am LHC produzierten Ereignisse werden diese Anforderungen noch gesteigert. So beträgt der Impuls eines b-Quarks aus einem $H \rightarrow b\bar{b}$ oder $t\bar{t} \rightarrow WWb\bar{b}$ typischerweise 50-100 GeV. Die Zweispurauflösung der innersten Spurdetektoren muß entsprechend gut sein.

1.2 Die Subdetektoren des ATLAS Experimentes

1994 wurde aus diesem breiten Forschungsprogramm der Vorschlag für das ATLAS Experiment entwickelt [5], welches nach den drei Jahre später vorgestellten Plänen [6–8, u.a.] zum Start des LHC im Jahre 2006 fertiggestellt sein soll. Wie in Abbildung 1.2 illustriert besteht das ATLAS Experiment aus einem Myon Spektrometer, einem hadronischen und einem elektromagnetischen Kalorimeter und inneren Spurdetektoren.

Das Myon Spektrometer umgibt die anderen Komponenten des Experimentes mit einem toroidalen Magnetfeld mit bis zu 4 T Feldstärke. Der Zentralteil hat einen Durchmesser von 19.5 m und eine Länge von 26 m. Er wird von zwei kleineren Endkappentoroiden in den Vorwärtsbereichen vervollständigt. Durch drei mehrlagige Driftröhrensysteme

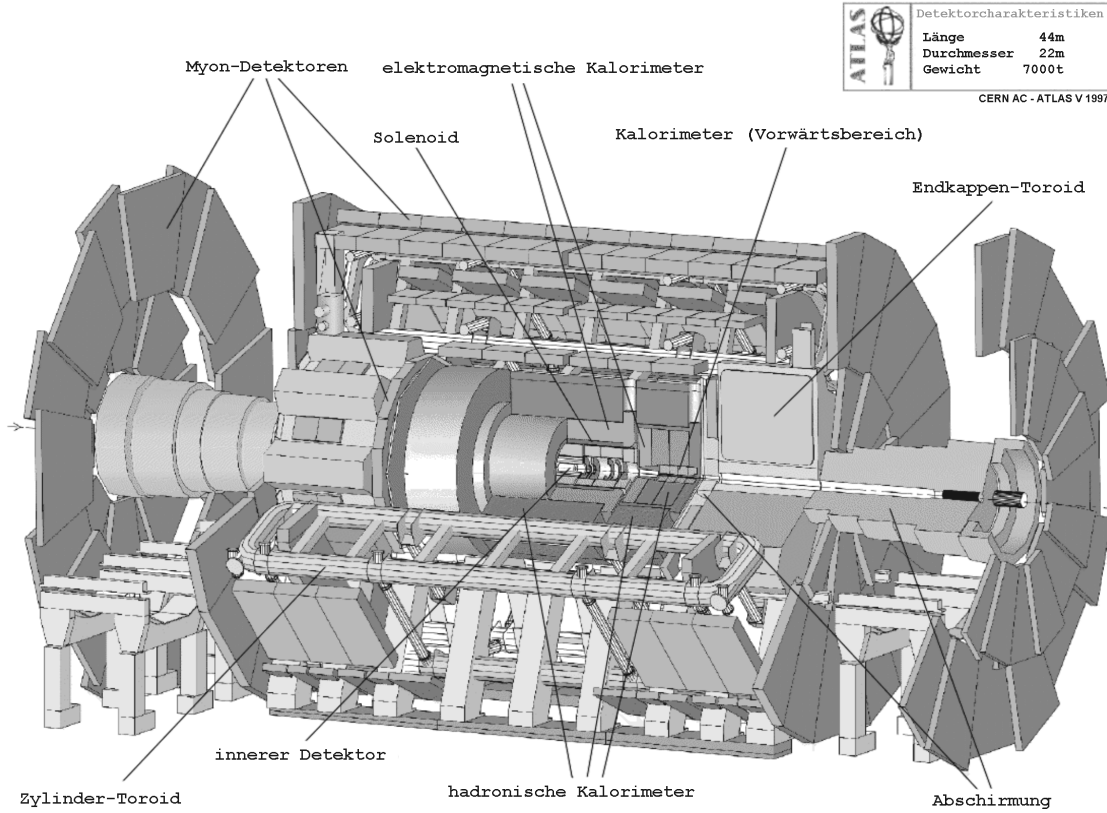


Abbildung 1.2: Schematische Darstellung des ATLAS-Experimentes

(*monitored drift tubes*, MTD) parallel zur Strahlrichtung im Zentralteil und Kathodenstreifenkammern (*cathode strip chambers*, CSC) in den Endkappen werden insgesamt 10^6 Detektorkanäle realisiert. Diese bieten eine Ortsauflösung von $80\ \mu\text{m}$.

Eine zusätzliche Ausstattung mit schnellen Zählerkammern (*resistive plate chambers*, RPC im Zentral- und *thin gap chambers*, TGC im Endbereich) wird für die erste Stufe des ATLAS-Auslesesystems genutzt werden (Trigger Level 1). Das Myonspektrometer deckt eine Pseudorapidität von $|\eta| = 3$ ab und bietet eine Impulsauflösung von $\sim 10\%$ bei $p_T = 1\ \text{TeV}$ und $\sim 2\%$ bei $p_T = 100\ \text{GeV}$. Das Myon-Spektrometer hängt im Betrieb nicht von anderen Subdetektoren ab [9].

Das hadronische Kalorimeter wird im Zentralteil aus einer Eisen-Szintillator-Schichtfolge aufgebaut (*tile-calorimeter*). Jeweils $3\ \text{mm}$ Szintillator- und $14\ \text{mm}$ Eisenplatten wechseln sich hierbei in z -Richtung ab. Es ist in drei Teile von 1.4, 4.0 und 1.8 Strahlungslängen aufgeteilt. Durch 10 000 Kanäle wird im Zentralteil eine Ortsauflösung von 0.1×0.1 in (η, ϕ) erreicht [10].

Im Vorwärtsteil wird das Hadronkalorimeter in einer Kupfer-Flüssigargon-Struktur in Form von 2 m großen Rädern aufgebaut. Zusammen wird ein Bereich von $|\eta| < 3.1$ abgedeckt, der durch das *forward calorimeter* um $3.2 < |\eta| < 4.9$ erweitert wird [11, 12].

Das elektromagnetische Kalorimeter besitzt einen Flüssigargon/Blei Aufbau in einer gefalteten „Akkordeon“-Struktur. Dadurch wird bei voller 2π Abdeckung in ϕ eine schnelle Antwortzeit erreicht. Die Bleidicke wird als Funktion von η optimiert. Die erste Lage mit $6 X_0$ erlaubt mit einer Auflösung von $\Delta\eta \simeq 0.003$ eine π^0 Identifikation. Eine mittlere Lage mit bis zu $24 X_0$ liefert die Energiemessung des Schauers, und eine dritte Lage dient als Pion-Veto für niederenergetischere Elektronschauer und zur Energiemessung bei hochenergetischen Elektronschauern.

1.2.1 Der Innere Spurdetektor

Der „Innere Spurdetektor“ hat eine Länge von 6.8 m und einen Radius von 1.15 m. Er wird in eine Solenoidspule mit einem Magnetfeld von 2 T eingebaut, um eine Messung der Impulse geladener Teilchen zu ermöglichen. Seine drei Teile sind der *Transition Radiation Tracker*, der *Silizium-Streifendetektor* und der *Pixeldetektor*.

Der Transition Radiation Tracker ist aus 4 mm starken Driftröhren aufgebaut und bildet mit $56 \text{ cm} < r < 107 \text{ cm}$ den äußeren Teil des Spurdetektors. In seinem zentralen Teil liegen etwa 50 000 beidseitig ausgelesene Röhren parallel zur Strahlachse auf einer Länge von $2 \times 74 \text{ cm}$. In den Endbereichen werden etwa 320 000 Röhren radial von 64 bis 103 cm Radius befestigt. Durch eine Füllung mit einem (Xe, CO₂, CF₄) Gemisch ist der Übergangsstrahlungs Spurdetektor (Transition Radiation Tracker) in der Lage, nicht nur die Teilchenspuren selbst, sondern auch die beim Teilchendurchgang erzeugte Übergangsstrahlung zu messen. Damit ist neben der Aufnahme von 35 Raumpunkten pro Spur mit einer Auflösung von etwa 200 μm eine Elektron/Pion Unterscheidung möglich. Allerdings kann die Belegung des Transition Radiation Trackers bis zu 40 % betragen [13].

Der Silizium-Streifendetektor bildet mit vier Doppellagen zwischen 30 und 52 cm Radius den Hauptspurdetektor des ATLAS Experimentes. Durch neun Räder auf jeder Seite deckt er einen Bereich $|\eta| < 2.5$ mit vier Raumpunkten pro Spur lückenlos ab. Die Ortsauflösung in Detektorebene beträgt dabei 20 μm bei einer Zweispurauflösung von 200 μm . Er besteht im Zentralteil aus 2112 Modulen mit einer Gesamtfläche von 34 m² und in den Endkappen aus 1976 Modulen mit zusammen 27 m². Die gesamte Kanalzahl beträgt $6.2 \cdot 10^6$. Jedes Modul besteht aus zwei einseitigen Streifenzählern, die unter einem Stereowinkel von 40 mrad zueinander montiert sind [13].

Der Pixeldetektor bildet den innersten Teil des Spurdetektors und damit auch den des ATLAS Experimentes. Er dient der Bestimmung des primären Wechselwirkungspunktes, der vom Beschleuniger auf etwa $\pm 15 \text{ cm}$ in z vorgegeben wird. Er besteht aus drei Zentral-lagen bei 50, 88, und 122 mm Radius und je drei Rädern bei $|z| = 495, 580 \text{ und } 650 \text{ mm}$. Eine generelle Beschreibung seiner Funktionsweise findet sich in Kapitel 2. Seine Bauteile werden in Kapitel 5 beschrieben.

1.3 Anforderungen des ATLAS Experimentes an die Subdetektoren

Die Ausleseelektronik aller Subdetektoren des ATLAS Experimentes hat neben der Detektion der Sensorsignale noch weitere Aufgaben. So muß sie die gleichzeitige Auslese und Sensitivität unterschiedlicher Kanäle sicherstellen und die Daten bis zum Eintreffen des Triggersignales vorhalten. Diese Zeit ist für das ATLAS Experiment auf $2\text{ }\mu\text{s}$ bei einer maximalen Frequenz von 100 kHz festgelegt worden. Alle Subdetektoren müssen in der Lage sein, Trefferdaten aus 80 Maschinenzyklen¹⁾ vorzuhalten. Für die Auslese sind diese Daten dann entsprechend vorsortiert weiterzuleiten, um eine schnelle Datenreduktion durch Ereignisselektion zu ermöglichen. Innerhalb des ATLAS Pixeldetektor Moduls übernimmt die Sortierung der Trefferdaten ein spezieller integrierter Schaltkreis, der *Module Control Chip (MCC)* (Kap. 5.3). Die Datenreduktion findet im mehrstufigen Triggersystem des ATLAS Experiments statt [5, 7].

1.3.1 Spezielle Anforderungen an den Vertexdetektor

Der Vertexdetektor dient zur Lokalisierung des Wechselwirkungspunktes. Dieser kann beim ATLAS Experiment innerhalb von $z = 0 \pm 15\text{ cm}$ liegen. Ferner wird er zur Erkennung von sekundären Vertices genutzt, wie sie z.B. durch den Zerfall von b-Quarks entstehen. Dies läßt wichtige Rückschlüsse auf die beobachteten Vorgänge zu (Kap. 1.1). Hierzu werden mindestens drei Raumpunkte innerhalb einer Pseudorapidität von $|\eta| \leq 2.5$ mit einer Nachweiseffizienz größer 95 % benötigt. Der geplante Vertexdetektor wird den Anforderungen unter anderem dadurch gerecht, daß er mit 10^8 Kanälen die Hälfte der Gesamtkanalzahl des ATLAS Experimentes stellt. Dabei beträgt sein Volumen mit $\sim 0.03\text{ m}^3$ ein Millionstel des gesamten Experiments. Abbildung 1.3 zeigt die durch diese Kanaldichte erreichte Impaktparameterauflösung des geplanten Pixeldetektor-Systems.

Durch den Einsatz nahe dem Wechselwirkungspunkt wird das Detektorsystem einem Teilchenfluß von $2.8 \cdot 10^7 / \text{cm}^2 \text{ s}$ ausgesetzt sein (B-Layer bei einem Radius von 5 cm). Für Silizium entspricht das einer Fluenz von $1.1 \cdot 10^{15} n_{eq} / \text{cm}^2$ 1 MeV äquivalenten Neutronen in den geplanten fünf Jahren Laufzeit des B-Layers. Für die mittlere Lage des Zentralteils des Pixeldetektors bei einem Radius von 8.8 cm wird ein Fluß von $9.6 \cdot 10^6 / \text{cm}^2 \text{ s}$ und damit eine Fluenz von $7.6 \cdot 10^{13} n_{eq} / \text{cm}^2$ in 10 Jahren erwartet [14].

¹⁾Die *Bunch Crossover Rate* des LHC beträgt 40 MHz

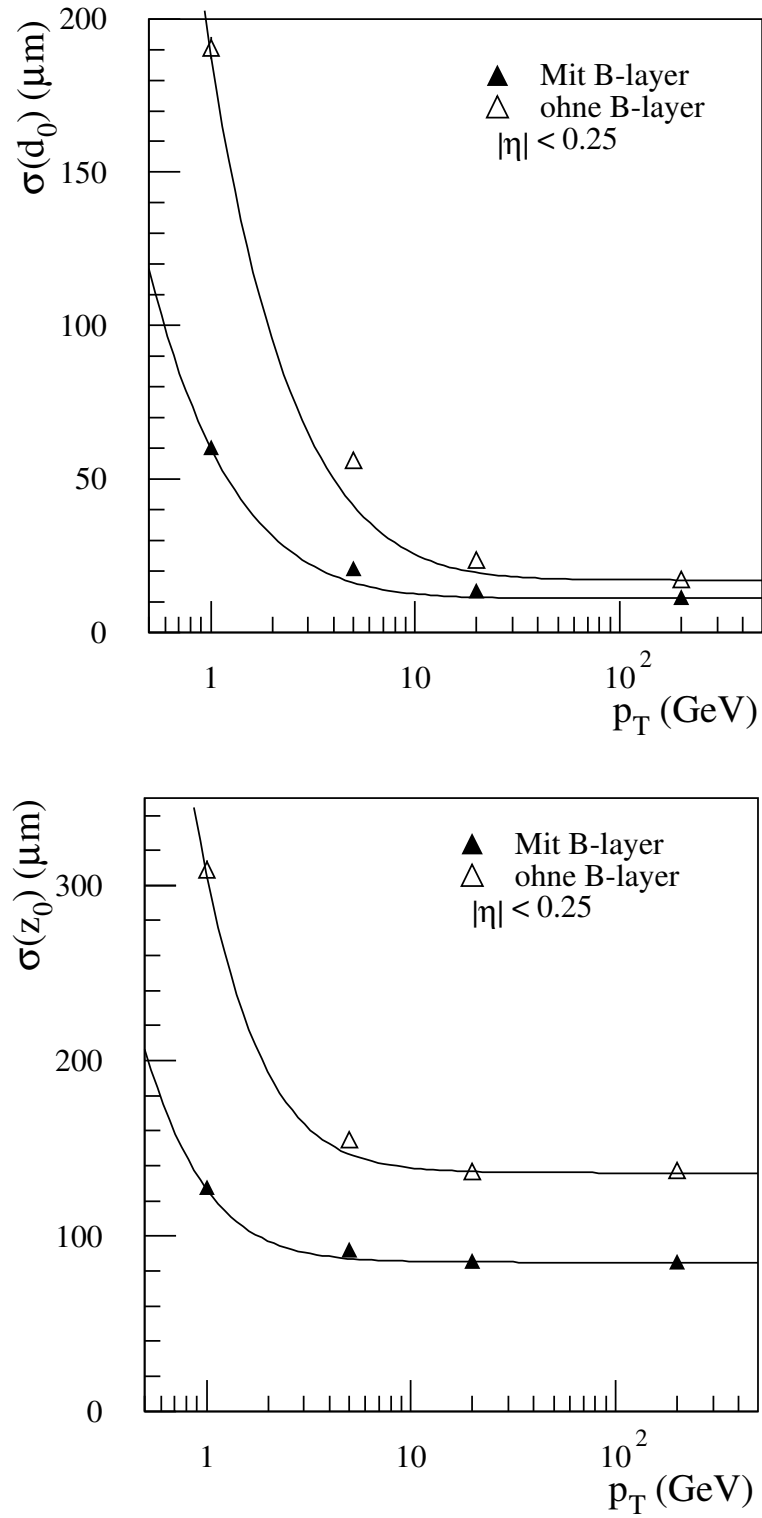


Abbildung 1.3: Impaktparameterr  sung des Pixeldetektors mit und ohne die innerste Lage. (Quelle: [13])

Kapitel 2

Halbleiterdetektoren

Der Nachweis hochenergetischer, geladener Teilchen ist u.a. durch ihre Energieabgabe bei Durchgang durch ein Kristallgitter möglich. Der Kristall fungiert dabei als Festkörperionisationskammer.

2.1 Teilchennachweis in Halbleitern

Die Stoßionisationen werden von der Bethe-Bloch-Formel als Energieverlust des durchlaufenden Teilchens pro Wegstrecke beschrieben [15]:

$$-\frac{dE}{dx} = 4\pi\alpha^2 \frac{(\hbar c)^2}{m_e c^2} n_0 \frac{z^2}{\beta^2} \cdot \ln \left(\frac{2m_e c^2 \beta^2}{(1 - \beta^2)I} - \beta^2 \right)$$

Dabei bedeutet:

dE/dx	Energieverlust pro Wegstrecke
α	$= \frac{e^2}{4\pi\epsilon_0 \hbar c} \approx \frac{1}{137}$, Feinstrukturkonstante
$m_e c^2$	$= 511 \text{ keV}$, Ruheenergie des Elektrons
n_0	$= N_A \cdot \varrho \cdot Z/A$ mit: Avogadro-Zahl N_A , Kernladungszahl von Silizium Z , Dichte von Silizium ϱ und Atommasse A in kg
$z \cdot e$	Ladung des Teilchens
β	$= v/c$, normierte Geschwindigkeit des Teilchens
$A = 28, Z = 14$	Massen- und Ladungszahl von Silizium
$I \approx 140\text{eV}$	mittleres Ionisierungspotential für Silizium

Es zeigt sich ein Minimum, wodurch sich für den hier vorkommenden Fall eines $250 \mu\text{m}$ dicken Siliziumsensors ein minimales Signal von $20\,000 \text{ e}^-$ ergibt. Für die Umrechnung der abgegebenen Energie in freigesetzte Ladungsträger ist dabei nicht nur die Bandlücke des Materials, sondern auch die Erzeugung von Phononen zu berücksichtigen. Für Silizium

kombinieren sich diese beiden Faktoren zu einem mittleren Energieaufwand pro freigesetztem Ladungsträgerpaar von 3.6 eV.

Um diese Ladungsträgerpaare detektieren zu können, müssen sie an der Rekombination gehindert werden. Dazu wird eine elektrische Spannung an zwei Seiten des Kristalls angelegt. Die dadurch mögliche elektrische Feldstärke lässt sich erhöhen, wenn der Sensor als Diode realisiert und in Sperrichtung betrieben wird. Die Ladungssammlungszeiten eines solchen Sensors liegen bei etwa 5 ns für die Elektronen und 10 ns für die Löcher. Durch Einfügen einer intrinsisch leitenden Schicht kann die als Detektorvolumen dienende Verarmungszone der Diode vergrößert werden (PIN-Struktur).

2.2 Pixeldetektoren

Ein Pixeldetektor wird als ein System mit zweidimensionaler Ortsauflösung mit einer Sensorelementfläche unter 1 mm^2 definiert. Der hier beschriebene Pixeldetektor folgt dem Ansatz des *hybriden* Detektors. Es besteht im Prinzip aus zwei Elementen:

Einer Halbleiterdiode, die als Sensor dient und
einem Verstärker mit nachgeschalteter Ausleseelektronik.

Für den Aufbau der Diode wird statt der im vorigen Abschnitt erwähnten echten PIN-Struktur ein technisch einfacher realisierbares, schwach dotiertes Ausgangsmaterial verwendet. Die beiden Oberflächen dieses großflächigen Kristallplättchens werden stark n- bzw. p-dotiert. Um eine Ortsauflösung in zwei Dimensionen zu erhalten, wird dabei eine der Dotierungen in kleine Segmente aufgeteilt.

Die Ausleseelektronik wird in einer entsprechenden Matrix angeordnet, so dass jeder Kanal einzeln miteinander verbunden werden kann. Der Vorteil dieses Ansatzes besteht in der Möglichkeit, Sensor und Elektronik getrennt voneinander in unterschiedlichen Technologien entwickeln zu können. Erkauft wird dieser Vorteil mit den Anforderungen an die Verbindungstechnologie. Die möglichen Verbindungstechnologien werden in Kapitel 4 beschrieben. Eine genauere Beschreibung der einzelnen Bauteile für den ATLAS Pixeldetektor findet sich in Kapitel 5.

Kapitel 3

Signalübertragung in Dünnschichtstrukturen

Um elektrische Signale innerhalb dünner Schichten schnell und störungsfrei übertragen zu können, muß die Geometrie der Leitungen der Ausbreitung von Wellen angepaßt werden. Die Wahl der Geometrie muß jedoch auf die verwendeten Technologien Rücksicht nehmen. So lassen sich insbesondere in dünnen Filmen keine beliebigen Formen aufbauen. Es muß vielmehr eine Schichtstruktur gewählt werden. Auch zeigt der Herstellungsprozeß Toleranzen, die zu Abweichungen von der geplanten Geometrie führen.

3.1 Streifenleitungen

Üblicherweise werden für die Übertragung von Frequenzen einiger 10 MHz Koaxialkabel eingesetzt. Durch die Ausbreitung rein transversaler elektromagnetischer Moden (TEM-Moden) ist hier eine gute Signalübertragung gewährleistet. Die Abbildung 3.1 zeigt den Querschnitt einer sogenannten Streifenleitung. Sie kann in einem Schichtaufbau realisiert werden. Auch in ihr kommt es zu einer Ausbreitung reiner TEM-Moden.

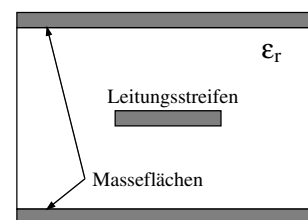


Abbildung 3.1: Streifenleitung

3.2 Mikrostreifenleitungen

Die in Abbildung 3.2 dargestellte *Mikrostreifenleitung* ist einfacher zu realisieren als die Streifenleitung. Jedoch wird durch den Übergang zwischen dem Dielektrikum und der Luft die Berechnung einer solchen Konfiguration komplizierter.

Die transversale Komponente des E-Feldes muß an der

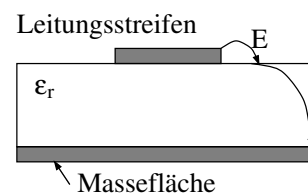


Abbildung 3.2: Mikrostreifenleitung

Grenzfläche gleich sein:

$$E_x|_D = E_x|_L ;$$

wobei sich der Index D auf die Dielektrikumsseite und der Index L auf die Luftseite der Grenzfläche bezieht. Die Maxwell-Gleichungen nutzend läßt sich schreiben:

$$(\nabla \times \mathbf{H})_x|_D = \epsilon_r (\nabla \times \mathbf{H})_x|_L .$$

Mit der Kontinuität der Normalkomponente des magnetischen Flusses und $\mu_r = 1$ läßt sich dieser Ausdruck erweitern.

$$\epsilon_r \partial H_z / \partial y|_L - \partial H_z / \partial y|_D = (\epsilon_r - 1) \partial H_y / \partial z \quad (3.1)$$

Da $\epsilon_r \neq 1$ und $H_y \neq 0$ sind, muß die linke Seite von 3.1 von Null verschieden sein. Dies bedeutet, daß $H_z \neq 0$ ist. Für die Geometrie einer Mikrostreifenleitung muß also eine Longitudinalkomponente von $\mathbf{H}$ existieren. Eine ähnliche Argumentation führt zu dem gleichen Ergebnis für die Longitudinalkomponente von $\mathbf{E}$. Die Wellenausbreitung in der Mikrostreifenleitung läßt sich also rein statisch nicht exakt beschreiben.

Die sich ausbreitenden Mischmodi kann man als Superposition einer transversal elektrischen und einer transversal magnetischen Welle darstellen. Mit den skalaren Potentialen ψ^e und ψ^h lassen sich die longitudinalen und transversalen Komponenten schreiben als:

$$\begin{aligned} E_z &= j [(k^2 - \beta^2) / \beta] \psi^e(x, y) e^{(-j\beta z)} \\ H_z &= j [(k^2 - \beta^2) / \beta] \psi^h(x, y) e^{(-j\beta z)} \\ E_t &= [\nabla_t \psi^e(x, y) - (\omega\mu / \beta)(\hat{\mathbf{z}} \times \nabla_t) \psi^h(x, y)] e^{(-j\beta z)} \\ H_t &= [(\omega\epsilon / \beta)(\hat{\mathbf{z}} \times \nabla_t) \psi^e(x, y) + \nabla_t \psi^h(x, y)] e^{(-j\beta z)} , \end{aligned}$$

wobei β die Ausbreitungskonstante, $\hat{\mathbf{z}}$ ein Einheitsvektor senkrecht zur Grenzfläche und $k = \omega(\epsilon_0 \epsilon_r \mu_0)^{1/2}$ ist.

Diese Gleichungen lassen sich für eine offene Mikrostreifenleitung auf zwei Arten lösen, in Ortskoordinaten nach der Integralgleichungsmethode von *Denlinger* [16] und im Frequenzraum nach der *Galerkin*-Methode [17, 18] (siehe zu diesem Thema auch [19]).

In dem hier betrachteten System wird die in Abbildung 3.3 gezeigte Geometrie einer abgedeckten Mikrostreifenleitung realisiert. Die nicht-TEM Anteile der Wellenausbreitung sind dadurch stark unterdrückt. Zudem arbeitet das hier betrachtete System bei einem vergleichsweise geringen Systemtakt von 40 MHz. Daher ist hier ein quasistatischer Ansatz zur Analyse ausreichend, auch wenn die Frequenzabhängigkeit der charakteristischen Impedanz und der Phasengeschwindigkeit damit unberücksichtigt bleibt.

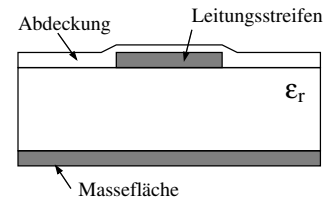


Abbildung 3.3: abgedeckte Mikrostreifenleitung

3.3 Quasistatische Analyse von Mikrostreifenleitungen

Bei der quasistatischen Analyse der Wellenausbreitung wird von einer rein transversal elektromagnetischen Welle ausgegangen. Mittels zweier Kapazitäten läßt sich dabei das System für eine Länge von „1“ beschreiben. Das sind der Kapazitätswert C_L für die Streifenleitungsgeometrie in einem Substrat mit $\epsilon_r = 1$ (Luft) und der Kapazitätswert C_r für die Streifenleitungsgeometrie in einem Substrat der spezifischen Dielektrizitätskonstante ϵ_r . Die charakteristische Impedanz und die Phasenkonstante lassen sich dann schreiben als

$$Z_{0m} = \frac{1}{c_0 \sqrt{C_L/C_r}}$$

und

$$\beta = \frac{\omega}{c_0} \frac{1}{\sqrt{C_r/C_L}}$$

mit c_0 der Lichtgeschwindigkeit im Vakuum.

Für die Berechnung von C_L und C_r existieren eine Reihe von analytischen und numerischen Methoden [19,20]. Mit deren Hilfe läßt sich ein „Füllfaktor“ berechnen, der die Angabe einer *effektiven* Dielektrizitätskonstante ermöglicht.

Für das in dieser Arbeit verwendete Dielektrikum (s. Kap. 4.6.1) mit einem $\epsilon_r = 2.7$ wurden solche Rechnungen durchgeführt [21]. Für eine Mikrostreifenleitung mit einer Linienbreite von 20 μm , einer Liniendicke von 2.2 μm und einer Dicke des Dielektrikums von 8 μm ergibt sich eine Impedanz von $Z_0 = 50 \Omega$, eine Kapazität von 1.2 pF/cm und somit eine Laufzeit von 55 ps/cm. Die Kopplung benachbarter Linien mit einem Abstand von 30 μm kann als -20 dB abgeschätzt werden. Die Abschwächung einer 7 cm langen Leitung sollte bei 30 % liegen (siehe auch Kapitel 8.1.3 auf Seite 60).

Die Berechnung von Übergängen zwischen Mikrostreifenleitungen verschiedener Breiten und damit verschiedener Impedanzen ist ebenso möglich. Den Rechnungen in [22] folgend, wurden in dem hier vorgestellten Entwurf Übergänge in Leitungsbreiten durch einen linearen Übergang mit einem Öffnungswinkel von $2 \times 60^\circ$ angepasst.

3.4 Meßverfahren

3.4.1 S-Parameter

In Kapitel 8.1.3 wird die Qualität der in den Dünnschichten implementierten Signalleitungen mittels einer S-Parameter Messung bestimmt. Abbildung 3.4 zeigt die Definition dieser Vierpolbeschreibung.

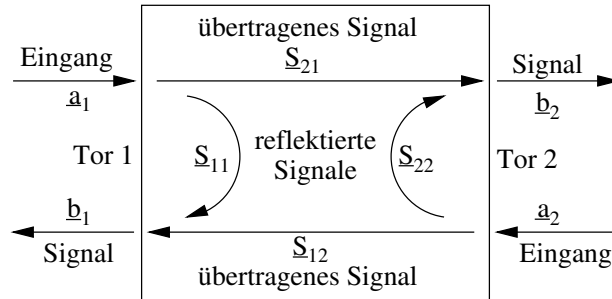


Abbildung 3.4: Illustration der Definition von S-Parametern.

Ab Frequenzen von einigen 10 MHz versagen die klassischen Verfahren zur Maschen- und Knotenpunktanalyse, da die einzelnen Komponenten der parasitären Elemente nicht mehr auf einfache Ersatzschaltungen zurückführbar sind. S-Parameter lassen sich jedoch in Z-, Y-, H-, und Kettenparameter umrechnen [23, 24].

Mittels einer Leistungsmessung lassen sich unter Verwendung eines Bezugswiderstandes (ein dem Wellenwiderstand der Leitung angepaßter Abschluß) die S-Parameter direkt messen, da gilt:

$\underline{a}$, $\underline{b}$: hin- und rücklaufende Welle (komplexe Wellenparameter)

$$\begin{pmatrix} \underline{b}_1 \\ \underline{b}_2 \end{pmatrix} = \begin{pmatrix} \underline{S}_{11} & \underline{S}_{12} \\ \underline{S}_{21} & \underline{S}_{22} \end{pmatrix} \begin{pmatrix} \underline{a}_1 \\ \underline{a}_2 \end{pmatrix}$$

und somit:

$$\underline{S}_{11} = \left. \frac{\underline{b}_1}{\underline{a}_1} \right|_{a_2=0} : \text{Eingangsreflexionsfaktor}$$

$$\underline{S}_{21} = \left. \frac{\underline{b}_2}{\underline{a}_1} \right|_{a_2=0} : \text{Vorwärtsübertragungsfaktor}$$

$$\underline{S}_{22} = \left. \frac{\underline{b}_2}{\underline{a}_2} \right|_{a_1=0} : \text{Ausgangsreflexionsfaktor}$$

$$\underline{S}_{12} = \left. \frac{\underline{b}_1}{\underline{a}_2} \right|_{a_1=0} : \text{Rückwärtsübertragungsfaktor}$$

Da es sich um die Verhältnisse der Signalspannungen handelt, lassen sich die S-Parameter in Dezibel ($20 \log(S_{ij})$) angeben.

3.4.2 Messung der Änderungen von $\epsilon_{r \text{ eff}}$

Für die Untersuchung der Auswirkung von hochenergetischer Strahlung auf das als Dielektrikum verwendete Polymer wird eine Methode zur Bestimmung der Änderungen von $\epsilon_{r \text{ eff}}$ benötigt. Hierzu läßt sich die Phase der Vorwärtsübertragung ($\underline{S}_{21}$) heranziehen [25].

Beobachtet man eine Änderung der Frequenz, bei der ein Minima der Phase $\underline{S}_{21}$ vorliegt, so kann dies u.a. von einer Änderung von $\epsilon_{r \text{ eff}}$ oder einer Änderung der Länge der vermessenen Leitung verursacht werden. Letzteres kann durch einen anderen Aufsetzpunkt der Meßnadel verursacht werden.

Mit $\omega = 2\pi f$, c_0 = Lichtgeschwindigkeit im Vakuum und
 L = Länge der gemessenen Transmissionsleitung
 ist der Phasenfaktor der EM-Welle entlang der Leitung

$$\beta L = \frac{\omega c_0}{\sqrt{\epsilon_{r \text{ eff}}}} L .$$

Eine Phasenänderung Θ , hervorgerufen durch eine Änderung von $\epsilon_{r \text{ eff}}$, läßt sich damit schreiben als

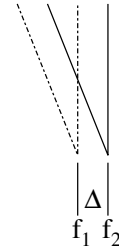
$$\Theta = \frac{\omega_1 L}{c_0} \sqrt{\epsilon_{r \text{ eff } 1}} = \frac{\omega_2 L}{c_0} \sqrt{\epsilon_{r \text{ eff } 2}} . \quad (3.2)$$

Vergleicht man die Frequenzen der Minima vor (f_2) und nach (f_1) der Änderung von $\epsilon_{r \text{ eff}}$, so ergibt sich

$$\frac{\epsilon_{r \text{ eff } 1}}{\epsilon_{r \text{ eff } 2}} = \left(\frac{f_2}{f_1} \right)^2 \quad \text{und mit} \quad f_2 = f_1 + \Delta$$

$$\frac{\epsilon_{r \text{ eff } 1}}{\epsilon_{r \text{ eff } 2}} = \left(1 + \frac{\Delta}{f_1} \right)^2 \quad \text{oder}$$

$$\epsilon_{r \text{ eff } 1} = \epsilon_{r \text{ eff } 2} \left(1 + \frac{\Delta}{f_1} \right)^2 . \quad (3.3)$$



Sieht man die Ursache der Phasenänderung allein in einer Änderung der Leitungslänge, so läßt sich Gleichung 3.2 schreiben als

$$\Theta = \frac{\omega_1 L_1}{c_0} \sqrt{\epsilon_{r \text{ eff}}} = \frac{\omega_2 L_2}{c_0} \sqrt{\epsilon_{r \text{ eff}}} \quad \Longleftrightarrow \quad \frac{L_1}{L_2} = \frac{f_2}{f_1}$$

also mit $L_1 = L_2 - \Delta L$

$$\frac{f_2}{f_1} = \frac{L_2 - \Delta L}{L_2} \quad \Longleftrightarrow \quad \Delta L = \left(1 - \frac{f_2}{f_1} \right) L_2 . \quad (3.4)$$

Für eine Positionierungsgenauigkeit der Meßnadeln von $\Delta L = 25 \mu\text{m}$, was der Hälfte der Länge der zu kontaktierenden Fläche entspricht, ergibt sich eine Meßgenauigkeit von 0.076 % für die Änderung von $\epsilon_{r \text{ eff}}$!

Eine Erklärung für eine Änderung von $\epsilon_{r \text{ eff}}$ ist die Aufnahme von Wasser ins Dielektrikum; siehe hierzu Kapitel 8.2.1 auf Seite 61.

Kapitel 4

Multi Chip Modul Technologien

Als Multi Chip Modul (MCM) werden in der elektrotechnischen Industrie Bauelemente bezeichnet, die aus mehreren integrierten Schaltkreisen (Integrated Circuit, IC) aufgebaut sind. Im Unterschied zu herkömmlichen gedruckten Schaltungen (PCB¹⁾) wird eine stark verminderte Baugröße durch den Verzicht auf die Häusung der aktiven Bauteile erreicht. Je nach Verwendungszweck wird das ganze MCM entsprechend verpackt, so daß industriell gefertigte MCMs äußerlich von einzelnen, gehäusten Schaltkreisen nicht zu unterscheiden sind.

Ermöglicht werden diese Bauformen durch die Entwicklung von entsprechend feinstrukturierten Verbindungstechnologien. Dies betrifft sowohl die Kontaktierung der ungehäusten Schaltkreise als auch die Verbindungen der Schaltkreise untereinander (intramodulare Verbindungen). Für die Verbindung der MCMs mit ihrer Umgebung kommen in der Regel herkömmliche Verbindungstechnologien wie automatische Oberflächenbestückung (SMT²⁾) zum Einsatz.

Multi Chip Module stehen somit in Konkurrenz und Ergänzung zu verschiedenen Entwicklungen, die mehr Funktionen in einen integrierten Schaltkreis implementieren wollen (SoC³⁾, SiGe⁴⁾) oder das Volumen gehäuster Chips minimieren (Chip Sized Package, CSP).

Im wesentlichen bieten Multi Chip Module zwei Vorteile:
Es können integrierte Schaltkreise verschiedener Herstellungstechnologien, optimiert auf die jeweils übernommene Teilaufgabe, verwendet werden.

Der sehr kontrollierte Aufbau der feinstrukturierten intramodulare Verbindungen und die Vermeidung von (insbesondere kapazitiven) Parasitäten durch die Verwendung ungehäuster IC's ermöglicht innerhalb der Multi Chip Module eine verlustarme Signalübertragung.

¹⁾ Printed Circuit Board (auch Platine)

²⁾ Surface Mount Technology

³⁾ System on a Chip

⁴⁾ Silizium Germanium Mischtechnologie

Zur Herstellung von Multi Chip Modulen werden neben der Herstellung der aktiven und passiven Bauelemente zwei Technologien benötigt:

Die Substrate müssen inklusive der benötigten intramodul Verbindungen hergestellt und die Bauteile inklusive der elektrischen Verbindungen zu den intramodul Verbindungen montiert werden.

Multi Chip Module werden durch ihr Herstellungsverfahren klassifiziert, von denen z.Zt. drei weitere Verbreitung gefunden haben: Multichip Module Cofired (MCM-C), Multichip Module Laminated (MCM-L) und Multichip Module Deposited (MCM-D) (nähere Beschreibung in Kapitel 4.5 auf Seite 27). Der Unterschied besteht in den verwendeten Materialien für den Träger, die elektrischen Leiterbahnen und die Isolationslagen. Als weitere Unterscheidungskriterien können die Integration passiver Bauelemente und die eingesetzte Montagetechnologie der aktiven Bauteile dienen. Die Montagetechnologien sind allerdings für alle drei Verfahren weitgehend identisch.

4.1 Montage ungehäuster integrierter Schaltkreise

Die Montage gehäuster integrierter Schaltkreise findet ein breites Anwendungsspektrum in allen Bereichen der Industrie. Kommt es aber auf die Vermeidung von parasitären Lasten und auf die Einsparung von Material an, müssen die verwendeten integrierten Schaltkreise ungehäust montiert werden.

4.1.1 Wire-Bond-Verfahren

Das Wire-Bond-Verfahren ist die verbreitetste Technologie zur elektrischen Kontaktierung von integrierten Schaltkreisen. Hierbei werden diese mit ihrer strukturierten Seite nach oben aufgeklebt. 10 bis 100 μm dicke Aluminium- oder Golddrähte werden dann mittels Ultraschall auf den zu verbindenden Kontaktflächen verschweißt. Hierbei können Abstände zwischen den Kontaktflächen bis zu einigen Millimetern und Höhenunterschiede bis zu einigen 100 μm überwunden werden.

Der mittlere Kontaktabstand längs der Kante der zu verbindenden Teile kann durch eine versetzte Anordnung der Kontaktflächen in mehreren Reihen auf unter 50 μm gebracht werden, ansonsten beträgt er minimal etwa 75 μm . Auf festen Substraten (Montage von Chips in Gehäuse) ist diese Technik sehr zuverlässige und in Maßen auch reparabel. Durch Vergießen der Drähte (potting) ist, unter Verzicht auf die Reparierbarkeit, eine gewisse Unempfindlichkeit erreichbar.

Auf flexiblen Substraten (z.B. Kapton®-Folie) steigert sich die Empfindlichkeit des Anschweißprozesses auf die Oberflächenbeschaffenheit der Anschlußflächen (Oxidschicht, Verunreinigungen).

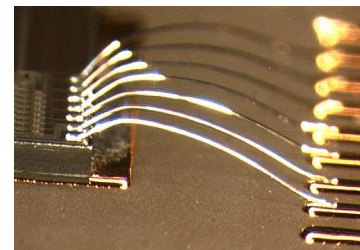


Abbildung 4.1: Ansicht einer Wire-Bond-Verbindung

4.2 Flip-Chip-Verfahren

Für die Erhöhung der Integrationsdichte auf Platinen und zur Herstellung von hybriden Pixeldetektoren ist eine flächige Verteilung der Kontakte nötig, die mittels Wire-Bonds nicht realisierbar ist (Kap. 2.2 auf Seite 13). Für die verschiedenen Anforderungen wurden verschiedene Verfahren entwickelt, die dies ermöglichen. Gemein ist ihnen, daß die integrierten Schaltungen mit der strukturierten Seite auf das Substrat gebracht werden, um die Verteilung der Kontaktflächen auf dem gesamten Bereich der Schaltung zu ermöglichen. Daher werden sie als Flip-Chip-Verfahren bezeichnet.

4.2.1 anisotrope Kleber

Diese in flüssiger Form oder auch als Folie erhältlichen Materialien erlauben die gleichzeitige mechanische Montage und elektrische Kontaktierung von integrierten Schaltungen. Durch im Kleber verteilte, leitfähige Partikel und erhabene Kontaktflächen wird unter Druck eine elektrisch leitende Verbindung an den gewünschten Stellen erreicht

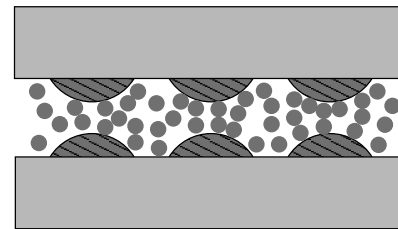


Abbildung 4.2: Wirkungsweise anisotroper Kleber

Tape-Automated-Bonding

Bei dieser das Wire-bonding ersetzenden Verbindungstechnologie werden die Verbindungen durch mit Leiterbahnen versehene Folien erstellt. Da die Einrichtungskosten der entsprechenden Maschinen sehr hoch sind, die eigentliche Verbindung aber sehr kostengünstig realisiert werden kann, findet sich diese Technik nur in Massenprodukten.

4.3 Bump Bonding

Unter „Bump Bonding“ werden alle Technologien zusammengefaßt, die elektrische Kontakte mit Hilfe von kleinen Metallkugeln erstellen. Zu unterscheiden sind die Kugeldurchmesser und die verwendeten Legierungen sowie die Technik, die für die Herstellung und Positionierung der Kugeln verwandt wird.

4.3.1 Ball Grid Array

Für die Montage von gehäusten Chips auf Platinen wird zur Erhöhung der Kontaktdichte eine Umverdrahtung der Kontaktflächen zu einer gleichmäßigen Matrix vorgenommen. Hierauf platzierte Lotkugeln erlauben dann das Auflöten des Gehäuses auf eine entsprechende Kontaktmatrix der Platine. Lotkugeldurchmesser und Kontaktabstand liegen hier im Bereich von 1 mm, als µBGA bezeichnet man Formen, die bis hinunter zu 500 µm gehen.

4.3.2 Flip–Chip

Das Flip–Chip–Verfahren ermöglicht die Platzierung von Kontakten in beliebiger Position der Schaltung. Lediglich minimale Abstände und Größen der Kontaktflächen sind einzuhalten. Auf die Kontakte wird ein leitfähiges Material aufgebracht (Bump) und der Chip mit der strukturierten Seite auf das Substrat gesetzt.

Die elektrischen Kontakte müssen also auch für den mechanischen Halt des IC's sorgen. Daher muß bei zu unterschiedlichen Eigenschaften von Substrat und Chip (insb. des Wärmeausdehnungskoeffizienten) eine zusätzliche Stabilisierung der Verbindung vorgenommen werden, indem der Raum um die Kontakte zwischen Substrat und Chip ausgefüllt wird (Underfill).

Zur Herstellung der Kontakte existieren verschiedene Techniken, die sich hauptsächlich im verwendeten Material unterscheiden.

4.3.3 Indium

Die kleinsten Kontaktflächen lassen sich mit Indium als Kontaktmaterial erstellen. Einzelne Verbindungen wurden hiermit schon mit wenigen μm Durchmesser realisiert. Beide Seiten werden hierfür zuerst mit einer Photolackschicht versehen, deren Öffnungen die späteren Bumppositionen definieren. Eine Chromschicht dient als Haftvermittler für das aufgedampfte Indium. Überschüssiges Metall wird mit dem Photolack entfernt („lift–off“ Technik) und die beiden Teile dann bei 20 bis 100 °C zusammengepreßt.

Die hierfür nötigen Kräfte von bis zu 10 Gramm pro Verbindung erschweren die Herstellung von vielen Verbindungen gleichzeitig erheblich. Die Höhe der Verbindung beträgt hierbei nach Verpressung 6 bis 8 μm .

Im Rahmen des ATLAS Pixel–Projektes wurde diese Technologie vom INFN⁵⁾, Sektion Genua, in Zusammenarbeit mit Alenia Marconi Systems (Italien) zur Anwendungsreife gebracht.

Für die Entwicklung der strahlenharten Sensoren für hybride Pixeldetektoren (Kap. 2.2 auf Seite 13) hat die Verarbeitung bei Raumtemperatur entscheidende Vorteile, da hierdurch eine Hybridisierung nach Bestrahlung ermöglicht wird (siehe hierzu Kapitel 5.1 auf Seite 37).

4.3.4 Blei–Zinn Bumping

Aufbauend auf der von International Business Machines Corp., USA in den 1960er Jahren entwickelten Controlled Collapse Chip Connection–Technologie [27] wurden verschiedene Techniken unter Verwendung von Blei–Zinn (Lot) als Kontaktmaterial entwickelt.

Um eine Benetzung und Haftung des Lotes auf den (meist aus Aluminium oder Kupfer bestehenden) Kontaktflächen zu erreichen, muß eine entsprechende Metallisierung auf beide zu verbindende Seiten aufgebracht werden, die sogenannte Under Bump Metal.

⁵⁾ Instituto Nazionale di Fisica Nucleare

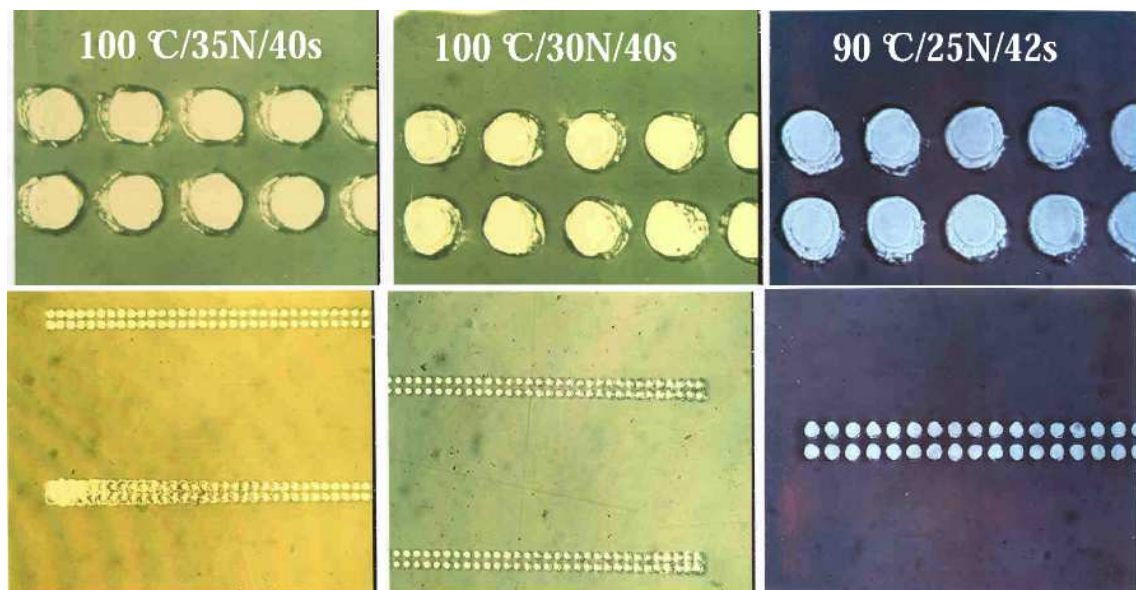


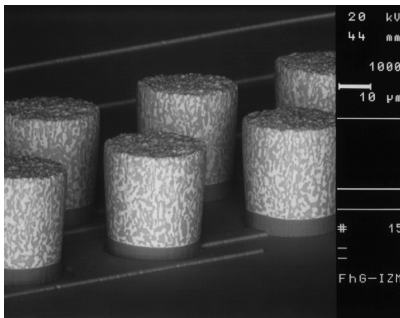
Abbildung 4.3: Verpreßte Indium Bumps zwischen zwei Glasscheiben. Der Mittenabstand beträgt 50 μm . (Quelle: [26])

Die Techniken unterscheiden sich hauptsächlich durch die Art der Under Bump Metal und die Aufbringung des Lotes. Das danach folgende Wiederaufschmelzen (Reflow) des Lotes zu dessen Verbindung mit der UBM⁶⁾, die Positionierung der Teile übereinander und die Verlötung der Teile, die die Oberflächenspannung des Lotes zur genauen Selbstjustage der Teile nutzt, ist für alle gleich. Aber natürlich ist für die Zuverlässigkeit der Verbindung die Metallurgie bei der Aufbringung des Lotes entscheidend.

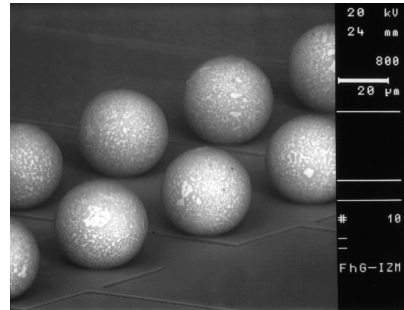
Die erste serienreife Entwicklung einer solchen Technologie ist der IBM-C4 Prozeß. Hierbei werden die Under Bump Metal und die Lotkugeln mittels einer Molybdän-Maske definiert. Als UBM dient eine Schichtfolge aus Kupfer, Nickel und Gold. Der minimale Durchmesser dieser Kugeln ergibt sich hierdurch zu etwa 100 μm , bei einem minimalem Mittenabstand von etwa 200 μm .

Die hier beschriebene Entwicklung verwendet einen Prozeß, bei dem nach Aufbringen der UBM durch Kathodenzerstäubung die galvanisch aufgetragenen Bumps durch Öffnungen in einer Photolackschicht definiert werden.

⁶⁾ Under Bump Metal



(a) Blei-Zinn Bumps vor Reflow



(b) Blei-Zinn Bumps nach Reflow

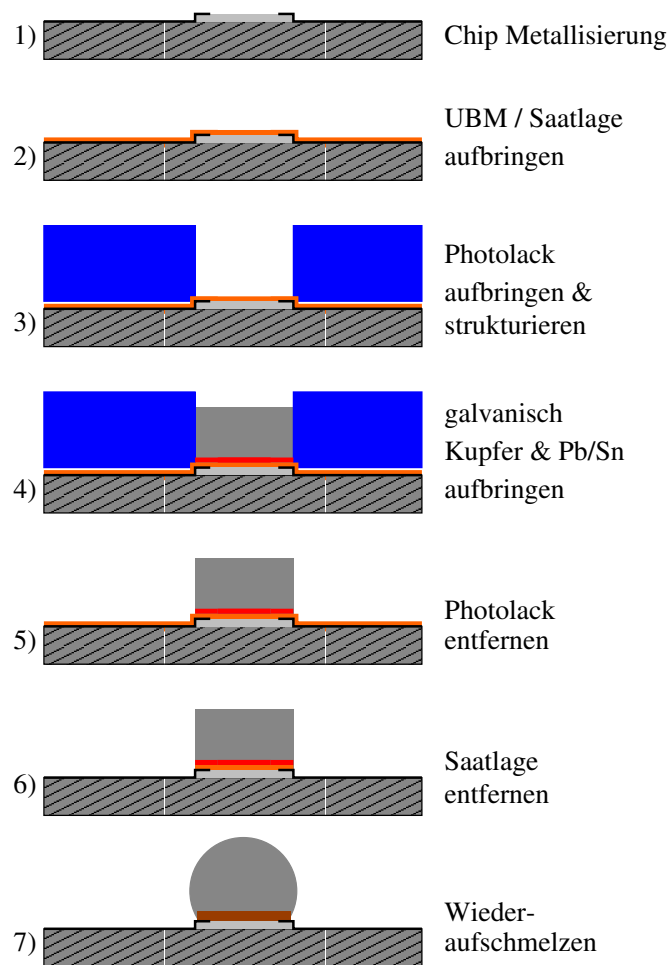
Abbildung 4.4: Blei-Zinn Bumps vor und nach Reflow (*Quelle: IZM*)

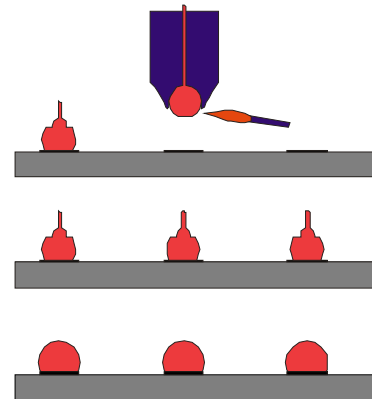
Abbildung 4.5: galvanischer „bumping“-Prozeß

4.3.5 alternative Entwicklungen für Prototypen

Eine der Hauptnachteile des Bumpbondings in der Prototypphase eines Projektes ist die Notwendigkeit, ganze Wafer prozessieren zu müssen. Um einzelne Chips, wie man sie insbesondere aus Multi-Project-Runs erhält, verarbeiten zu können, gibt es zwei Alternativen:

Stud-Bumping

Beim Stud-Bumping wird eine Ball-Bond-Maschine benutzt, um Golddraht-Stückchen auf Kontaktpads zu setzen. Beim Flip-Chip Schritt muß dann dieses Drahtstückchen in die korrespondierende Kontaktfläche gedrückt werden.



Bearbeiten von Einzelchips

Aufwendiger ist die Möglichkeit, einzelne Chips in entsprechend präparierte Träger einzukleben, um sie dann dem serienidentischen Prozeß unterziehen zu können. Insbesondere sind, neben dem eigentlichen Einbetten in den Trägerwafer, je nach verwendetem Bump Bonding-Prozeß entsprechende Masken anzufertigen.

Abbildung 4.6: Illustration des „Stud-Bumpings“.

Vermeidung bleihaltiger Verbindungen

Die Problematik der Elektronikschrott-Entsorgung hat den Gesetzgeber dazu veranlaßt, die Verwendung von bleihaltigen Verbindungen in elektronischen Bauteilen ab dem Jahr 2006 zu verbieten. Daher werden zur Zeit verschiedene Legierungen, meist auf Silber/Kupfer-Basis, auf ihre Verwendbarkeit als bump-bond Material getestet.

4.4 Physikalische Eigenschaften der verwendeten Materialien

Material	BCB	PI	Epoxy
Hersteller	Dow	DuPont	Ciba
Handelsname	Cyclotene 4000	Pyralin 2722 (Kapton®)	Probelec XB 7081
ϵ_r (1 MHz)	2,65	3,3	4,1
dielektrischer Verlustwinkel ($\tan \delta$)	0,0008	0,002	0,02
CTE / ppm/K	52	40	60 - 70
Glastrans T_g / °C	>350	>400	125 - 130
Aushärtetemperatur / °C	210 - 250	350 - 400	120
Wasseraufnahme / %	0,2	3,0	1,4
Durchbruchsspannung / V/ μm	300	200	180

Tabelle 4.1: Für die Herstellung von MCM verwendbare Dielektrika und ihre Eigenschaften. Vergleiche auch Tabelle 4.3 auf Seite 33.

(Quelle: Datenblätter der Hersteller)

Material	Kupfer (Cu)	Aluminium (Al)	Gold (Au)
Dichte / g/cm ³	8.93	2.70	19.28
spez. Widerst. ^{a)} / m Ω μm	17.5	28.7	20.6
CTE / ppm/K	16.5	23.1	14.2
Wärmeleitfähigkeit / W/cm K	4.01	2.37	3.17

^{a)} bei Raumtemperatur

Tabelle 4.2: Physikalische Eigenschaften der für die Herstellung von MCM verwendeten Metalle.

4.5 High Density Interconnect Technologien

Von den drei zur Zeit verfügbaren Multi Chip Modul Technologien haben bisher zwei Einzug in Experimente der Hochenergiephysik gefunden. Lamierte Strukturen kommen nicht nur in Modulen, sondern auch in Form von massearmen Kabeln häufig zum Einsatz. Hier ist insbesondere der Aufbau von Aluminium-Leiterbahnen interessant, da sich hierdurch die Gesamtstrahlungslänge verringern läßt.

4.5.1 Multichip Module Laminated

Die Multichip Module Laminated (MCM-L) Technologie stellt eine Weiterentwicklung der Herstellungsverfahren gedruckter Schaltungen (PCB) dar. Durch Druck- und Hitzeeinwirkung werden hierbei organische Dielektrika und Kupferfolien (seltener Aluminiumfolien) verpreßt. Sie können nach Strukturierung der einzelnen Lagen aufeinander gebracht werden. Neben den anfänglich verwendeten, aus der Platinenherstellung bekannten epoxybasierten Materialien sind inzwischen viele Materialien entwickelt worden, die dieser Technologie ein breites Anwendungsspektrum eröffnen (siehe auch Tabelle 4.1 auf der vorherigen Seite).

Es lassen sich hiermit sowohl steife als auch flexible Träger herstellen, ja sogar eine Kombination von steifen und flexiblen Teilen innerhalb eines Trägers ist möglich.

Auch die Herstellung von Sack-, Blind-, und Durchgangskontakten ist durch Verfüllen der Kontaktöffnungen in den Folien mit leitfähigen Pasten möglich (vergleiche auch Abbildung 4.7).

Erleichtert wird die Herstellung solcher Viellagensysteme durch die Verfügbarkeit von Halbfertigprodukten in Form von metallbeschichteten Folien (z.B. Pyralux von DuPont).

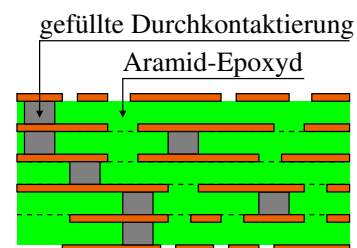


Abbildung 4.7: Schematischer Querschnitt durch einen laminierten Mehrlagenaufbau.

(Quelle: Matsushita)

Beispiel DELPHI Pixel Modul

In der Hochenergiephysik werden MCM-L-Strukturen bereits erfolgreich eingesetzt. Als ein Beispiel sei hier das DELPHI Pixel-Projekt genannt, bei dessen Modulen eine Kapton basierte, mit passiven Komponenten bestückte Folie zur Verteilung der Versorgungsspannungen und zur intermodularen Verbindung diente [28].

Beispiel ATLAS Flex-Modul

Auch für den ATLAS Pixeldetektor ist ein MCM-L basiertes Modul geplant. Eine nähere Beschreibung hierzu findet sich in 6 auf Seite 50.

4.5.2 Multichip Module Cofired

Bei der Multichip Module Cofired Technologie, die sich in der Literatur unter dem Namen Multi Chip Modul-cofired und MCM-Ceramics findet, handelt es sich um einen Keramik Sinterungsprozeß. Es ist die älteste Form der hier erwähnten Substrattechnologien.

Zu unterscheiden sind hier drei Unterarten: Thick-Film, High Temperature Cofired Ceramics/Ceramic Carrier, Low Temperature Cofired Ceramics/Ceramic Carrier. Allen gemein ist der Siebdruck von metallhaltigen Pasten und die anschließende alle Lagen verbindende Sinterung. Die Verfahren unterscheiden sich in der Wahl der Materialien und der daher nötigen Temperaturen. Als Träger und Dielektrikum kommen Al_2O_3 , AlN oder Glas mit einem ϵ_r zwischen 7 und 10 zum Einsatz.

Der Sinterungsprozeß erlaubt den Aufbau sehr vieler Lagen (>50), wobei jedoch auf Grund der Schrumpfung bei der Sinterung keine großflächigen Metallstrukturen realisierbar sind. Diese Schrumpfung macht auch die Kontrolle der endgültigen Abmessungen der Substrate schwierig.

Die fertigen Substrate sind sehr robust und insbesondere im Automobilbau verbreitet. In der Hochenergiephysik finden MCM-C's sehr häufig Verwendung als Träger von Ausleseelektronik, die direkt am Detektorelement montiert werden muß. Als Montagetechnik kommt hierbei meist Wire-bonding (siehe Kapitel 4.1.1 auf Seite 20) zum Einsatz; im Falle von Streifendetektoren etwa sowohl für die intramodularen Verbindungen als auch für den Anschluß der Sensorelemente zu ihren Auslesekanälen.

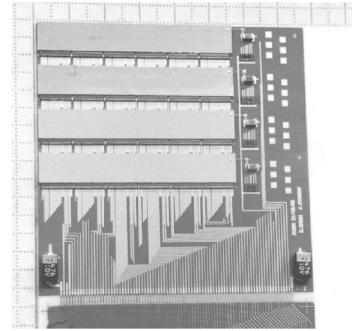


Abbildung 4.8: Half-Plane des Omega Pixeldetektors.

(Quelle: [29])

Beispiel Pixelplane des Ω -Experimentes

Auch beim Pixeldetektor des WA 97 Experimentes, ein Schwerionen Experiment am CERN, kommen MCM-C's als Träger sogenannter Half-Planes zum Einsatz, wie in Abbildung 4.8 gezeigt.

4.6 MCM-D

Die Multichip Module Deposited-Technologie wendet Prozesse der Chipherstellung auf MCM-Substrate an. Hierdurch wird eine sehr gute Kontrolle über Strukturicken und -breiten erreicht, allerdings bringt die Beschränkung auf Wafer-artige Träger eine Begrenzung in den Abmessungen⁷⁾ mit sich.

Die verschiedenen Varianten der MCM-D-Technologie werden durch die verwendeten Materialien unterschieden. Als Leiter kommen Kupfer oder Aluminium, als Dielektrika Siliziumverbindungen oder Polymere zum Einsatz. Die Verwendung von Siliziumverbindungen folgt direkt den Chipherstellungsverfahren, läßt jedoch nur beschränkte Schichtdicken bis 2 µm zu, was für den Aufbau von Mikrostreifenleitungen nicht ausreicht (vergleiche auch Kapitel 3.2 auf Seite 14).

Als Träger für die Deposition der Strukturlagen kommen Silizium, Keramik oder Glas zum Einsatz, aber auch Aufbauten auf MCM-L- und MCM-C-Strukturen werden versucht. Die Hauptanforderung an alle Träger ist mechanische Ähnlichkeit zu Wafern, um die Verfahrensschritte nicht zu behindern.

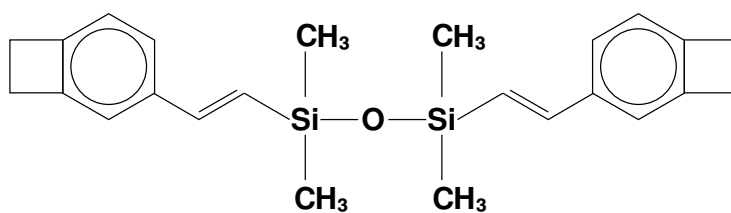
4.6.1 Deposition des Dielektrikums

Der für die hier beschriebene Entwicklung verwandte Prozeß wird durch ein von Dow Chemical Corp. unter dem Handelsnamen CYCLOTENE vertriebenes Polymer ermöglicht.

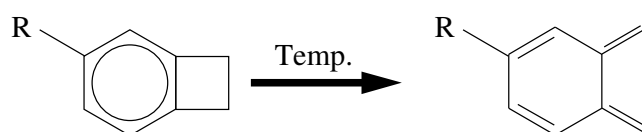
Hierbei handelt es sich um ein Duroplast auf Basis des Monomers Divinylsiloxan-bis-Benzocyclobuten (DVS-bis-BCB)⁸⁾ (die Strukturformel ist in Abbildung 4.9(a) auf der nächsten Seite gezeigt), welches durch eine Diels-Alder-Cycloaddition (hier auch als 2 + 4 Cycloaddition bezeichnet, [30, 31]) polymerisiert. Die thermisch induzierte Öffnung einer BCB-Ringstruktur bewirkt die Bildung einer Dien-Komponente (4.9(b)), welche dann mit der Vinylgruppe des BCB zu einer Tetralingruppe reagiert (4.9(c)). Da jedes Monomer über zwei Dien-bildende Ringe und zwei Vinylgruppen verfügt, führt diese Reaktion zu einem hochvernetzten Polymer, wobei keine flüchtigen Nebenprodukte entstehen.

⁷⁾ Die Weiterentwicklung von Drucktechniken, wie sie für die Herstellung von LC-Displays Verwendung finden (z.B. „mensicus coating“) wird diese Größenbeschränkungen weitgehend aufheben.

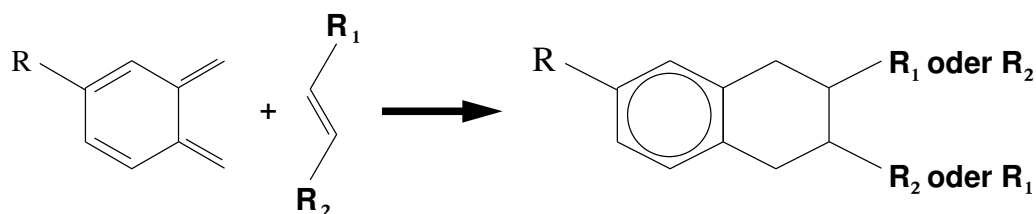
⁸⁾ Der genaue Name des Monomers lautet 1,3-bis(2-bicyclo[4.2.0.]octa-1,3,5-trien-3-ylethenyl)-1,1,3,3-tetramethyldisiloxan [30].



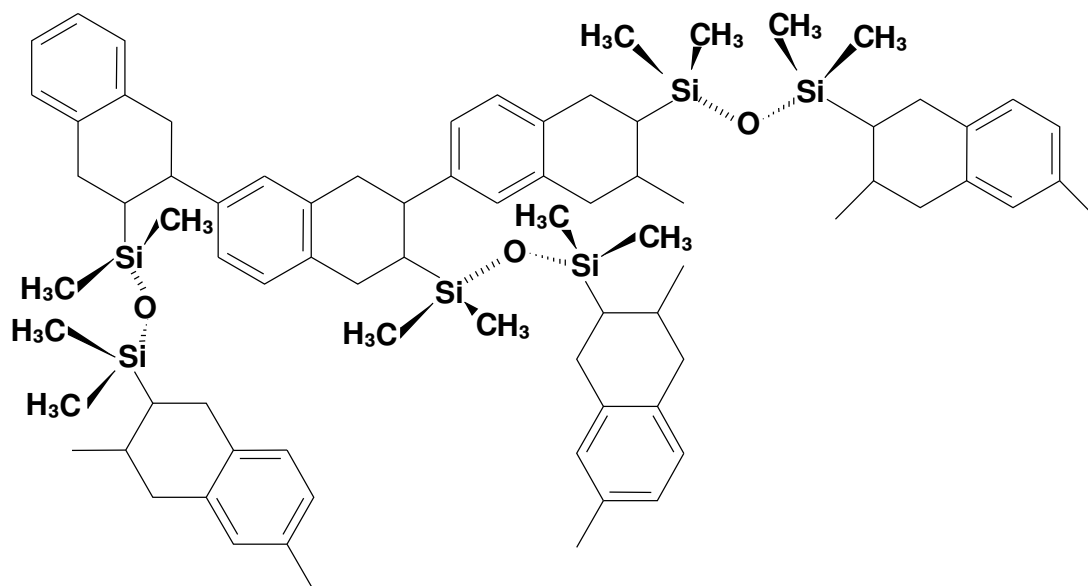
(a) Monomer (DVS-bis-BCB)



(b) Dienbildung



(c) Tetralinbildung



(d) polymerisiertes BCB

Abbildung 4.9: Schematische Darstellung der Polymerisation von Benzocyclobuten.

(Quelle: [30])

Erreicht wird diese Reaktion durch den in Abbildung 4.10 dargestellten Prozeß. Das BCB wird durch aufschleudern aufgebracht, indem das entsprechend temperierte Monomer bei geringer Drehzahl (500 min^{-1} des Substrates verteilt wird und danach mit der die Schichtdicke bestimmenden Drehzahl ($1500 - 5000 \text{ min}^{-1}$) abgeschleudert wird (siehe Tabelle 4.3 auf Seite 33). Eine anschließende Vortrocknung garantiert die nötige Lösungsmittelfreiheit der Schicht.

Die Zugabe eines Photosensibilisators in Form von Azid-Gruppen haltigen Verbindungen in das aufgeschleuderte Material ermöglicht die Strukturierung der Schicht durch Belichtung mit mittlerem UV-Licht (I-Linie des Quecksilbers, 365 nm) durch eine negative (die zu öffnenden Stellen in der BCB-Lage abdeckenden) Maske.

Nach lösen der unbelichteten Strukturen im Entwickler wird eine 70 %ige Polymerisation des BCB durch das in Abbildung 4.11 gezeigte Temperaturprofil (soft cure) erreicht. Nach Aufbringung aller Schichten wird durch eine höhere Endtemperatur beim Aushärten eine 95 – 100 %ige Polymerisation des BCB und eine sichere Verbindung der Lagen untereinander sichergestellt.

Die wesentlichen physikalischen Eigenschaften dieses Materials sind in Tabelle 4.3 auf Seite 33 zusammengefaßt.

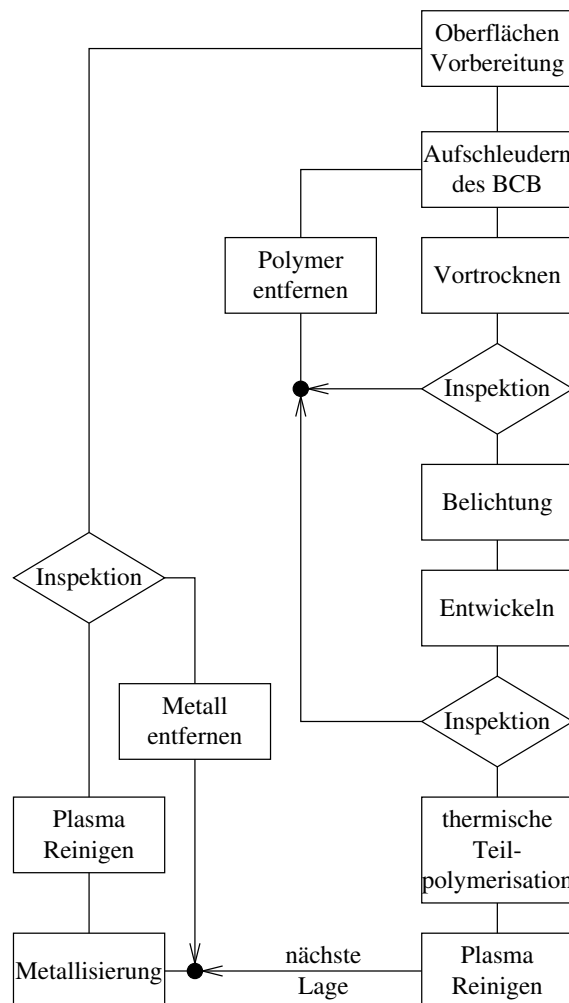


Abbildung 4.10: Prozeß zur Deposition von CYCLOTENE. (Quelle: nach [32])

4.6.2 Deposition des Metalls

Die hier beschriebene Entwicklung verwendet Kupfer zum Aufbau der leitenden Lagen. Es existieren zwei mögliche Verfahren zur Realisation dieser Lagen: ein subtraktives und ein additives (siehe auch Abbildung 4.12 auf Seite 34). Beiden gemein ist die Verwendung von Titan-Wolfram (Ti:W)-Schichten als Haftvermittler und Diffusionssperre. Diese 100 nm dicken Schichten werden durch Kathodenzerstäubung vollflächig aufgebracht.

Hiernach wird beim subtraktiven Verfahren die gewünschte Schichtdicke des Kupfers durch Kathodenzerstäubung aufgebracht und durch einen Photolackprozeß strukturiert.

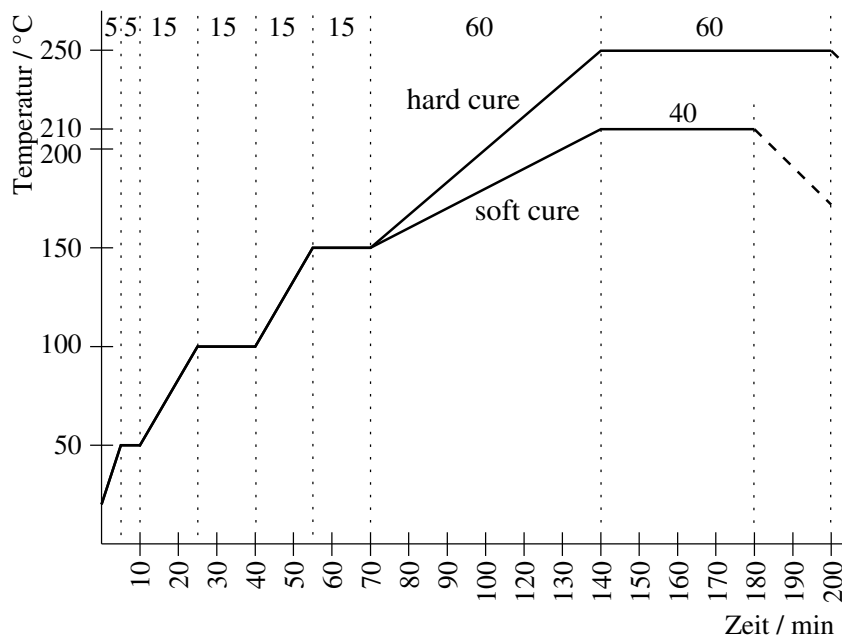


Abbildung 4.11: Temperaturprofile zur Polymerisation von BCB. (Quelle: [32])

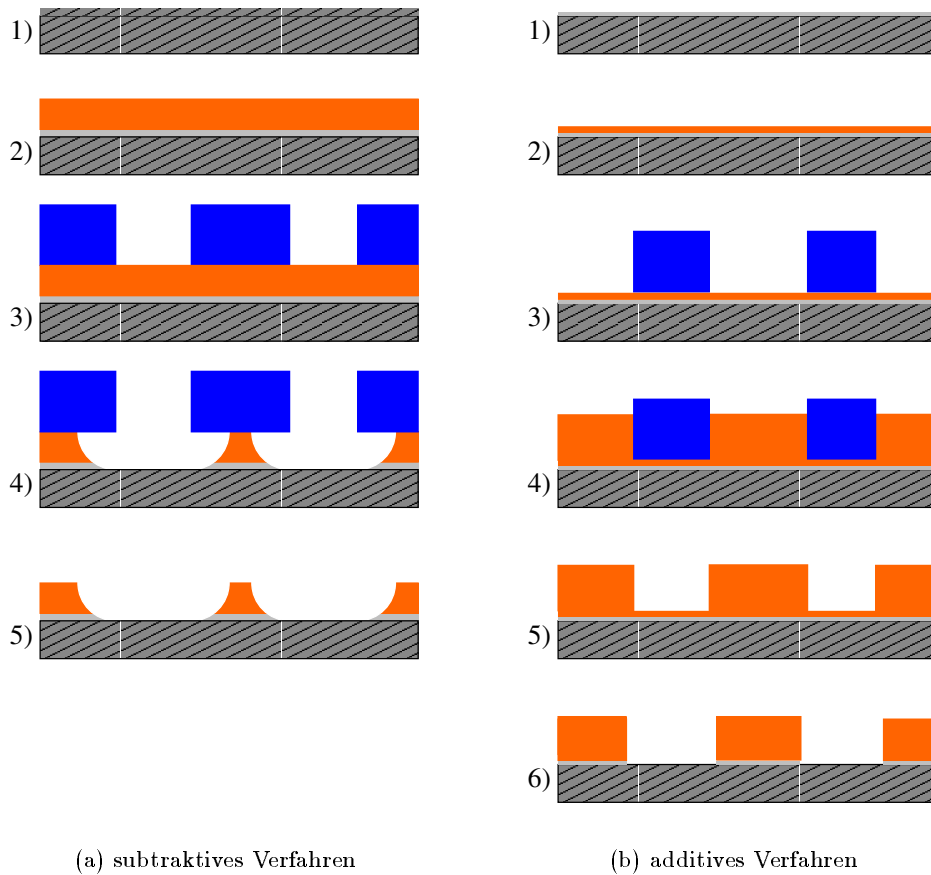
Das additive Verfahren bringt durch Kathodenzerstäubung nur eine 300 µm dicke Kupferschicht auf die Ti:W Lage auf. Die auf diese Saatlage aufgebrachte Photolackschicht definiert im anschließenden Galvanik-Prozeß die Kupferstrukturen. Nach Entfernung des Photolacks wird die gesamte Kupferlage um die dicke der Saatlage (Ti:W und Cu) gedünnt, um nur die gewünschten Kupferflächen übrig zu behalten. Die Stärke der Saatlage (400 nm) muß also zusätzlich zur Solldicke in der Galvanik aufgebracht werden.

Für die Erstellung der Masken muß insbesondere für das subtraktive Verfahren die Schrumpfung der Flächen um mindestens die Schichtdicke des Kupfers berücksichtigt werden. Beim additiven Verfahren werden die Kanten der Kupferstrukturen hauptsächlich durch die 10 µm dicke Lackschicht definiert, auch hier werden die Strukturen durch das Rückätzen der Saatlage verkleinert.

Die Dicke der Dielektrikumlagen wird maßgeblich durch die Wahl der CYCLOTENE-Formulierung bestimmt und läßt sich in Grenzen über die Drehzahl beim Aufschleudern variieren (siehe auch Tabelle 4.3 auf der nächsten Seite). Um eine gute Abdeckung und Planarisierung der Kupferschichten zu gewährleisten, sollte die Dicke der Dielektrikumlagen jedoch das doppelte der Kupferschichtdicke betragen. Dies stellt somit auch eine Grenze für die Dicke der Metallagen dar.

	Einheit	CYCLOTENE		
		7200-35	4024-40	4026-46
Schichtdicken-Bereich (Aufschleudern bei 1500-5000 rpm)	µm	2.5 - 4.5	3.0 - 7.0	6.5 - 13.0
Vortrocknungs-Temperatur (90 s; vor Belichtung)	°C	65 - 75	75 - 85	85 - 95
Belichtungs-dosis	mJ/cm ²	100 – 200	150 – 250	600 – 1000
Lösungs-Eigenschaften:				
Lösungsmittel		Mesitylen		
Lösungsmittel-Anteil	%	35	40	46
Dichte (bei 25 °C)	g/cm ³	0.93	0.95	0.97
Viskosität (bei 25 °C)	10 ⁻⁶ m ² s ⁻¹	125	300	1100
Verunreinigungen				
flüchtige Halogene	ppm	<5.0	<5.0	<5.0
Natrium und Kalium	ppm	<1.0	<1.0	<1.0
elektrische Eigenschaften:				
ε _r (bei 1 kHz)		2.65		
tan δ (bei 1 kHz)		0.0008		
Durchschlagspannung	V/µm	300		
spez. Widerstand	Ωcm	1 x 10 ¹⁹		
mechanische Eigenschaften:				
Wärmeausdehnungskoeffizient	ppm/°C	52		
Glas Transition Temperatur - T _g	°C	>350		
Tensile Modulus	GPa	2.9 ± 0.2		
Tensile Strength	MPa	87 ± 9		
Elongation	%	8 ± 2.5		
Stress	MPa	28		

Tabelle 4.3: Eigenschaften des Benzocyclobuten. Vergleiche auch Tabelle 4.1 auf Seite 26.
(Quelle: [32])



	a) subtraktives Verfahren	b) additives Verfahren
1)	Wafer mit Ti:W Haftungslage	
2)	Kupfer auf Solldicke	Kupfer Saatlage
3)	Photolack aufbringen, strukturieren	
4)	freie Metallflächen wegätzen	Kupfer galvanisch aufbauen
5)	Photolack abnehmen	
6)		Saatlage entfernen

Abbildung 4.12: Verfahren zur Realisation von Kupferlagen.

Kapitel 5

Die Komponenten des ATLAS Pixeldetektor Moduls

Der ATLAS Pixeldetektor wird aus 1744 Modulen bestehen, die in drei zylinderförmigen Zentrallagen und zwei mal drei Scheiben angeordnet werden. Die Zentrallagen finden sich bei mittleren Radien von 50 mm („B-Layer“), 88 mm („Layer 1“) und 122 mm („Layer 2“). Die Zentrallagen werden aus „Staves“ zusammengesetzt. Diese „Staves“ sind parallel zur

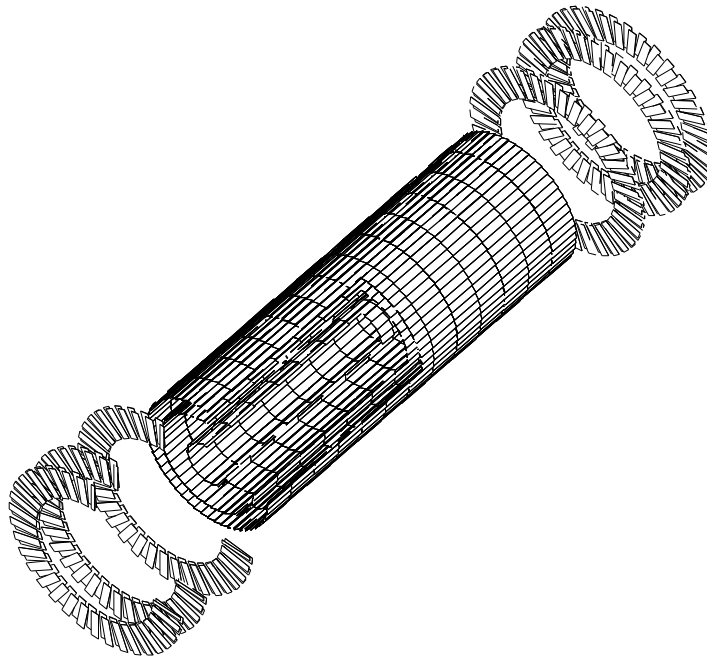


Abbildung 5.1: Anordnung der Module im ATLAS Pixeldetektor.

Strahlröhre ausgerichtete Kohlefaser-Trägerstrukturen, die jeweils 13 Module mechanisch fixieren. Die Scheiben werden aus jeweils 8 Sektoren mit jeweils 8 Modulen aufgebaut. In die Trägerstrukturen integriert findet sich ein Kühlrohr, welches stave- bzw. sektorweise

an die Verdampfungskühlung angeschlossen wird [8, 33].

Das Pixeldetektor Modul besteht als hybrider Pixeldetektor aus dem Sensor, der Ausleseelektronik und den entsprechenden Verbindungsstrukturen.

5.1 Sensor

In Zusammenarbeit mit der ROSE¹⁾-Kollaboration wurde im Rahmen der Entwicklung des ATLAS Pixeldetektors Silizium zur Verwendung als Detektormaterial für die LHC-Experimente untersucht [34]. Das Ergebnis dieser Entwicklungen ist ein „n⁺ auf n“ Sensor aus sauerstoffangereichertem Silizium, der moderated p-spray [35] zur Isolation der pixeldefinierenden n⁺-Implantierungen benutzt.

Die Sauerstoffanreicherung auf etwa $3 \times 10^{17} / \text{cm}^3$ durch 24 h in einer 1150 °C Sauerstoffatmosphäre vor der Prozessierung der Wafer bewirkt eine wesentliche Steigerung der Strahlungstoleranz der Sensoren [36]. Die Strahlenschäden im Siliziumkristall wirken wie Akzeptorzentren, verstärken also die p-Leitung des Materials, wodurch das schwach n-dotierte Material unter Bestrahlung einer Typinversion unterliegt (Abb.: 5.3 auf Seite 38). Die eingelagerten Sauerstoffatome fangen diese Störstellen ein und neutralisieren sie.

Wie in Abbildung 5.2 auf der nächsten Seite illustriert, hat eine „n⁺ auf n“ Konfiguration zur Folge, daß der Sensor vor der Typinversion von der p-Seite aus verarmt. Die Aufnahme der Strom-Spannungs-Kennlinie der Detektorstruktur in unbestrahltem Zustand ruft somit die höchsten Feldgradienten hervor und kann somit Schwachstellen aufdecken. Ermöglicht werden solche Tests durch das Bias-Grid, ein Netz von Leitungen, welches jede pixeldefinierende n⁺-Implantierung über einen Durchgreiffeffekt Kontakt auf einem definierten Potential halten kann, bevor der Sensor mit seiner Ausleseelektronik verbunden wird.

Nach der Typinversion verarmt der Sensor von der n-Seite aus. Dies ermöglicht es, den Sensor auch dann zu betreiben, wenn die zur Verfügung stehende maximale Verarmungsspannung nicht mehr zur Volldepletion ausreicht.

Um eine Isolation der pixeldefinierenden n⁺-Implantierungen untereinander zu gewährleisten, wurden zwei Techniken untersucht:

„**p-stop**“ isoliert die Pixel untereinander durch eine oder mehrere p⁺-Implantierungen zwischen den n⁺-Implantierungen (Abbildung 5.4(a) auf Seite 38). Dies garantiert eine zuverlässige Isolierung, verhindert jedoch die Realisation eines Bias-Grid und schränkt die minimalen Abstände der Implantierungen ein, da Mindestabstände zwischen p⁺- und n⁺-Gebieten eingehalten werden müssen.

„**p-spray**“ versieht die gesamte Oberfläche der n-Seite des Sensors mit einer p-Implantierung von $3.5 \times 10^{12} / \text{cm}^2$, was etwas über dem beobachteten Sättigungswert der durch Bestrahlung hervorgerufenen Oberflächenladungsdichte liegt [37]. Die n⁺-Implantierungen überkompensieren diese Akzeptordichte mit ihrer Donatordichte von

¹⁾Research and development On Silicon for future Experiments (CERN – RD48)

$>10^{18} / \text{cm}^3$ (siehe auch Fußnote²⁾).

Eine Weiterentwicklung der „p-spray“-Isolierung stellt die moderated p-spray Variante dar, die in Abbildung 5.4(b) auf der nächsten Seite skizziert ist. Hierbei wird in einem zusätzlichen Maskenschritt eine Silizium-Nitrid Schicht so strukturiert, daß sie an den Rändern der n^+ -Implantierungen als Abschirmung wirkt und dadurch die „p-spray“-Implantierung von $1.5 \times 10^{12} / \text{cm}^2$ bis $3.5 \times 10^{12} / \text{cm}^2$ variiert. Hierdurch wird sowohl die Kapazität zwischen den Pixeln verringert, als auch die Durchbruchfestigkeit des Sensors durch kleinere Feldgradienten an den Implantationsübergängen verbessert.

Die p-Seite des Sensors ist mit einer Aluminiumfläche bedeckt, die mit Aussparungen versehen wird, um Signale mittels Photonen induzieren zu können. Um die Schnittkanten und die äußeren Bereiche der n-Seite des Sensors auf Massepotential zu halten, befindet sich um den aktiven Bereich der p-Seite eine Guard-Ring-Struktur. Sie sorgt für einen kontrollierten Abbau der Verarmungsspannung. Diese muß also innerhalb des aktiven Bereiches an die Aluminiumfläche angeschlossen werden. Die genaue Position dieses Kontaktes ist beliebig, wird jedoch, was den Sensor betrifft, durch eine Öffnung in der die p-Seite schützenden Passivierung festgelegt.

Für alle diese Sensoren gilt, daß sie aus hochohmigem Silizium (5-10 $\text{k}\Omega \text{ cm}$) hergestellt werden müssen, um die PIN-Struktur aufbauen zu können. Dieses Material ist nur als 4" Wafer (10 cm Durchmesser) erhältlich und beschränkt so die mögliche Sensor- und damit die Modulgröße auf maximal $6 \times 6 \text{ cm}^2$.

Ein weiterer Nachteil dieser Detektortechnologie ist die Notwendigkeit, das Material während und nach Bestrahlung auf niedrigen Temperaturen (-10°C bis 0°C) halten zu müssen. Ansonsten werden die induzierten Störstellen aktiviert, und der Detektor läßt sich vorzeitig nicht mehr in genügendem Maße depletieren.

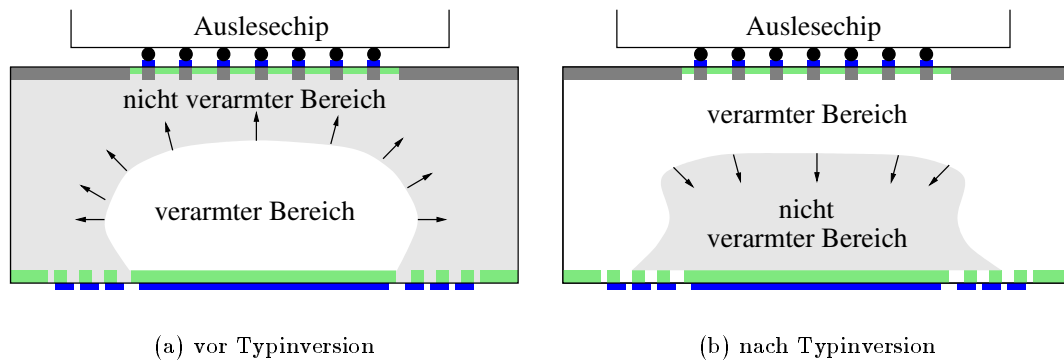


Abbildung 5.2: Verarmung eines „n⁺ auf n“ Detektors. (Quelle: nach [38])

²⁾ Wird wie bei der „p-spray“-Isolierung nur eine Dotierung der Oberfläche angestrebt, wird der Fremdatomgehalt als Flächendichte ($/\text{cm}^2$) angegeben. Bei der Ausbildung von dotierten Volumina wird die Volumendichte angegeben. Beide Angaben lassen sich mit den Dotierungsparametern (insb. der kinetischen Energie der Fremdatome beim „Einschuß“) ineinander umrechnen, die mit Kenntnis der Schichtfolge mittels Prozeßsimulatoren festgelegt werden.

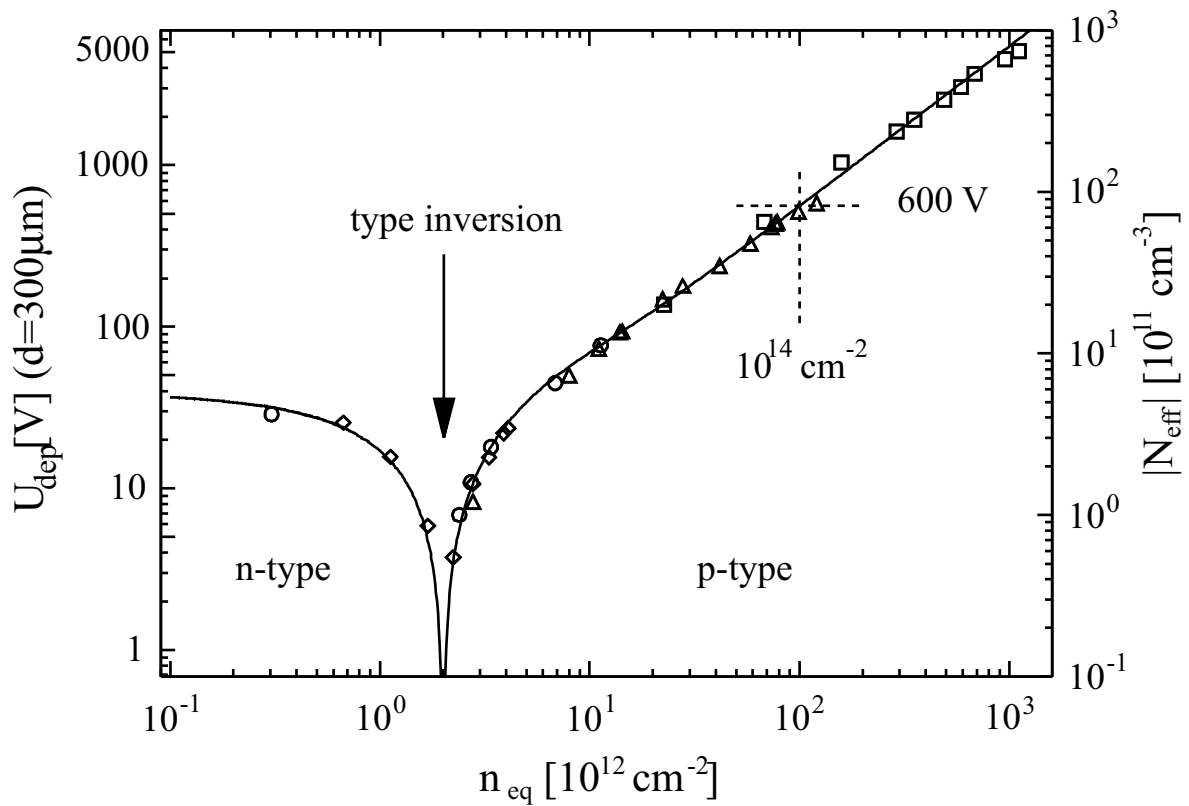


Abbildung 5.3: Typinversion eines schwach n-dotierten Materials unter Bestrahlung. Hier dargestellt als die Änderung der Spannung für vollständige Verarmung. (Quelle: [39])

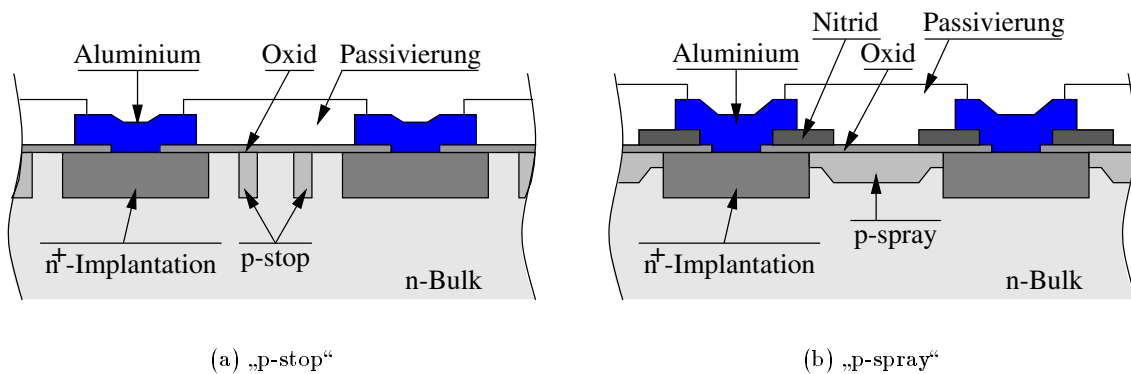


Abbildung 5.4: Schematischer Querschnitt durch die verschiedenen Isolations-techniken eines „n⁺ auf n“ Sensors. (Quelle: [38])

5.1.1 Abdeckung der Lücken zwischen den Auslesechips

Einer der Nachteile des hybriden Ansatzes für Pixeldetektoren ist die Notwendigkeit, die Lücken zwischen den Auslesechips abdecken zu müssen. Sollen mehrere Auslesechips auf ein Substrat montiert werden, so muß zwischen ihnen ein Mindestabstand von $200\text{ }\mu\text{m}$ eingehalten werden. Hinzu kommt ein Abstand von $100\text{ }\mu\text{m}$, den die Schaltungsteile auf den Auslesechips von den Chipkanten einzuhalten haben. Für zwei benachbarte Frontend Chips ergibt das eine Lücke von $400\text{ }\mu\text{m}$.

Für den Sensor des ATLAS Pixeldetektors wurde diese Lücke abgedeckt, indem die Sensoren der Randspalten der Auslesechips von 400 auf $600\text{ }\mu\text{m}$ verlängert wurden [8, 40]. In der Mittelachse des Moduls, an der sich die Längsseiten der Pixel unterschiedlicher Frontend Chips gegenüberstehen, wurde das in Abbildung 5.5 gezeigte Schema gewählt, bei dem Detektorzellen auf dem Sensor miteinander kurzgeschlossen sind. Durch das Verbinden jeder zweiten Auslesezeile mit zwei Sensorzellen ist es möglich, die auftretenden Ambiguitäten zu lösen. Jedoch zeigen diese Pixel eine deutlich schlechtere Leistung, da ihre Eingangskapazität durch die doppelte Sensorgröße und die Verbindungsleitungen auf dem Sensor erheblich erhöht ist (vergl. auch Kapite 11).

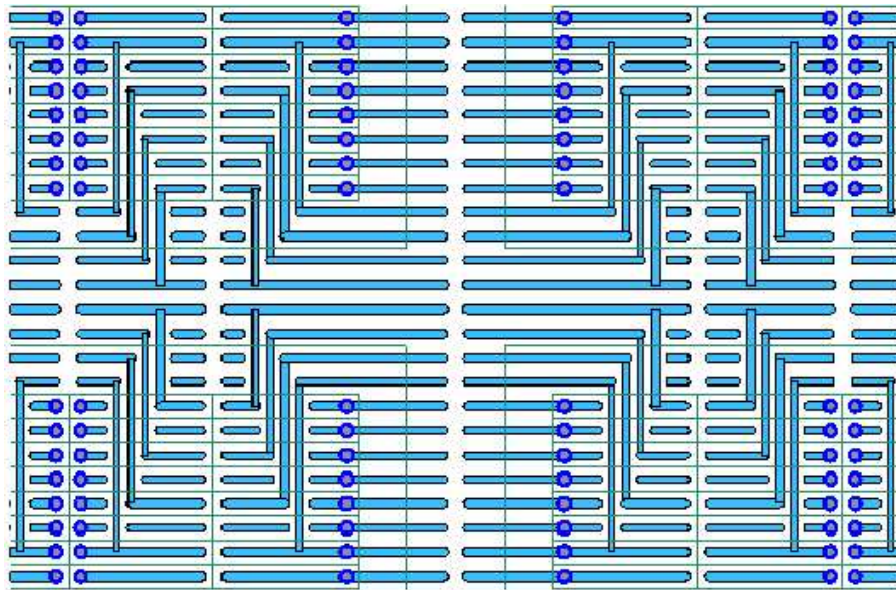


Abbildung 5.5: Verbindungsschema auf dem Sensor zur Abdeckung der Chip-lücken („ganged pixel“). Hier gezeigt im Bereich vier aneinanderliegender Frontend Chips.

5.2 Die Frontend Chips

Die Frontend Chips müssen für jede Sensorzelle die nötige Ausleseelektronik und Zwischenspeicher zur Verfügung stellen. Die Abmessungen dieser Chips sind durch die zu erwartende Fehlerdichte bei der Herstellung limitiert. Da bei den in Betracht genommenen strahlungstoleranten Prozessen diese recht hoch ist, wurde eine Größe von maximal 1 cm^2 festgelegt.

Die nötige Funktionalität, die von der Elektronik jeder Sensorzelle zur Verfügung gestellt werden muß, bestimmt maßgeblich die Pixelgröße. Sie wurde daher zu $50 \times 400\text{ }\mu\text{m}$ gewählt, mit der Option, sie gegebenenfalls auf $50 \times 300\text{ }\mu\text{m}$ zu verringern. Da die ATLAS-Auslesestrategie [13] eine gleichzeitige Sensitivität und Auslese der Subdetektoren verlangt, wurde die Auslese der PUC³⁾ in Doppelspalten organisiert. Hierdurch werden Totzeiten auf einzelne Pixel beschränkt.

5.2.1 Meldung der Signalamplitude

Die Pixel Unit Cell besteht aus einem ladungsempfindlichen Verstärker, einer Schwellenschaltung (Diskriminator) und einer Speicherlogik. Der Verstärker verfügt über eine Stromrückkopplung, so daß die Zeit, in der sich der Verstärkerausgangspegel über der Schwelle des Diskriminators befindet, als Maß für die Höhe des Eingangssignales interpretiert werden kann. Dieses Maß für die Menge der vom Teilchendurchgang im Sensor freigesetzten Ladungsträger ermöglicht eine Verbesserung der Ortsauflösung bei Mehrfachtreffern durch Ladungsschwerpunktbildung. Auch Rückschlüsse auf die im Detektor deponierte Energie und damit eine Teilchenidentifikation sind denkbar.

Es muß jedoch die nicht ganz lineare Verstärkung des Eingangssignales berücksichtigt werden, wodurch eine Kalibration der von der Pixel Unit Cell in Takten gemessenen Time over Threshold (ToT) nötig wird.

5.2.2 Die Feinjustage der Schwellen

Um auch bei Teildepletion des Detektors (nach Bestrahlung, siehe Kapitel 5.1 auf Seite 36) „Mehrfachtreffer“ sicher registrieren zu können, soll die Schwelle der Diskriminatoren in den PUCs unter 3000 e^- liegen. Dies entspricht einem Sechstel der Ladungsträgerfreisetzung eines MIP⁴⁾. Solch geringe Schwellen lassen sich nur mit einer kleinen Schwellendispersion innerhalb eines Auslesechips einstellen, da sonst die Auslesezellen mit den niedrigeren Schwellen zu Störungen des Gesamtsystems führen. Die Schwellen werden daher nicht nur global für einen Fe-Chip mittels eines dort befindlichen Digital Analog Converters eingestellt, sondern können auch für jeden Pixel über einen 3-Bit Wert feinjustiert werden. Die Größe dieser Justageschritte kann chipweit eingestellt werden.

5.2.3 Testmöglichkeiten

Um den korrekten Inhalt aller Register eines Frontend Chips überprüfbar zu machen, wird der alte Inhalt eines neubeschriebenen Registers über den Datenausgang gemeldet.

³⁾Pixel Unit Cell

⁴⁾minimal ionisierendes Teilchen

Ein einfacher Test bestünde also im zweimaligen Beschreiben des Registers und einem Vergleich mit dem aktuellen Sollinhalt.

Um die Schwellenjustage und die ToT-Eichung vornehmen und andere Funktionstest durchführen zu können, befindet sich an jedem PUC-Eingang eine Testkapazität. Diese ermöglicht es, über eine (bei den Prototypen von außen anzulegende) Spannung eine definierte Ladung auf den Eingang der Ausleseketten zu geben. Der Zeitpunkt dieser Ladungsinjektion wird dabei durch das Strobe-Signal vorgegeben, welches vom MCC aus den TTC⁵⁾-Anweisungen generiert wird.

Im Rahmen des ATLAS Pixel-Projektes wurden eine Reihe von Prototypen für die Ausleseelektronik entwickelt. Hier wird nur der aktuelle Stand der Entwicklung skizziert.

5.2.4 Der Frontend Chip C

Beim Frontend Chip C (FeC) handelt es sich um einen vom PHYSIKALISCHES INSTITUT DER UNIVERSITÄT BONN und dem CENTRE DE PHYSIQUE DES PARTICULES DE MARSEILLE gemeinschaftlich entwickelten Prototypen für den Auslesechip des ATLAS Pixeldetektors. Der in einem 0.8 μm -Prozeß der Firma AMS⁶⁾ gefertigte Chip ist nicht strahlungstolerant. Der in Doppelspalten organisierte Chip reicht die Informationen über Treffer und (nach dessen Messung) über den zugehörigen ToT-Wert mittels eines Schieberegisters an Puffer in der EOC⁷⁾. Hier werden die Trefferkoordinaten mit Zeitmarken versehen, mit dem entsprechenden ToT-Wert kombiniert und können abgerufen werden. Eine Beschreibung des Analogteils des Frontend Chip C findet sich in [41].

5.2.5 Der Frontend Chip B

Der vom LBNL⁸⁾ in einem 0.8 μm Prozeß der Firma Hewlett Packard entwickelte Chip verfügt im Analogteil der Pixel Unit Cell über zwei Diskriminatoren. Einer, mit einer niedrigeren Schwelle, bestimmt den Zeitpunkt des Treffers. Der zweite Diskriminator filtert mit einer höheren Schwelle Rauschsignale aus. Da der Diskriminator Signale knapp über der Schwelle langsamer als überschwellig identifiziert als „große“ Eingangsladungen, können für kleine Signale Fehlzugeordnungen des Trefferzeitpunktes auftreten (Timewalk). Dies soll durch die zwei Diskriminatoren verhindert werden [42–44].

Die Auslese der in der PUC komplett zusammengestellten Trefferdaten (mit ToT-Information und Zeitmarke) werden über eine Sparse-Auslese [45] pro Doppelspalte in die Puffer in der EOC transferiert.

Auf Grund eines Fehlers in der Ausleseeinheit der EOC-Pufferspeicher des Chips lassen sich nur die Spalten 0 bis 9 korrekt auslesen. Die Spalten 10 bis 17 müssen bei diesem Chip maskiert werden.

⁵⁾ Timing, Tigger and Control

⁶⁾ Austria Micro Systems

⁷⁾ End of Column Logic

⁸⁾ Ernest Orlando Lawrence Berkeley National Laboratory, Berkeley, USA

Der für den Frontend Chip B (FeB) gewählte Prozeß ist weitgehend kompatibel zu einem stahlentoleranten Prozeß der Firma Honeywell International Inc. (USA), der jedoch zum Zeitpunkt der Umstellung auf diese Prozesse nicht mehr zur Verfügung stand.

5.2.6 Der Frontend Chip D

Der Frontend Chip D (FeD) wurde (vereinfacht) aus einer Kombination des Analogteils des FeC und des Digitalteils des FeB in einem strahlentoleranten Prozeß (DMILL⁹⁾) entwickelt. Leider stellte sich die Ausbeute dieses Prozesses bei der Größe des Auslesechips als ungenügend heraus [46]. Daher wurden die jüngsten Entwicklungen der Anpassung von Deep Submicron (DSM) Prozessen an strahlungsbelastete Bedingungen [47] aufgegriffen und mit dem Entwurf des Frontend Chip I (FeI) begonnen.

5.3 Der Module Control Chip

Der Module Control Chip wird am INFN, Genua, Italien entwickelt. Er stellt die Kommunikation zwischen den Fe-Chips und der ausserhalb des Detektors befindlichen Elektronik (ROD¹⁰⁾) sicher.

Für die Steuerung der Fe-Chips leitet er das Taktsignal weiter und dekodiert das Synchronisations- und Steuerungssignal. Dieses teilt er in Synchronisations-, Trigger- und die Konfigurationsignale auf. Abbildung 5.6 auf der nächsten Seite zeigt ein Blockschaltbild des MCC. Eine genauere Beschreibung der intramodularen Verbindungen findet sich in 5.6 auf Seite 45.

In der Ausleseketten übernimmt er die Daten der Fe-Chips, sortiert diese („event building“), entfernt redundante Informationen und sendet sie über den Opto-Link an die außerhalb des Detektors befindliche Elektronik. Die Verbindungen des Moduls sind in Abbildung 5.7 auf Seite 44 dargestellt.

Ein voll funktionsfähiger Prototyp des MCC wurde im gleichen 0,8 µm AMS Prozeß gefertigt wie der FeC. Bei der Umsetzung auf den strahlungstoleranten DMILL-Prozeß traten jedoch die gleichen Probleme wie bei der Frontend Chip-Chip Herstellung auf, so daß auch hier an einer Implementierung in DSM gearbeitet wird.

5.4 Die optische Datenübertragungsstrecke

Wie in Abbildung 5.7 auf Seite 44 illustriert, empfängt (und sendet) der MCC seine Befehle (und Daten) vom (und zum) ROD über den „Opto-Link“ [14]. Mit diesem kommuniziert der MCC über vier LVDS-Signale. Er empfängt Takt und Befehlsdaten vom DORIC¹¹⁾, der diese aus dem TTC-Signal generiert, und sendet die Trefferdaten über zwei identische Kanäle an zwei VDC¹²⁾, die sie für die optische Übertragung mittels VCSEL¹³⁾ aufbereiten.

⁹⁾ Durcie Mixte sur Isolant Logico-Lineaire

¹⁰⁾ ReadOut Driver

¹¹⁾ Digital Optical Receiver Integrated Circuit

¹²⁾ VCSEL Driver Chip

¹³⁾ Vertical Cavity Surface Emmiting Laser

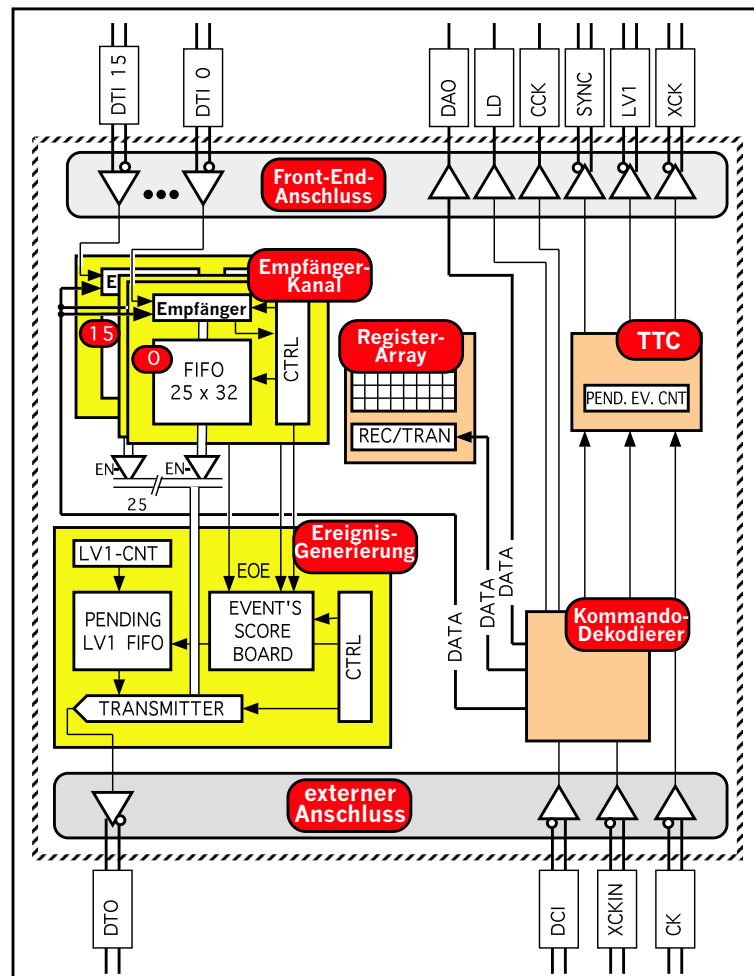


Abbildung 5.6: Blockschaltbild des MCC. (Quelle: [48])

Im B-Layer werden beide Datenkanäle parallel benutzt, um die hier auftretenden hohen Datenraten bei 40 MHz Grundfrequenz übertragen zu können. Bei den äußeren beiden Lagen des Zentralteils und bei den Scheiben des Pixeldetektors dienen die zweiten Kanäle als Redundanz.

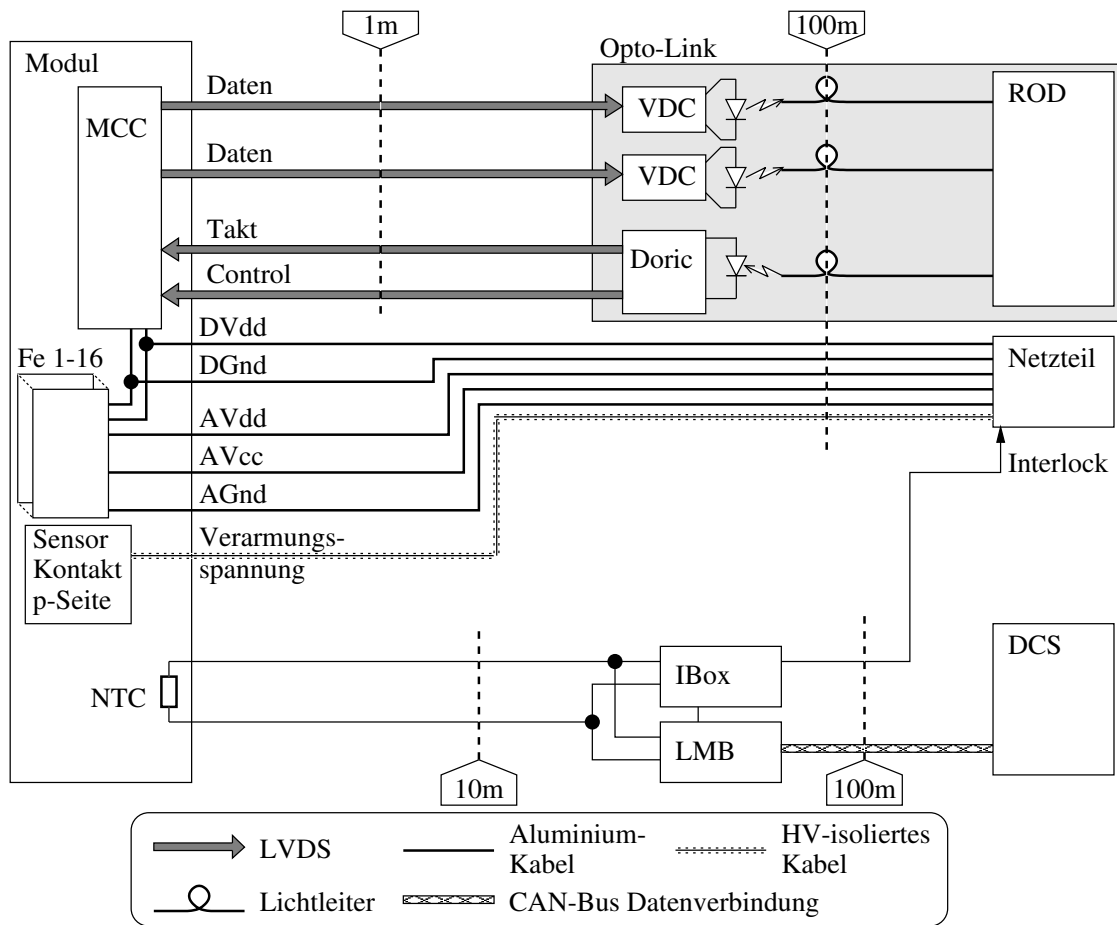


Abbildung 5.7: Verbindungen des ATLAS Pixeldetektor-Moduls zur außerhalb des Detektors befindlichen Elektronik.

5.5 Das Detector Control System

Das Detector Control System (DCS) dient der Steuerung und Überwachung des gesamten ATLAS Experimentes. Der für den Pixeldetektor zuständige Teil des DCS dient der Temperaturüberwachung der Detektorkomponenten, der Steuerung des Kühlsystems und der Überwachung und Steuerung der elektrischen Versorgung [49].

Die elektrische Versorgung der Module geschieht über eine Entfernung von 100 m. Das DCS steuert und überwacht die Netzteile und mißt die Spannungen und Ströme. Von besonderer Problematik ist die Vermeidung von Überspannungen an den Modulen, die zu Beschädigungen führen könnten.

Das Kühlsystem wird vom DCS gesteuert. Hierzu wird u.a. die Temperatur jedes Moduls mit einem darauf angebrachten NTC¹⁴⁾ gemessen. Im Falle eines Temperaturanstiegs eines Moduls über etwa 5 °C wird dessen Versorgung von einer speziellen Einheit (Interlock Box (IBox), [49–51]) abgeschaltet. Die Local Monitor Box (LMB) stellt eine Temperaturmessung und den Status der IBox übergeordneten Systemen zur Verfügung.

Die Temperaturbestimmung mittels des NTC erfolgt über eine Zweidrahtmessung. Das Modul muß neben dem Montageplatz für den NTC zwei Anschlußleitungen zur Verfügung stellen.

5.6 Die intramodularen Verbindungen

Abbildung 5.8 auf der nächsten Seite zeigt die Verbindungen, die ein High Density Interconnect-System dem Modul zur Verfügung stellen muß. Eine ausführliche Beschreibung aller intramodularen Verbindungen findet sich in [52]. Es handelt sich um zwei verschiedene Signalformen, die den jeweiligen Anforderungen an Geschwindigkeit und Störfähigkeit Rechnung tragen:

5.6.1 Die Kontroll-Leitungen

Um die Schaltungsteile der Fe-Chips, die für die Konfigurationsdaten zuständig sind, einfach halten zu können, wurde für die Übertragung dieser Daten ein einfaches 0 V–3 V Format (LV-CMOS¹⁵⁾) bei 5 MHz gewählt. Die Kontrolldaten werden vom MCC an die Fe-Chips gesendet. Hierfür werden vier Signale benötigt. Dies sind Takt CCK, Daten (CDat), Steuer- (Ld) und Rücksetzsignal ($\overline{Rst}$). Das Load Data Signal dient der Unterscheidung von Befehlsequenz und Parametern. Alle Konfigurationsregister der Fe-Chips sind als Schieberegister ausgelegt, in die die Daten bitweise mit der Control Clock geschoben werden. Die ersten Bits, der „Befehl“, entscheidet darüber, in welches Register die Parameter (gekennzeichnet durch das Ld¹⁶⁾ Signal) geladen werden. Alle vier Signale werden bei Bedarf vom MCC erzeugt, der die entsprechenden Informationen vom ROD über den DORIC mit dem TTC-Signal erhält. Insbesondere wird der 5 MHz Takt in der Auslesephase nicht generiert.

¹⁴⁾ Negativ Temperature Coefficient Resistor

¹⁵⁾ Low Voltage CMOS

¹⁶⁾ Load Data

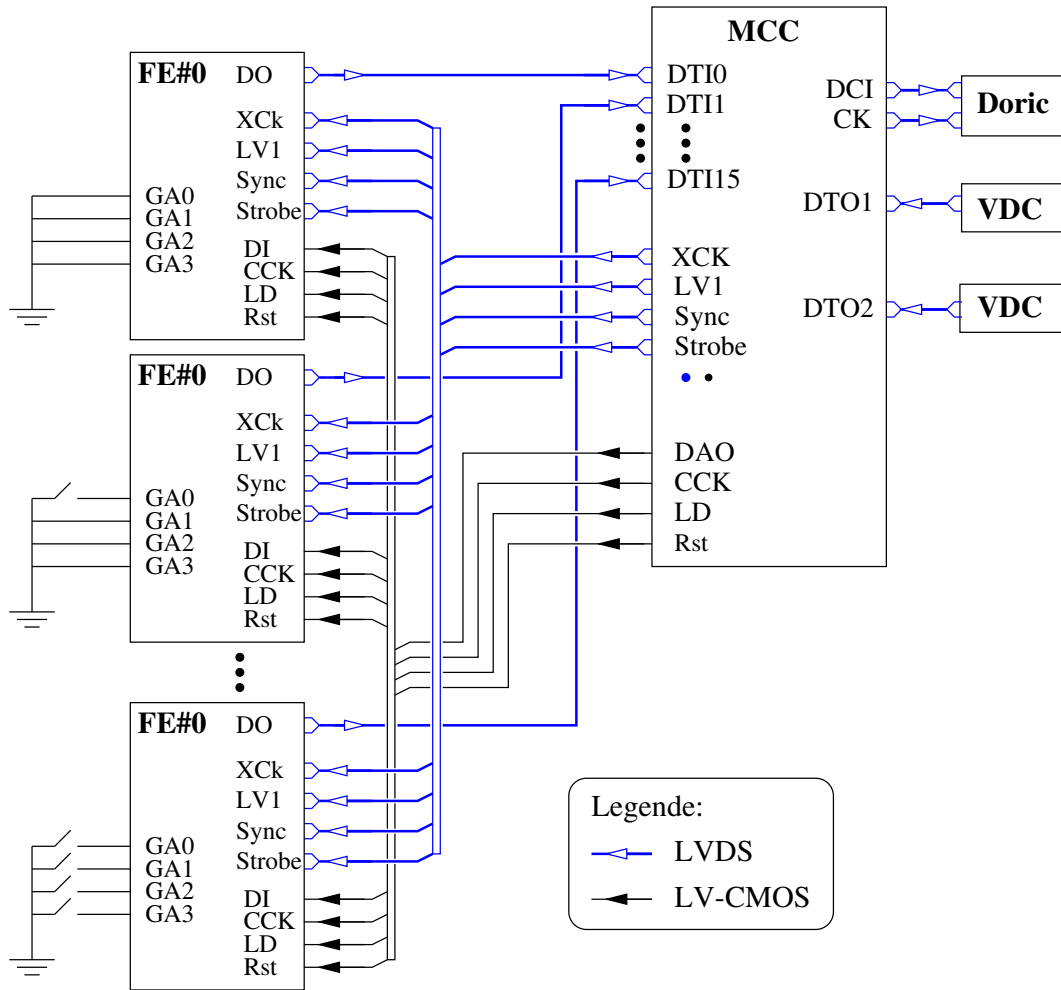


Abbildung 5.8: Blockschaltbild eines ATLAS Pixeldetektor-Moduls. (Quelle: nach [52])

An die Fe-Chips verteilt werden die Kontrollsignale in Multi-Drop Konfiguration, wie in Abbildung 5.10(a) auf Seite 48 illustriert. Eine Terminierung der Leitungen ist nicht nötig. Damit die zu ladenden Konfigurationsdaten einem bestimmten Chip zugeordnet werden können, verfügt jeder Fe-Chip über vier Eingänge, die Geographische Adresse, die von der HDI¹⁷⁾ im Binärcode auf die Werte 0 bis 15 gesetzt werden müssen. Diese Adresse wird mit den Konfigurationsdaten übertragen, so daß jeder Fe-Chip selbst entscheidet, ob die Anweisungen für ihn bestimmt ist. In Abbildung 5.9 auf der nächsten Seite ist das Format der Konfigurationsübertragung vom MCC zu den acsFe-Chips dargestellt.

¹⁷⁾ High Density Interconnect

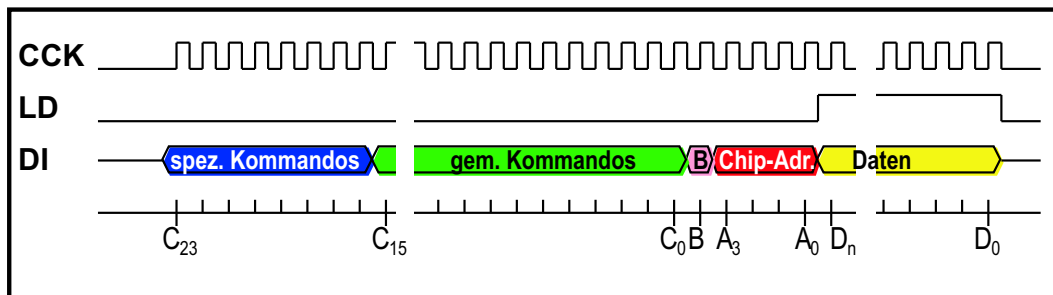


Abbildung 5.9: Kontrollsequenz für einen Fe-Chip. (Quelle: [52])

5.6.2 Schnelle Daten- und Steuersignale

Die Signale für die Auslese der Daten werden mit 40 MHz im LVDS¹⁸⁾-Format übertragen [53, 54]. Dieses Format überträgt Daten als Stromsignal über zwei Leitungen, wobei die Richtung des Stromes den logischen Pegel angibt. Dieser wird als Spannungsdifferenz über einem Widerstand gemessen. Der Vorteil dieser Übertragung liegt in der geringen Störungsemission, da ein konstanter Strom nur in seiner Richtung geändert wird sowie in einer geringen Störempfindlichkeit, da sich Störungen auf beiden Leitungen niederschlagen und bei der Differenzbildung eliminiert werden.

Zwei Varianten dieses Übertragungsformates kommen zum Einsatz. Für die Datenleitungen von den Fe-Chips zum MCC werden Point to Point Connection Verbindungen geschaffen (Abb. 5.10(c)). Die nötigen Abschlußwiderstände finden sich im MCC integriert. Die Ansteuersignale der Fe-Chips, die alle vom MCC an alle Fe-Chips führen, werden in einer Multi-Drop Konfiguration verteilt (Abb. 5.10(c)). Hierbei besitzen die Empfänger in den Fe-Chips keine Abschlußwiderstände. Auf dem Modul müssen daher vier Abschlußwiderstände (je einer für XCk¹⁹⁾, Lv1²⁰⁾, Strobe und Sync) montiert werden.

Eine Besonderheit ist bei der Taktversorgung des MCC zu berücksichtigen. Um die Laufzeiten der Signaltreiber und -Empfänger auszugleichen, läuft der MCC intern nicht mit dem vom DORIC erhaltenen 40 MHz Takt. Er nutzt hierfür vielmehr das Signal, welches er selbst an die Fe-Chips sendet und über einen widerstandslosen Empfänger erhält (siehe auch Abb. 9.6 auf Seite 74). Somit erfährt das Taktsignal des MCC die gleichen Verzögerungen (je eines LVDS-Treibers und -Empfängers) wie der Takt, der von den Fe-Chips genutzt wird. Dies stellt den korrekten Empfang der Daten durch den MCC sicher.

5.7 Der Leistungsverbrauch

Für die Dimensionierung des Kühlsystems ist der Leistungsverbrauch der Module der wesentliche Parameter. Daher wurde dieser als Entwicklungsziel definiert. Danach darf der

¹⁸⁾ Low Voltage Differential Signal

¹⁹⁾ Datentakt

²⁰⁾ Level 1 Trigger

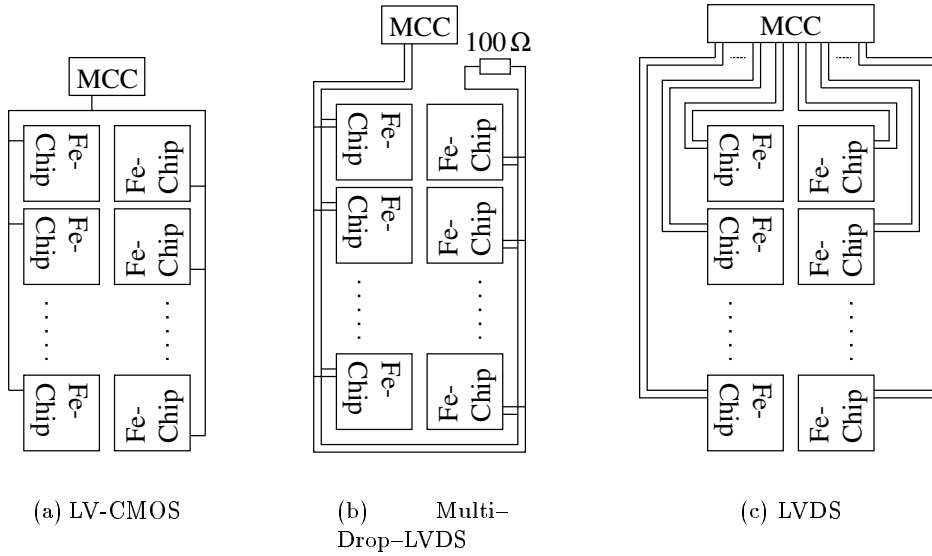


Abbildung 5.10: Illustration der verschiedenen intramodularen Verbindungen.

In 5.10(a) ist die Verdrahtung einer LV-CMOS-Leitung dargestellt, welche die Kontrollsignale ($C\bar{C}k, C\bar{D}at, L\bar{d}, \overline{Rst}$) weiterleiten.

In 5.10(b) ist die Verdrahtung der Multi-DropLVDS-Leitungen dargestellt, welche die Auslese-Steuerungssignale ($X\bar{C}k, L\bar{v}1, Sync$) weiterleiten.

In 5.10(c) ist die Verdrahtung der Punkt-Zu-Punkt LVDS-Leitungen dargestellt, welche die Datensignale von den Fe-Chips zum MCC leiten.

Verbrauch nicht mehr als 120 μW pro Kanal (Pixel) betragen. Für die sechs Potentiale, die für den Betrieb des Moduls benötigt werden, ergeben sich hieraus die in Tabelle 5.1 auf der nächsten Seite angegebenen Werte. Von der Kühlung muß nicht nur die maximale Verlustleistung von 13×7.5 W pro Stave berücksichtigt werden. Auch die Verlustleistung in den Zuleitungen nahe am Detektor, die für eine minimale Strahlungslänge des Gesamtsystems möglichst massearm ausgelegt werden müssen, sind zu beachten. Die Kabel außerhalb des Experimentes müssen entsprechend der tolerierbaren Verluste dimensioniert werden.

Bei Verwendung von Ausleseelektronik in DSM-Technologie, wie sie sowohl mit dem FeI als auch mit dem MCCI²¹⁾ geplant ist, kann die Versorgungsspannung bei gleichen Strömen um etwa 1 V gesenkt werden. Hiermit sinkt auch der Leistungsverbrauch in der Elektronik. An das DCS werden jedoch erhöhte Anforderungen an die Regelung gestellt, da diese Chips auf Überspannungen empfindlicher reagieren. Auch die Verlustleistungen in den Kabeln bleiben gleich.

²¹⁾ Module Control Chip in DSM-Technologie

Potential	DVdd	DGnd	AVdd	AVcc	Agnd	V _{Det.}
	3 V	0 V	3 V	1.5 V	0 V	700 V
per Fe-Chip:						
max. Strom	50 mA	50 mA	40 mA	50 mA	90 mA	—
max. Leistung	150 mW	—	120 mW	75 mW	—	—
per MCC:						
max. Strom	200 mA	200 mA	—	—	—	—
max. Leistung	600 mW	—	—	—	—	—
per Modul:						
max. Strom	1 A	1 A	0.64 A	0.8 A	1.44 A	2 mA
max. Leistung	3 W	—	1.9 W	1.2 W	—	1.4 W
max. Gesamt:	7.5 W = 0.76 W/cm² aktive Fläche = 151 μW/Kanal					

Tabelle 5.1: Maximaler Leistungsverbrauch der ATLAS Ausleseelektronik.

Kapitel 6

Das „Flex–Hybrid“ ATLAS Pixeldetektor Modul

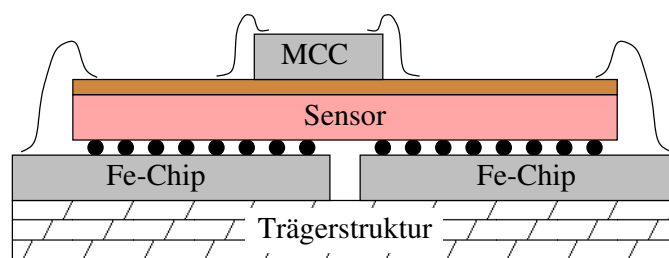
Für den Aufbau der intramodularen Verbindungen wurden im Rahmen des ATLAS Pixelprojektes zwei Konzepte entwickelt. Der etwas konservativere Ansatz basiert auf einer Folie (siehe Kapitel 4.5.1 auf Seite 27), auf der in einem beidseitigen Prozeß die intramodularen Verbindungen und Montageplätze für den MCC und die passiven Komponenten realisiert sind.

Dieses Modul wird unter der Federführung der University of Oklahoma, USA entwickelt [55,56]. Als Folienträger werden Kapton[®] und Upilex[®] erprobt (vergl. Tab. 4.1 auf Seite 26).

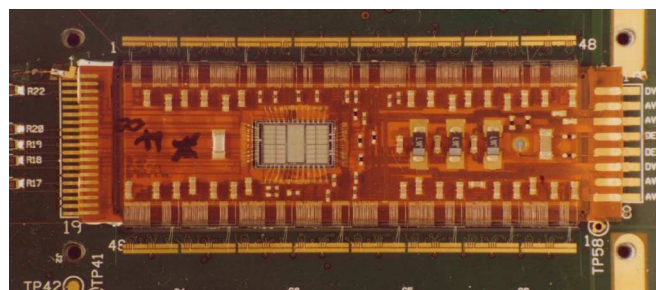
Hierfür wurde eine Anordnung gewählt, bei der die Frontend Chips mit ihrer nicht strukturierten Seite auf die Trägerstruktur zu liegen kommen („chip down design“). Der Sensor mit minimaler Größe ($18.4 \times 62.4 \text{ mm}^2$; aktiver Bereich plus 1 mm umgebenden Guard-Ring) wird nach der Montage der Fe-Chips („Flip-Chip“) auf seiner „Rückseite“, der p-Seite, mit der bestückten Folien-Struktur beklebt (Abbildung 6.1(a)). Da die Frontend Chips unter dem Sensor hervorragen, können nun sämtliche Verbindungen zwischen Frontend Chips und HDI-Struktur mit Wire-Bonds (4.1.1) erstellt werden. Auch der MCC, der etwa in der Mitte des Aufbaus mit der strukturierten Seite nach oben aufgeklebt wird, wird mit Wire-Bond-Verbindungen angeschlossen. Insgesamt ergeben sich etwa 640 Wirebond-Verbindungen.

Die HDI-Struktur besteht aus einer $25 \mu\text{m}$ dicken Kapton[®]- oder Upilex[®]-Folie, die auf beiden Seiten mit $6 \mu\text{m}$ dicken Kupferbahnen versehen ist, die von $1 \mu\text{m}$ Goldauflage geschützt werden. Diese Bahnen haben eine minimale Breite und Abstand von $75 \mu\text{m}$. Die quadratischen Durchkontaktierungen haben eine Kantenlänge von $75 \mu\text{m}$ und eine „Fangfläche“ (Kupferfläche zur Sicherstellung der Lage der Öffnung im Kontaktbereich) von $130 \mu\text{m}^2$. Die Oberflächen werden mit einem $12 - 13 \mu\text{m}$ dicken Schutzlack versehen.

Erste Prototypen dieser Modulbauweise haben gute Ergebnisse in Tests der Nachweis-effizienz und Ortsauflösung erzielt [57].



(a) Schematischer Querschnitt



(b) Photographie eines Prototypen auf Testplatte

Abbildung 6.1: Aufbau des ATLAS Flex-Moduls.

Kapitel 7

Konzept eines Pixeldetektor Moduls in MCM-D-Technologie

Da für den ATLAS¹⁾ Pixeldetektor über 1744 Module benötigt werden, müssen erhöhte Anforderungen an die Automatisierung der Produktion und die Robustheit der Module gestellt werden. Mit der für die Matrix der Pixelzellen verwendete Bump Bonding-Technologie steht ein Verbindungs-Prozeß mit hoher Zuverlässigkeit und hohem Automatisierungsgrad zur Verfügung. Der Einsatz dieser Bump-Verbindungen für die Signal- und Versorgungsanschlüsse der integrierten Schaltkreise könnte das in Kapitel 6 auf Seite 50 beschriebene Modul vereinfachen. Um das zu ermöglichen, müssen sich jedoch die intramodularen Verbindungen auf der gleichen Ebene wie die Kontakte der Sensorzellen befinden, da ein Einsatz von unterschiedlichen Bump-Durchmessern auf einem integrierten Schaltkreis nicht zuverlässig realisierbar, insbesondere nicht zuverlässig montierbar (Flip-Chip) ist.

Wie in Kapitel 5.2 auf Seite 40 beschrieben, besitzen die für den ATLAS Pixeldetektor vorgesehenen Schaltkreise mit der Ausleseelektronik einen etwa 2 mm breiten Bereich, der die Daten der in Spalten organisierten Auslesezellen zwischenspeichert (End of Column Logic). Verbreitert man den Sensor um einen inaktiven Bereich dieser Breite, so kann er als Träger für die Intramodulverbindungen dienen (Abbildung 7.1 auf der nächsten Seite).

Voraussetzung hierfür ist ein Prozeß, der es erlaubt, die Verbindungsstrukturen zu realisieren [58], wobei:

- Die Strahlenhärte der Strukturen gegeben sein muß.
- Der Sensor durch den Prozeß nicht geschädigt werden darf.
- Die Signalleitungen einen definierten Wellenwiderstand aufweisen müssen.
- Die Querschnittsfläche der Versorgungsleitung muß den Anforderungen an einen geringen Spannungsabfall und damit einer geringen Differenz der Versorgungsspannung der einzelnen Fe²⁾-Chips genügen.

¹⁾ A Turorial LHC ApparatuS

²⁾ Frontend Chip

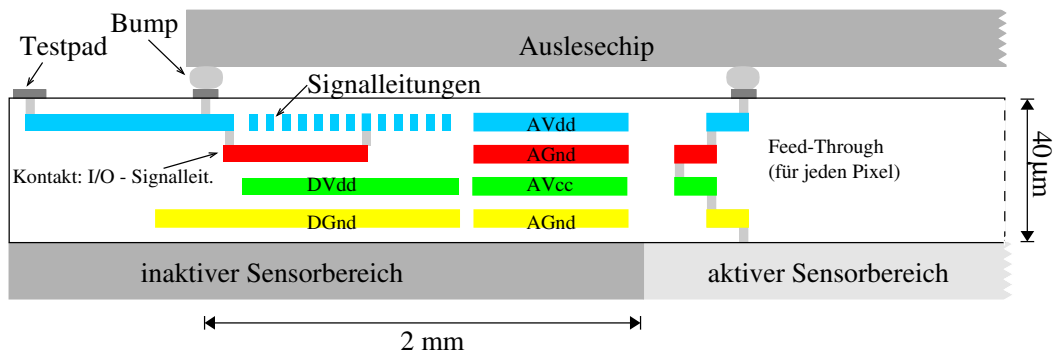


Abbildung 7.1: Schematischer Querschnitt durch ein MCM-D-Modul.

- Die Strahlungslänge des Systems nicht mehr als nötig erhöht werden darf.
- Die Herstellung weitgehend automatisiert werden kann.

Die nötigen Schichten lassen sich allerdings nicht nur auf einen Teil des Sensors aufbringen. Das heißt, daß jede Sensorzelle durch alle Schichten hindurch mit seiner Auslesezeile verbunden werden muß. Hierdurch wird die kapazitive Last an den Eingängen der Ladungsverstärker der Auslesezeilen erhöht, was die Leistungsfähigkeit des Systems verschlechtern kann (siehe Kapitel 11). Diese Verbindungen zwischen Sensor- und Auslesezeile werden im Folgenden „Feed-Through“ genannt.

Für die Feed-Throughs ergeben sich recht hohe Anforderungen an Größe und Abstände zueinander, darf doch ein Feed-Through nicht mehr Fläche einnehmen als ein Pixel. Durch diese Feed-Throughs gewinnt man allerdings auch Freiheiten in der Segmentierung des Sensors, müssen doch nicht mehr die Bump Bond Pads korrespondierend zu denen des Auslesechips liegen, sondern können durch entsprechend gestaltete Feed-Throughs über geringe Distanzen verbunden werden (siehe Kapitel 9.3.3 und 11).

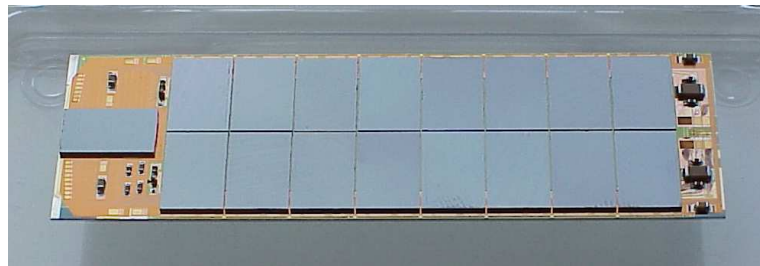


Abbildung 7.2: Photo eines MCM-D Moduls.

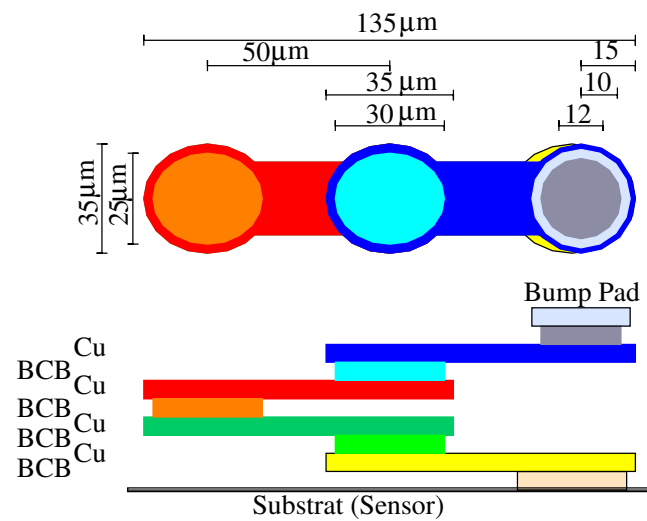


Abbildung 7.3: Schematischer Querschnitt durch ein Feed-Through. In den BCB-Lagen sind die Öffnungen dargestellt.

Kapitel 8

Evaluierung der technologischen Möglichkeiten

Um die Realisierbarkeit der in Kapitel 7 beschriebenen Idee zu prüfen, wurde in Zusammenarbeit mit dem INTERUNIVERSITY MICROELECTRONICS CENTER, Leuven (Belgien) (IMEC) ein Testentwurf entwickelt, produziert und vermessen [21]. Dieser Entwurf beinhaltet Strukturen, die die Qualität der für ein solches Modul zu erstellenden Feed-Throughs und der Signalleitungen überprüfbar macht.

Es wurden sechs 4" Wafer mit diesem Entwurf am IMEC aufgebaut. Die $2.5\text{ }\mu\text{m}$ dicken Metalllagen wurden mit dem subtraktiven Verfahren realisiert (s. Kap. 4.6.2). Nach Vermessung der Strukturen wurde ein Wafer mit Elektronen und Protonen bestrahlt, wobei die Signalleitungen nach jeder Bestrahlung erneut vermessen wurden.

8.1 Widerstand und Kapazität von Feed-Throughs

Für die Pixelmatrix der Sensoren werden Durchführungen durch alle Dünnschichtlagen gebraucht (im folgenden als Feed-Through bezeichnet). Diese müssen in einem Mittenabstand von $50\text{ }\mu\text{m}$ und einer „Länge“ von $400\text{ }\mu\text{m}$ (für die Option der $300\text{ }\mu\text{m}$ entsprechend $300\text{ }\mu\text{m}$ Länge) realisierbar sein.

Diese Feed-Throughs stellen sowohl eine kapazitive als auch eine resistive Last am Eingang der Auslesezellen dar. Es wurden daher für diesen ersten Test Strukturen implementiert, die die Messung des Widerstandes solcher Durchführungsstrukturen und deren kapazitive Kopplung untereinander erlaubt. Diese Strukturen wurden für die Via-Durchmesser

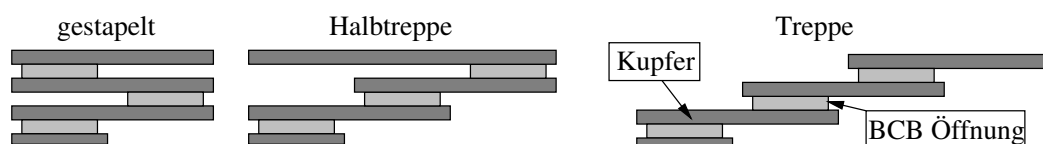


Abbildung 8.1: Feed-Through-Varianten im Evaluationsentwurf.

von $20\text{ }\mu\text{m}$ (rund), $25 \times 30\text{ }\mu\text{m}$ und $25 \times 30\text{ }\mu\text{m}$ (oval) implementiert. Die Feed-Throughs wurden in ihrer Geometrie sowohl treppenförmig, halbtreppeförmig als auch gestapelt angelegt (s. Abb.: 8.1 auf der vorherigen Seite), wobei auch die Mittenabstände der Vias variiert wurden. Einen Überblick über die gewählten Konfigurationen gibt Tabelle 8.1.

Variante	Via-Durchmesser μm	Via-Padgröße μm	Mittenabstände μm
Treppe	30×25	40×32	52 - 104 - 104
	20	30	104 - 104 - 52
	20	30	52 - 104 - 104
	20	30	104 - 104 - 52
Halbtreppe 1	30×25	40×32	75 - 75 - 150
	20	30	75 - 75 - 150
Halbtreppe 2	30×20	40×32	50 - 50 - 100
	20	30	50 - 50 - 100
Halbtreppe 3	30×20	40×32	100 - 50 - 50
gestapelt	30×20	40×32	50 - 50 - 50

Tabelle 8.1: Feed-Through-Varianten im Evaluationsentwurf.

8.1.1 Messung des Feed-Through-Widerstandes

Wie rechts illustriert wird zur Messung des Widerstandes eines Feed-Throughs die zu vermessende Struktur in der ersten Metalllage mit zwei weiteren Durchführungen kontaktiert. Zusammen mit zwei Abgriffen in der letzten Metalllage ist so eine Vierpolmessung möglich.

Der Widerstand eines Feed-Through beträgt je nach Variante $65 - 160\text{ m}\Omega$. Trägt man die gemessenen Widerstände gegen die Länge der $20\text{ }\mu\text{m}$ breite Verbindungslinien zwischen den Via-Pads auf, so erhält man die in Abbildung 8.3 wiedergegebene Gerade. Hieraus läßt sich der mittlere Schichtwiderstand zu $10 \pm 4\text{ m}\Omega/\square$ bestimmen. Der Via-Widerstand beträgt somit im Mittel $17 \pm 6\text{ m}\Omega$. Eine nähere Untersuchung der Via-Widerstände folgt in Kapitel 8.3.1.

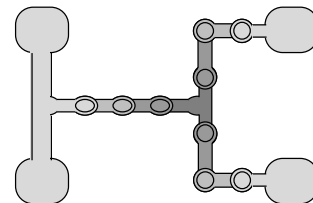


Abbildung 8.2: Illustration der Struktur zur Messung des Feed-Through-Widerstandes.

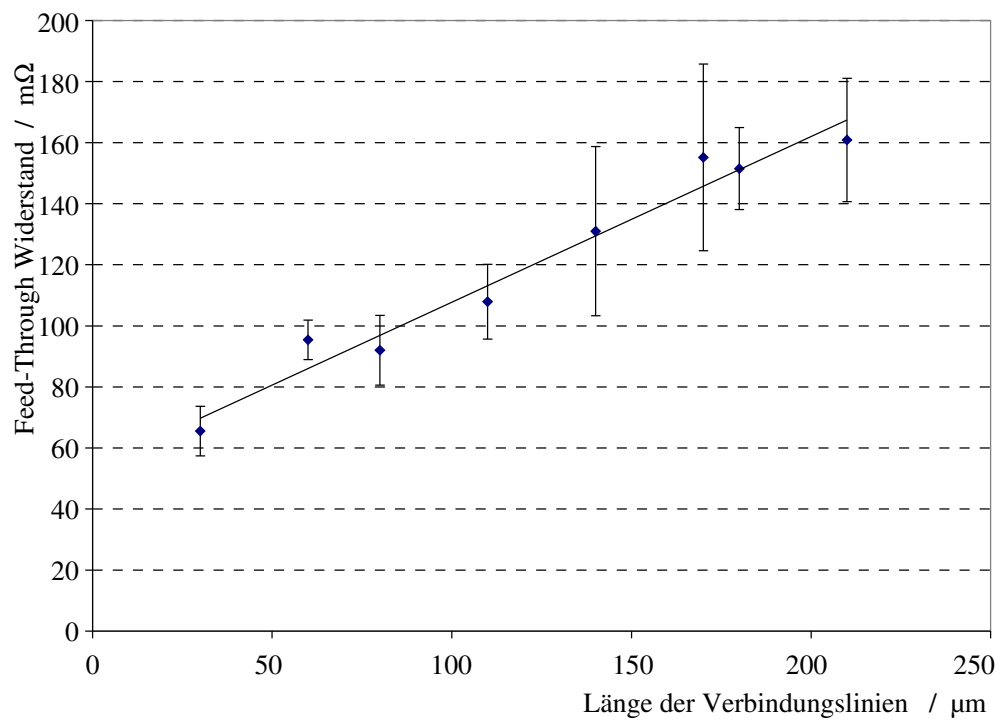


Abbildung 8.3: Messung der Feed-Through-Widerstände, aufgetragen gegen die Leitungslänge innerhalb der Feed-Throughs. Die Fehlerbalken geben die Streuung der Meßwerte wieder.

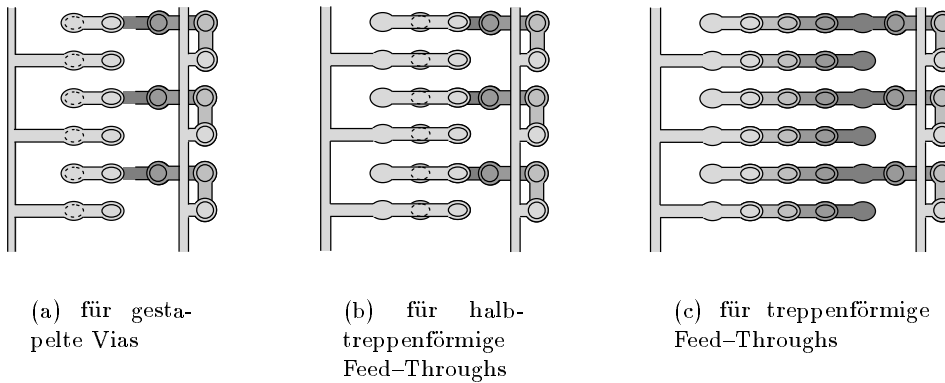


Abbildung 8.4: Schematische Darstellung der Struktur zur Messung der Kapazität von Feed-Throughs.

Um die Feed-Throughs parallel anordnen zu können, muß der rechte „Kamm“ in der ersten Metalllage kontaktiert werden.

8.1.2 Messung der Kapazität von Feed-Throughs.

Um die Kapazität zwischen den Feed-Throughs messen zu können, wurden kammförmige Strukturen errichtet (Abb. 8.4). Die Kapazität eines Feed-Throughs zu seiner Umgebung ergibt aus der Kapazität der beiden Kämmе zueinander geteilt durch die Anzahl der Feed-Throughs in einem Kamm. Um eine parallele Anordnung der zu messenden Feed-Throughs zu erreichen, wurde einer der Kämmе in der ersten Metalllage kontaktiert. Es wurden auch Strukturen zur Messung des Beitrages der Zuleitungen zur gemessenen Kapazität vorgesehen und diese entsprechend berücksichtigt.

Abbildung 8.5 zeigt die gemessenen Kapazitäten zwischen zwei Feed-Throughs; aufgetragen gegen die Summe der Ausdehnungen der Teilflächen in Längsrichtung des Feed-Throughs, also der Länge sich in einer Metalllage gegenüberliegenden Kanten. Die Feed-Throughs mit den größeren Vias liegen auf einem höheren Niveau, da hier die Via-Pads breiter sind. Die gegenüberliegenden Kanten sind sich in diesen Bereichen entsprechend näher. Zu vergleichen ist der Wert von 40 bis 90 fF, den ein Feed-Through durch seine beiden Nachbarn am Eingang der Auslesezeile bildet, mit den etwa 100 fF, die durch die Sensorstruktur selbst gebildet wird [38]. Eine genauere Untersuchung der Auswirkungen dieser zusätzlichen Last auf die Auslesezeilen wird in Kapitel 11 beschrieben.

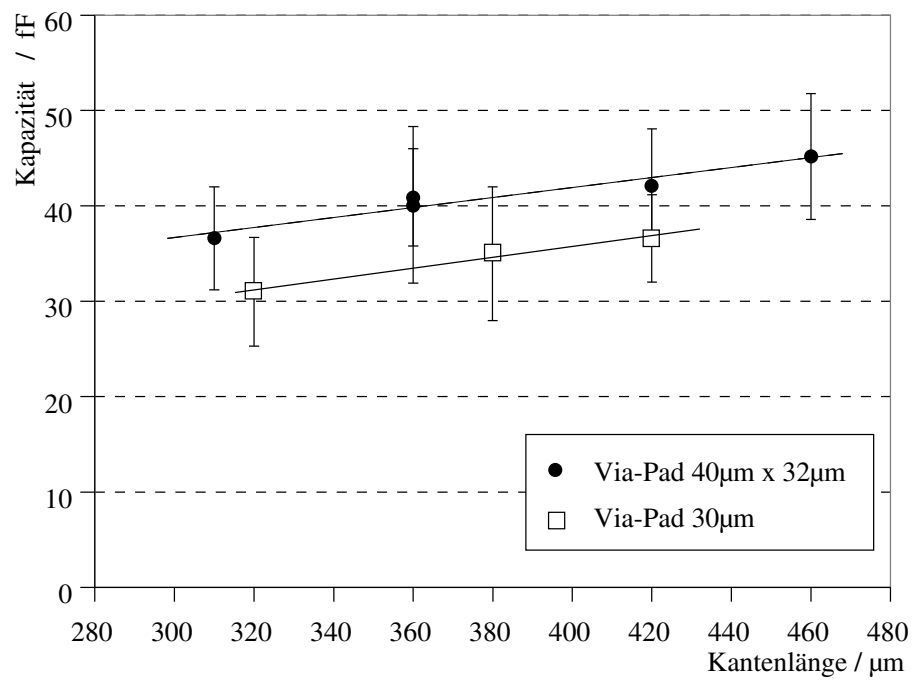


Abbildung 8.5: Kapazität zwischen zwei Feed-Throughs, aufgetragen gegen die Gesamtausdehnung der Teilflächen in Längsrichtung. Die Fehlerbalken geben die Streuung der Meßwerte wieder.

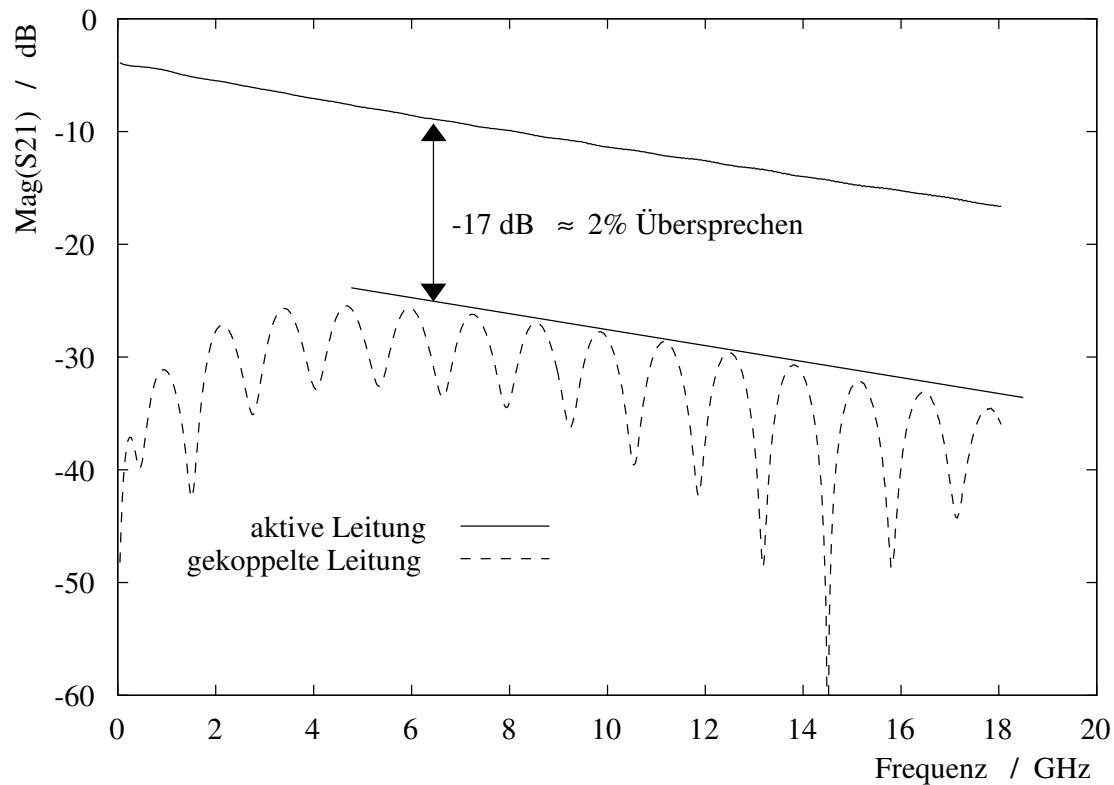


Abbildung 8.6: Messung des Streuparameters $\underline{S}_{21}$ eines 70 mm langen Signalleitungspaares. Die Dämpfung beträgt bei niedrigen Frequenzen -4 dB. Das Übersprechen zur benachbarten Leitung liegt unter -17 dB. (Quelle: [59])

8.1.3 Messung der Signalleitungsqualität.

Für die intramodularen Verbindungen wird ein Leitungssystem von etwa 70 mm Länge benötigt. Hierzu wurde eine Struktur aus 10 Leitungen mit jeweils 20 μm Breite und 30 μm Abstand mit 70 mm Länge über einer durchgängigen Massefläche realisiert. Die Leitungen verfügen an ihren Enden über Kontaktflächen für Netzwerkmeßspitzen¹⁾, was die Messung der Streuparameter erlaubt. In Abbildung 8.6 ist die Messung von $\underline{S}_{21}$ für eine solche Leitung und eine Nachbarleitung gezeigt (zur Definition der Streuparameter siehe Kapitel 3.4.1). Für die hier interessanten Frequenzen unter 1 GHz liegt die Dämpfung bei -4 dB. Das Übersprechen auf die benachbarte Leitung übersteigt -17 dB nicht und liegt bei kleinen Frequenzen wesentlich darunter.

¹⁾Netzwerkmeßspitzen erlauben mit einem Signal- und zwei flankierenden Massekontakten eine reflektionsarme Ein- und Auskopplung von hochfrequenten Signalen.

8.2 Bestrahlung

Um die Einsatzmöglichkeit der Dünnschichtstrukturen in der strahlenbelasteten Umgebung des ATLAS Experimentes zu überprüfen, wurde ein Wafer mit den Evaluierungsstrukturen an der Universität Dortmund in einem modifizierten Elektronenmikroskop [37] mit $10^{15} \text{ e}^-/\text{cm}^2$ mit einer Energie von 40 keV bestrahlt.

Hiernach wurde derselbe Wafer am T7 Protonenstrahl am CERN mit $5 \cdot 10^{15} \text{ p}^+/\text{cm}^2$ mit einer Energie von 24 GeV bestrahlt.

Nach beiden Bestrahlungen war keine Veränderung des Polymeres sichtbar. Die effektive Dielektrizitätskonstante ($\epsilon_{r \text{ eff}}$) wurde, wie in Kapitel 3.4.2 beschrieben, vor und nach jeder Bestrahlung gemessen [25, 59]. Ihre Änderung ist in Abbildung 8.7 dargestellt. Insgesamt ergibt sich nach beiden Bestrahlungen eine Änderung von $\Delta \epsilon_{r \text{ eff}} = 3\%$.

8.2.1 Änderung von $\epsilon_{r \text{ eff}}$ durch Feuchtigkeitsaufnahme

Benzocyclobuten kann im polymerisierten Zustand maximal 0.2 Gewichtsprozent an Feuchtigkeit aufnehmen. Mit

$$\epsilon_{r \text{ eff}}^{\text{BCB}} = 2.7 \quad \text{und} \quad \epsilon_{r \text{ eff}}^{\text{H}_2\text{O}} = 40$$

und einer Feuchtigkeitsaufnahme von

$$w\% \quad \text{H}_2\text{O}$$

ergibt sich die effektive Permittivität nach Feuchtigkeitsaufnahme zu

$$\epsilon_{r \text{ eff}} = \epsilon_{r \text{ eff}}^{\text{H}_2\text{O}} \cdot w + \epsilon_{r \text{ eff}}^{\text{BCB}} \cdot (1 - w)$$

Umgeschrieben zur relativen Änderung der effektiven Permittivität ergibt sich:

$$\Delta \epsilon_{r \text{ eff}} = \frac{(\epsilon_{r \text{ eff}}^{\text{H}_2\text{O}} + \epsilon_{r \text{ eff}}^{\text{BCB}}) \cdot w}{\epsilon_{r \text{ eff}}^{\text{BCB}}} = \frac{(40 + 2.7) \cdot w}{2.7} = 13.815 w .$$

Für eine Feuchtigkeitsaufnahme von 0.2 % ergibt sich also eine relative Änderung der effektiven Dielektrizitätskonstante von

$$\Delta \epsilon_{r \text{ eff}} = 13.815 \cdot 0.2\% = 2.76\% ,$$

was mit dem gemessenen Wert nach Bestrahlung (und Feuchtigkeitsaufnahme) von 3 % zu verglichen ist. Es konnte keine Wirkung der Teilchenstrahlung auf Benzocyclobuten nachgewiesen werden.

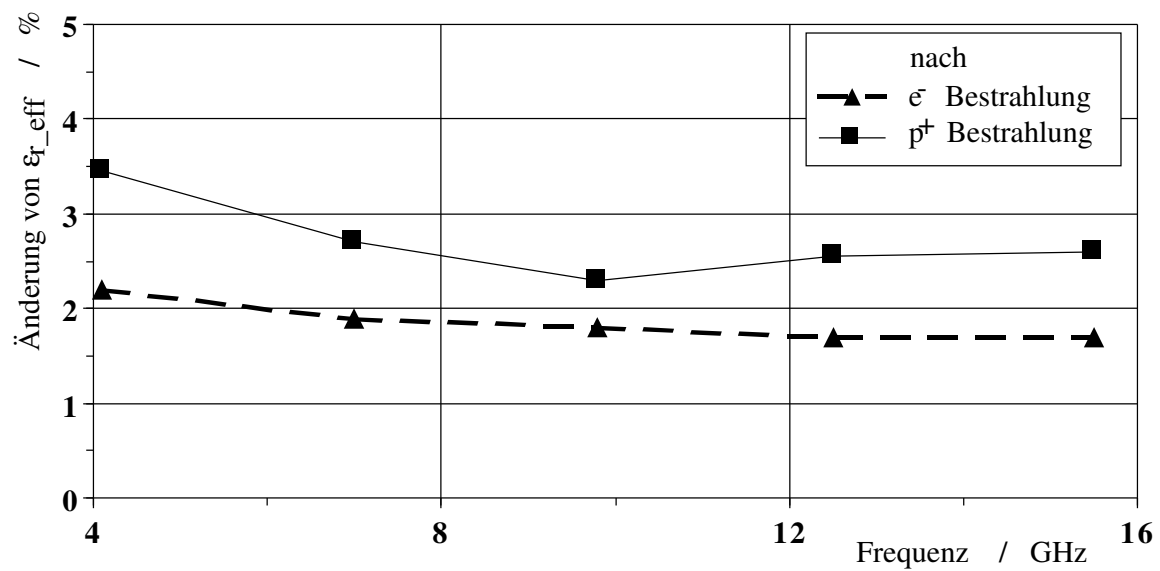


Abbildung 8.7: Änderung von ϵ_{r_eff} durch Bestrahlung und Feuchtigkeitsaufnahme.

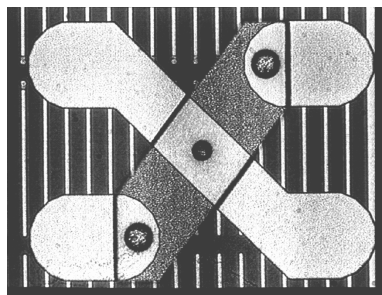
8.3 Zuverlässigkeit und Widerstand der Vias

Die Qualität von Kontakten zwischen zwei Metalllagen (Vias) wird durch den Widerstand eines einzelnen Kontaktes und die Fehlerrate, mit der die Verbindung hergestellt wurde, wiedergegeben.

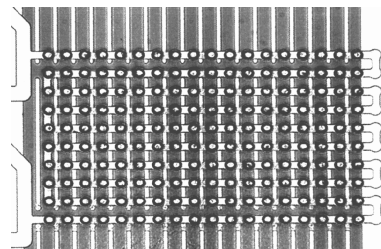
8.3.1 Via-Widerstand

Der Widerstand von Kontakten zwischen zwei Metalllagen kann durch die in Abbildung 8.8(a) dargestellte Struktur als Vierpolmessung an einzelnen Vias oder durch eine in Abbildung 8.8(b) gezeigte Via-Kette erfolgen. Hierbei wird der Gesamtwiderstand der Kette mit einer Vierpolmessung bestimmt und durch die Anzahl der Kontakte in der Kette geteilt. Die Kettenstruktur gibt auch eine Information über die Fehlerrate der Kontaktherstellung. Da aber nur die Anzahl der defekten Ketten und nicht die Anzahl der defekten Kontakte bestimmt werden kann, und die Anzahl der vermessenen Ketten begrenzt ist, kann hieraus nur eine grobe Abschätzung der Fehlerrate abgeleitet werden.

Diese Strukturen wurden zusammen mit den Aufbauten zur Bestimmung der Via-Zuverlässigkeit (Kap. 8.3.2) mit der additiven Technik zum Metalllagenaufbau (s. Kap. 4.6.2) realisiert. Abbildung 8.9 zeigt das Ergebnis einer solchen Messung für verschiedene Öffnungsdurchmesser in der BCB-Lage (Via-Durchmesser). An den schrägen Kanten der BCB-Öffnungen tritt der geringste Leitungsquerschnitt auf, weshalb der Widerstand eines einzelnen Vias umgekehrt proportional zu dessen Umfang ist.



(a) Vierpolstruktur zur Messung eines einzelnen Vias.



(b) Kettenstruktur

Abbildung 8.8: Strukturen zur Vermessung des Widerstandes von Vias. (Quelle: IZM)

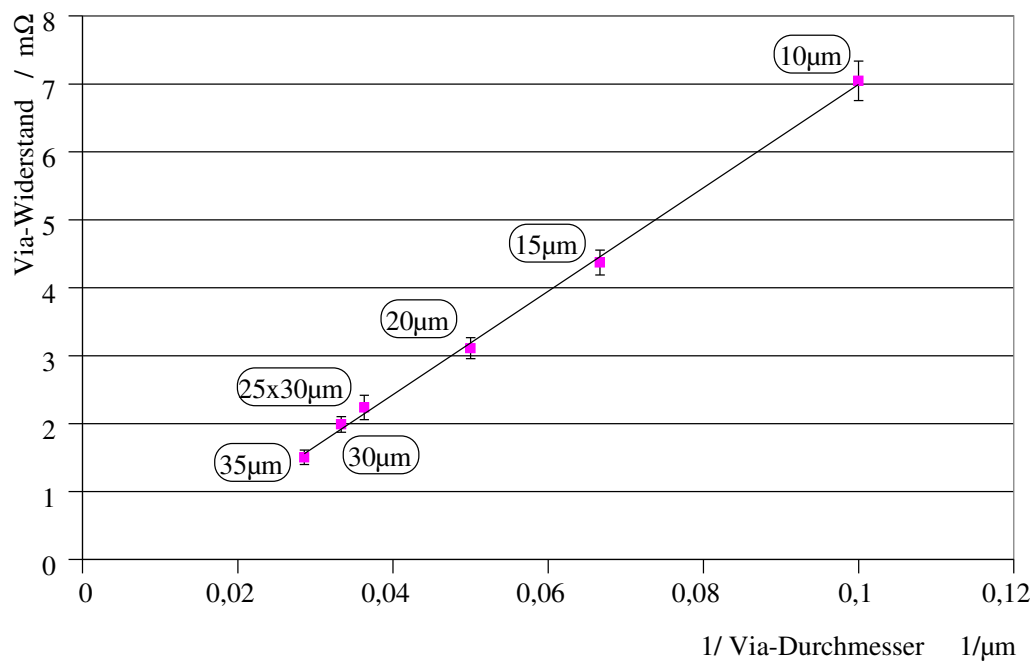


Abbildung 8.9: Widerstand einzelner Vias, aufgetragen gegen den Kehrwert des Maskenöffnungsdurchmessers.

8.3.2 Via-Zuverlässigkeit

Die Zuverlässigkeit der Kontaktierung zweier Metalllagen (Erstellung von „Vias“) ist in Anbetracht der aufzubauenden Anzahl (vier pro Pixel) eine kritische Größe. In einer Modul-Produktion können die einzelnen Vias nicht vollständig getestet werden. Daher wurde vom PI-Bonn (Sensor- und Fe-Chip Ersatz²⁾) und dem FRAUNHOFER INSTITUT FÜR ZUVERLÄSSIGKEIT UND MIKROINTEGRATION, Berlin (IZM) (Entwurf der Dünnschichtmasken) ein „Daisy-Chain Design“ erstellt, bei dem jedes zweite Feed-Through Paar auf dem Sensor miteinander verbunden ist. Durch Montage eines Fe-Chip Ersatzes, der jedes zweite Bump Paar verbindet, läßt sich so eine durchgehende „Feed-Through — Bump“ Kette aufbauen.

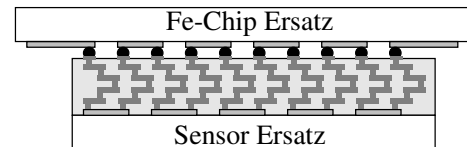


Abbildung 8.10: Prinzip der Via Testkonfiguration

Eine solche Kette würde aber bei Versagen eines Vias komplett ausfallen, weshalb die Möglichkeit der Entfernung von Metallagen von Teilaufbauten genutzt wurde (vergl. Abb. 4.10 auf Seite 31). Mit kammförmigen Strukturen wurde die Kette in jeder Kupferlage geschlossen und vermessen. Nach erfolgter Messung wurde die Kammstruktur wieder entfernt und die entsprechenden Feed-Through-Strukturen prozessiert.

Es wurden so 1 105 920 Vias überprüft, hierbei wurden 9 defekte Verbindungen gefunden. Das ergibt eine Fehlerrate der Vias von $8.13 \cdot 10^{-6}$.

Für ein MCM-D ATLAS Pixeldetektor Modul mit 46 080 Pixeln bedeutet dies, daß im Mittel 1.5 Sensorzellen nicht korrekt mit ihrer Ausleseelektronik verbunden werden.

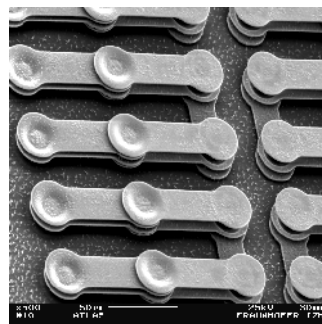


Abbildung 8.11: Ansicht der „Daisy-Chain“ Feed-Through-Strukturen.

Das BCB wurde zur besseren Visualisierung entfernt.

(Quelle: IZM)

²⁾ Dieser Entwurf wurde nicht speziell für den Test der Dünnschichtstrukturen entworfen, sondern läßt den Aufbau und Test von Bump-Verbindungsketten zu.

8.4 Zusammenfassung der Evaluierung

In Zusammenarbeit mit dem INTERUNIVERSITY MICROELECTRONICS CENTER, Leuven (Belgien) (IMEC) konnte gezeigt werden, daß die technologischen Möglichkeiten des MCM-D Prozesses den Anforderungen des ATLAS Pixeldetektors gerecht werden.

Die Durchführungen, die jede Sensorzelle mit ihrer Auslesezeile verbinden müssen (Feed-Throughs), können in der nötigen Geometrie aufgebaut werden. Sie zeigen bei einem Mittenabstand von $50\text{ }\mu\text{m}$ eine Kapazität zu ihren beiden Nachbarn von 40 fF bis 90 fF. Der Widerstand der untersuchten Feed-Throughs beträgt zwischen 65 m Ω und 160 m Ω .

Die Signalleitungen für die intramodularen Verbindungen weisen bei einer Länge von 70 mm eine Dämpfung von -4 dB und ein Übersprechen von unter -17 dB auf.

Die Bestrahlung von Dünnfilmstrukturen mit $10^{15}\text{ e}^-/\text{cm}^2$ (40 keV) und $5 \cdot 10^{15}\text{ p}^+/\text{cm}^2$ (24 GeV) ergab keine Änderung der spezifischen Dielektrizitätskonstanten des Isolators.

In Zusammenarbeit mit dem FRAUNHOFER INSTITUT FÜR ZUVERLÄSSIGKEIT UND MIKROINTEGRATION, Berlin (IZM) wurde die Zuverlässigkeit der Erstellung der Metalllagenkontakte (Vias) untersucht. Es ergaben sich 9 Ausfälle aus 1 105 920, was einer Fehler-rate von $8.13 \cdot 10^{-6}$ entspricht. Dies führt zu einer Erwartung von 1.5 nicht kontaktierten Pixeln pro Modul.

Der bei dieser Untersuchung beobachtete Widerstand einzelner Vias läßt einen geringeren Gesamt-widerstand der Feed-Throughs erwarten. Für die Via-Größe von $25\text{ }\mu\text{m} \times 30\text{ }\mu\text{m}$ konnte ein Widerstand von $2 \pm 0.1\text{ m}\Omega$ gemessen werden. Es zeigte sich ein linearer Zusammenhang zwischen dem Widerstand und dem Umfang eines Vias.

Kapitel 9

Entwurf eines Prototypmoduls für den ATLAS Pixeldetektor in MCM-D-Technologie

Aufbauend auf die in Kapitel 8 beschriebenen Studien wurde ein Maskensatz zur Prozessierung von Dünnschichtlagen entworfen, der pro Wafer den Aufbau eines kompletten Moduls und mehrerer Einzelchip-Hybride erlaubt.

9.1 Der verwendete Sensor

Abbildung 9.1 zeigt einen Überblick über den als aktives Substrat verwendeten Sensorwafer, der in den Listen der Sensorproduktion als „Prototyp 1“ geführt wird. Eine genaue Beschreibung dieses Sensorentwurfes findet sich in [40].

Besonderes Augenmerk ist auf das „Tile 2“ zu legen, die in der rechten Hälfte des Wafers zu findende Modul-Struktur. Dieser „p-spray“-Entwurf ist breit genug, um auch die intramodularen Verbindungsstrukturen einer MCM-D Implementierung aufnehmen zu können. Seine Länge reicht jedoch nicht, um Platz für den MCC zu bieten. Hierfür wurde der Bereich der beiden Einzelchip-Sensoren „SST 01“ und „ST2 02“ genutzt. Die sich daraus ergebenden Umrissse des MCM-D Moduls sind ebenfalls in Bild 9.1 ersichtlich.

9.2 Der Maskensatz

Für die Sägekanten, die die zu vereinzelnden Teile umgeben, wurde die nebenstehende Grabenstruktur in den BCB-Lagen vorgesehen. Die erste BCB-Schicht bleibt geschlossen, um den Sensor während des Dünnschichtprozesses zu schützen. Die anderen BCB-Lagen werden geöffnet, um ein Splintern der Schichten durch das Vereinzeln zu verhindern.

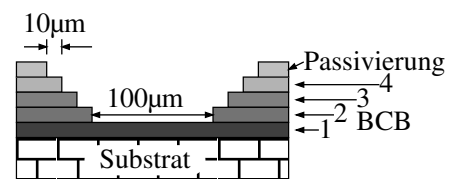


Abbildung 9.2: Sägegrabenstruktur

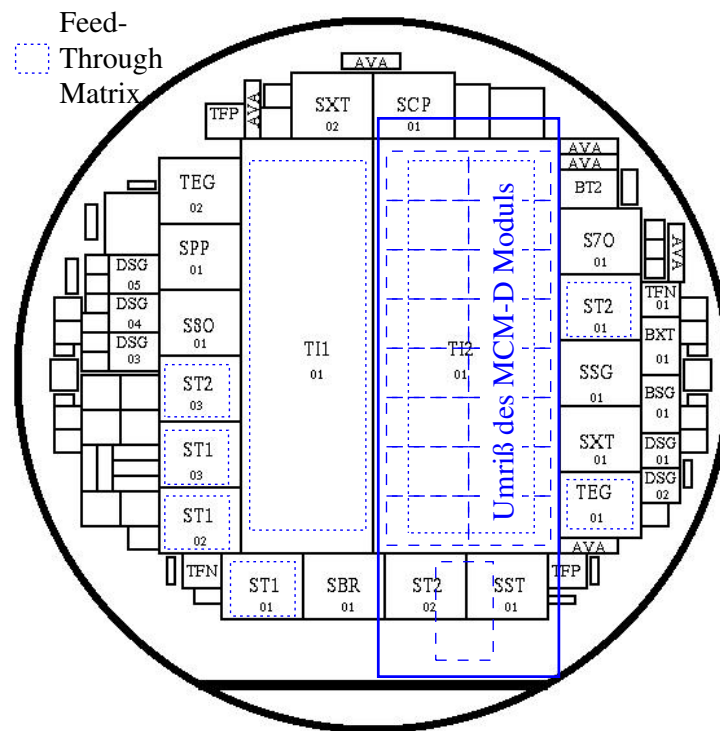


Abbildung 9.1: Überblick über den als aktives Substrat verwendeten „Prototyp 1“ Sensorwafer. Die nicht markierten Flächen wurden für Strukturen zur Prozeßkontrolle genutzt.

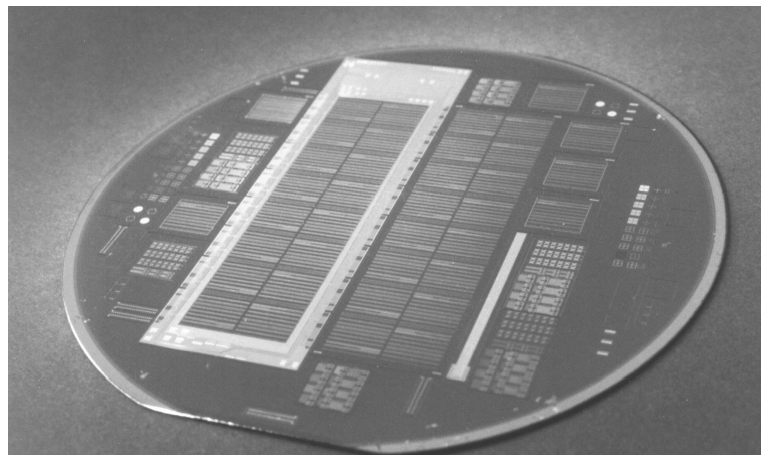


Abbildung 9.3: Photographie eines mit MCM-D-Schichten versehenen Wafers. (Im Vergleich zu Abbildung 9.1 findet sich bei dem hier abgebildeten Testwafer die abgeflachte Seite — das „Flat“ — um 180° gedreht.) (Quelle: [60])

Der gesamte Maskensatz umfaßt zwölf Masken, die in Tabelle 9.1 aufgelistet sind. Für die Abdeckung des Wafers wurde eine BCB-Lage vorgesehen, die nur die Passivierungsöffnungen wiedergibt, die mit der ersten Kupferlage auch kontaktiert werden sollen. Auf dieser „BCB 1“-Lage bauen vier Kupferlagen auf, jeweils mit einer BCB-Lage bedeckt. Auf die letzte BCB-Lage werden aus Kupfer die Kontaktflächen für die Bumps, die Wire-Bonds und die passiven Komponenten gesetzt. Die Bump Bond Pads werden mit einer etwa 1 µm dicken Goldschicht versehen. Die für den Anschluß zusätzlicher Testleitungen nötigen Wire-Bond-Pads werden mit einem insgesamt 4 µm dicken Nickel-Gold Aufbau versehen. Diese Auflage wird auch für die Montageplätze der passiven Komponenten genutzt. Eine gesonderte Behandlung dieser Kontaktflächen zur Oberflächenmontage (SMT) erwies sich als unnötig.

Die Rückseite des Sensors muß während des Dünnschichtprozesses geschützt werden, da das dort strukturierte Aluminium sonst entfernt würde. Hierzu wird diese als erster Prozessschritt mit einer BCB-Schicht versehen. Um die Verarmungsspannung an die Sensoren anlegen zu können, wird diese Schicht im letzten Prozessschritt teilweise geöffnet. Zur Definition dieser Öffnungen dient die zwölfte Maske.

#	Name		Funktion
12	BackSide	-	Definition der Öffnungen in der BCBAbedeckung der p-Seite des Sensors.
11	WirePad	+	Definiert die Kontaktflächen für Wire-Bonds und für die passiven Komponenten
10	BumpPad	+	Definiert die Kontaktflächen der Bump-Verbindungen
9	Passivierung	-	Abdeckung der gesamten Dünnschichtlagen
8	Metal 4	+	Führung von Signal- und Versorgungsleitungen
7	BCB 4	-	Dielektrikum
6	Metal 3	+	Verbindung von Signalleitungen und Führung von Versorgungsleitungen
5	BCB 3	-	Dielektrikum
4	Metal 2	+	Spiegelfläche für Signalleitungen und Führung von Versorgungsleitungen
3	BCB 2	-	Dielektrikum
2	Metal 1	+	Führung von Versorgungsleitungen
1	BCB 1	-	Abdeckung von Fehlstellen und der nicht genutzten Passivierungsöffnungen des Sensors

Tabelle 9.1: Die zwölf Masken eines Maskensatzes.

„+“ steht für positive Masken (die Strukturen werden gezeichnet);

„-“ steht für negative Masken, wie sie für die Belichtung des BCB gebraucht werden (die Öffnungen werden gezeichnet).

9.3 Implementierte Variationen der Feed-Through-Strukturen

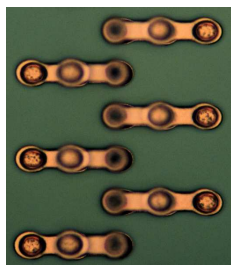
Natürlich müssen alle Feed-Through-Strukturen die Tatsache berücksichtigen, daß Sensor und Fe-Chip auch ohne die Dünnfilmstrukturen hybridisierbar sind. Für den Kontakt der Feed-Throughs zum Sensor werden die Passivierungsöffnungen der dort vorhandenen Bump Bond Pads verwendet. Diese sind mit $12\text{ }\mu\text{m}$ Durchmesser $8\text{ }\mu\text{m}$ zu klein, was sich aber als unproblematisch erwies. Die Bump Bond Pads der Fe-Chips sind in Doppelspalten angeordnet. Der Mittenabstand der Bumps beträgt in Spaltenrichtung (quer zu den Pixeln) $50\text{ }\mu\text{m}$. In Zeilenrichtung (längs der Pixel) wechselt er zwischen $50\text{ }\mu\text{m}$ und $750\text{ }\mu\text{m}$. Die Bump Bond Pads der Dünnfilmlagen müssen daher genau über den Bump Bond Pads des Sensors zu liegen kommen.

9.3.1 Minimale Feed-Through Konfiguration

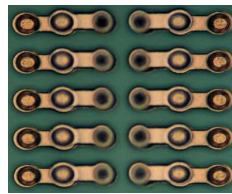
KLASSE S

Die in Abbildung 7.3 auf Seite 54 im Querschnitt dargestellte Feed-Through-Struktur implementiert die Durchkontaktierung mit dem geringsten Grundflächenverbrauch¹⁾. Da die Öffnungen in den Isolationslagen nicht verfüllt werden, ist eine direkte Anordnung dieser „Vias“ übereinander nicht möglich. Ein Mindestabstand von $20\text{ }\mu\text{m}$ ist zwischen den

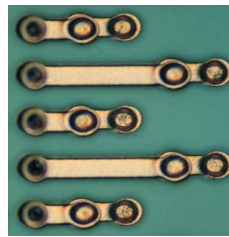
¹⁾Auf die Implementierung der in Kapitel 8.1 erfolgreich getesteten „gestapelten“ Durchführungsstrukturen (s. Abb. 8.1) wurde verzichtet, da hierbei ein Via unter dem Bump Bond Pad zu liegen kommt, was Probleme mit der Niveaugleichheit der Bumps zur Folge haben könnte.



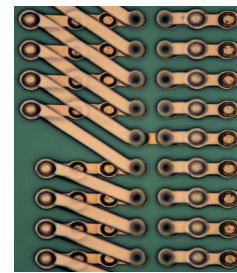
(a) Klasse **L₄₀₀**
und **L₆₀₀**



(b) Klasse **S**



(c) Klasse **SL**



(d) Klasse **R₁**
und **R₂**, Klasse
R₃ ist nicht dar-
gestellt

Abbildung 9.4: Variationen der Feed-Through-Strukturen.

9.4(a) zeigt die Variante für die Randspalten.

9.4(b) zeigt die Variante mit dem kleinsten Grundflächenverbrauch.

9.4(c) zeigt die Variante mit verminderter Kapazität.

9.4(d) zeigt links die Variante mit distanzüberwindenden Feed-Throughs.

Öffnungen in der BCB-Maske einzuhalten. Diese Feed-Through-Struktur wurde für den Großteil der Spalten verwendet (Abb.: 9.4(b) und 9.4(d) rechts).

KLASSE $\mathbf{L}_{600}, \mathbf{L}_{400}$

Eine Besonderheit stellen die erste und die letzte Spalte eines Auslesechips dar. Hier findet sich jeweils eine einzelne Kontaktpalte. Die Sensorzellen des Moduls sind zur Ausfüllung der Lücken zwischen den Chips hier auf 600 μm verlängert. Bei den Einzelchip-Sensoren ist die erste Spalte 400 μm lang, die letzte Spalte 600 μm (wie es auch bei zwei Randchips des Moduls der Fall ist). Den so für die Feed-Throughs zur Verfügung stehenden Platz nutzend wurden in der ersten und letzten Spalte minimale Feed-Throughs wechselständig angeordnet, wie in Abbildung 9.4(a) gezeigt.

9.3.2 Wechselnd lange Feed-Through Konfiguration

KLASSE $\mathbf{SL}$

Um die kapazitive Kopplung der Feed-Throughs untereinander zu vermindern, wurde in einigen Spalten die in Abbildung 9.4(c) gezeigte Konfiguration gewählt. Hier sind die Strukturen in der zweiten und dritten Metalllage bei jedem zweiten Pixel weiter vom Kontakt entfernt und die Bahnen in der ersten und vierten Metalllage entsprechend verlängert.

9.3.3 Distanzüberwindende Feed-Through-Strukturen

KLASSE $\mathbf{R}$

Um die Möglichkeit der Trennung von Sensor- und Elektroniksegmentierung zu untersuchen, sind in zwei Spalten den Chips die Auslezellen nicht mit der korrespondierenden Sensorzelle, sondern mit deren Nachbarn ($\mathbf{R}_1$), deren nächsten Nachbarn ($\mathbf{R}_2$) bzw. deren übernächsten Nachbarn ($\mathbf{R}_3$) verbunden, wie in Abbildung 9.4(d) auf der vorherigen Seite gezeigt.

Hierbei entstehen durch das Kreuzen von Leiterbahnen zusätzliche Kapazitäten²⁾, die sich nur durch eine Änderung der Lage der Sensorkontakte vermeiden ließen.

Dieses Schema macht es nötig, in der jeweiligen Spalte einige Sensorzellen zu überspringen. Diese sind in der ersten Metalllage an den Spaltennachbarn angeschlossen, wie in Abbildung 9.4(d) in der Bildmitte zu erkennen ist. Diese Nachbarn erhalten damit einen doppelt großen Sensor (vergl. auch Abb. 11.2 auf Seite 89). Am oberen Ende der mit distanzüberwindenden Feed-Throughs versehenen Spalten finden sich je drei Auslezellen, deren Bumps zwar auf ein Bump Bond Pad gelötet werden, aber keinen Sensoranschluß bekommen.

Insgesamt ergibt sich die in Tabelle 9.2 aufgelistete Anordnung der Feed-Through Klassen. Diese Verteilung wurde für sechs Einzelchipsensoren pro Wafer gewählt. Auch die Pixelmatrixen der beiden Modulsensoren wurden mit dieser Feed-Through-Verteilung so belegt, daß sich für die einzelnen Auslesechips das gleiche Bild ergibt.

²⁾ Eine solche Kreuzung hat eine Kapazität von 4 bis 5 fF.

Klasse	Spalte	Zeile
L₄₀₀	0	0-159
S	1; 4-9; 14-16	0-159
R₁	2-3	0-49
R₂	2-3	50-100
R₃	2-3	101-156
SL	10-13	0-159
L₆₀₀	17	0-159

Tabelle 9.2: Anordnung der Feed-Through Klassen in der Pixelmatrix eines Auslesechips.

Die Klassendefinitionen finden sich in Abbildung 9.4.

9.3.4 Gleichförmige Aufteilung der Sensormatrix

Der hier beschriebene Entwurf ist für den Aufbau auf einen Sensor ausgelegt, der auch ohne Dünnschichtlagen hybridisierbar ist. Dafür sind die Anschlußflächen der Sensorzellen exakt auf die Position der Bump Pads der Frontend Chips abgestimmt. Für die Feed-Throughs bedeutet dies aus vorn bereits erläuterten Gründen, daß die Bump Pads in der obersten Dünnschichtlage genau über diesen Sensoranschlußflächen zu liegen kommen müssen. Somit sind die Gestaltungsmöglichkeiten der Sensorzellen und der Feed-Throughs stark eingeschränkt. Die Möglichkeiten der Distanzüberbrückung durch die Feed-Throughs können genutzt werden, um die Geometrie des Sensorentwurfs zu optimieren.

Die Zahl der nötigen Sensorlemente ist durch die Zahl der Auslesekanäle vorgegeben. Die Fläche, die von diesen Elementen abgedeckt werden muß, darf für eine lückenlose Konfiguration nicht kleiner sein als die Fläche der Ausleseelektronik. Dabei sind auch inaktive Bereiche der Auslesechips und nötige Montagelücken zu berücksichtigen. Wie in Abbildung 5.5 illustriert, liegen zwischen den aktiven Bereichen der Auslesechips Lücken von 400 µm. Diese setzen sich aus 200 µm Montageabstand zwischen den Chips und jeweils 100 µm Abstand der aktiven Schaltungsteile von den Sägekanten der Chips zusammen. Die auf dem Sensor implementierte Lösung zur Abdeckung dieser Lücken ist in Kapitel 5.1.1 dargestellt.

Ein einfacher Ansatz, diese Lösung zu verbessern, wäre es, die Segmentierung des Sensors gleichförmig zu gestalten. Die äußeren Abmessungen und die relativen Positionen aller Bauelemente blieben dabei erhalten; die Frontend Chips erführen keine Änderung. Unter Beibehaltung der sensitiven Fläche und der besseren Auflösung in ϕ müßte jede Sensorzelle von $400 \times 50 \mu\text{m}^2$ auf $422.22 \times 51.25 \mu\text{m}^2$ vergrößert werden³⁾. Auf verlängerte und zusammengeschlossene Pixel ließe sich so verzichten.

Dieser Ansatz läßt sich noch weiter verbessern, indem man jeweils zwei Sensorzeilen um eine halbe Pixellänge gegeneinander verschiebt. Dies bewirkt zwar wieder Sensorzellen in Sondergrößen an den Schmalseiten des Moduls, würde aber die Ortsauflösung in z-Richtung für Zweifachtreffer verdoppeln.

³⁾Bzw. von $300 \times 50 \mu\text{m}^2$ auf 316.67×51.25 für die Option der 300 µm langen Pixel.

Diese Option der „*Equal Sized Bricked*“-Pixel ist auf der zweiten Generation des Sensor-Prototypwafers implementiert worden. Insbesondere wurden hier von *T. Rohe* (zu dieser Zeit MPI, München) mehrere Varianten des Bias-Grids entworfen. Die Positionen der Kontaktflächen des Sensors wurden bei den vier Einzelchipsensoren pro Wafer für einen Dünnfilmentwurf optimiert. Der endgültige Entwurf der Dünnfilmmasken befindet sich zur Zeit in der Entwicklung [61].

9.4 Entwurf des Moduls

Die Pixelmatrixen beider Modulsensoren des Prototyp 1 Sensors wurden mit Feed-Throughs versehen. Für jeden Auslesechip wurde hierbei die gleiche Feed-Through-Konfiguration gewählt wie bei den Einzelchipsensoren. Aber nur der größere der beiden Modulsensoren des Prototyp 1 Wafers bietet genügend Platz für den Aufbau eines Leitungssystems für die intramodularen Verbindungen (Bezeichnung „Ti2-01“, s. Abb. 9.1).

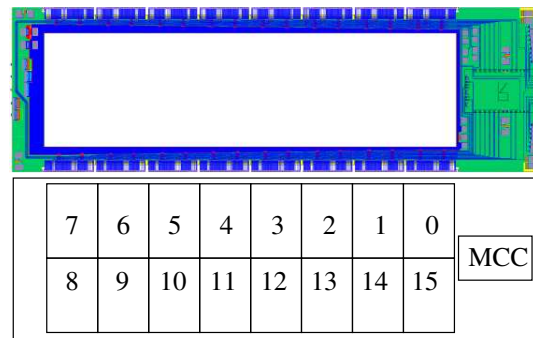


Abbildung 9.5: Layout des MCM-D Moduls

9.4.1 Das Signalleitungssystem

Für den Anschluß der Signalleitungen an die Auslesechips verfügen diese über vier Bumpverbindungen an jedem Anschluß. Sie haben den gleichen Durchmesser von $20\text{ }\mu\text{m}$ wie die Bumps in der Pixelmatrix, um sie zusammen mit diesen aufbauen zu können. Ihr Mitzenabstand ist auf $75\text{ }\mu\text{m}$ vergrößert, um Kurzschlüsse zwischen ihnen sicher ausschließen zu können. Sämtliche Anschlüsse wurden zusätzlich an den Rand des Moduls geführt, um Testmessungen aller Signale zu ermöglichen. Das Modul ist mit 24 mm dadurch breiter als die montierten Frontend Chips.

Die nötigen Verbindungen teilen sich, wie in Kapitel 5.6 auf Seite 45 beschrieben, in drei Klassen auf (vergl. auch Abb. 5.10 auf Seite 48). Die vier Einzelleitungen für die LV-CMOS Signale zur Steuerung der Auslesechips werden am MCC verzweigt und enden an den letzten Chips jeder Seite. Die LVDS Leitungspaare für die schnellen Steuersignale führen an der dem MCC abgewandten Schmalseite von einer Längseite zur anderen und werden nahe dem MCC mit vier $100\text{ }\Omega$ Einzelwiderständen der Baugröße 0402 ($1 \times 0.5 \times 0.5\text{ mm}^3$) abgeschlossen. Das XCK Signal muß dabei, wie in Kapitel 5.6.2 beschrieben, auf den MCC zurückgeführt werden, was in Abbildung 9.6 zu sehen ist. Die Punkt-zu-Punkt Verbindungen der DOut⁴⁾ Leitungen beginnen bei jedem Frontend Chip und enden am MCC. Die Empfänger im MCC sind mit entsprechenden Abschlußwiderständen ausgerüstet. Durch diese steigende Leitungszahl verbreitert sich das Signalleitungssystem sukzessive von Chip

⁴⁾ Hit Data Out

zu Chip. Die Signalleitungen wurden daher in einem entsprechenden Winkel zum Modulrand angelegt. Alle Signalleitungen befinden sich in der vierten Metalllage, Sie haben eine Breite von $20\text{ }\mu\text{m}$ und einen Abstand von $30\text{ }\mu\text{m}$ zueinander. Die Signalverbindungen quer zum Leitungssystem sind in der dritten Metalllage $20\text{ }\mu\text{m}$ breit ausgeführt und über doppelte Vias verbunden. Die zweite Metalllage wird unter den Signalleitungen als Spiegelplatte und Versorgungsschiene für die digitale Masse genutzt (siehe auch Abb. 7.1 auf Seite 53).

Die AMS Prototypversion des MCC verfügt nicht über Bump Pads an ihren Kontakten. Die vorgesehenen Wire-Bond Pads sind in Ihrer Größe jedoch geeignet, Bumps aufzunehmen. Die Module Control Chips befinden sich mit Frontend Chip C Chips zusammen auf den gleichen Wafern. Es gelang dem FRAUNHOFER INSTITUT FÜR ZUVERLÄSSIGKEIT UND MIKROINTEGRATION, Berlin, zwei verschiedene Bumpgrößen auf einem Wafer aufzubauen. Hierzu wurden erst die kleineren Bumps der Frontend Chips mit dem in Kapitel 4.3.4 beschriebenen Verfahren erstellt. Diese wurden mit Lack geschützt. Mit einer Wiederholung des Prozesses konnten die Wire-Bond Pads der MCCs mit einzelnen Bumps von $80\text{ }\mu\text{m}$ Durchmesser versehen werden.

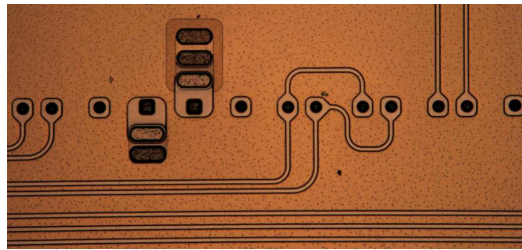


Abbildung 9.6: Photographie der Rückführung der XCk-Leitung auf den MCC.

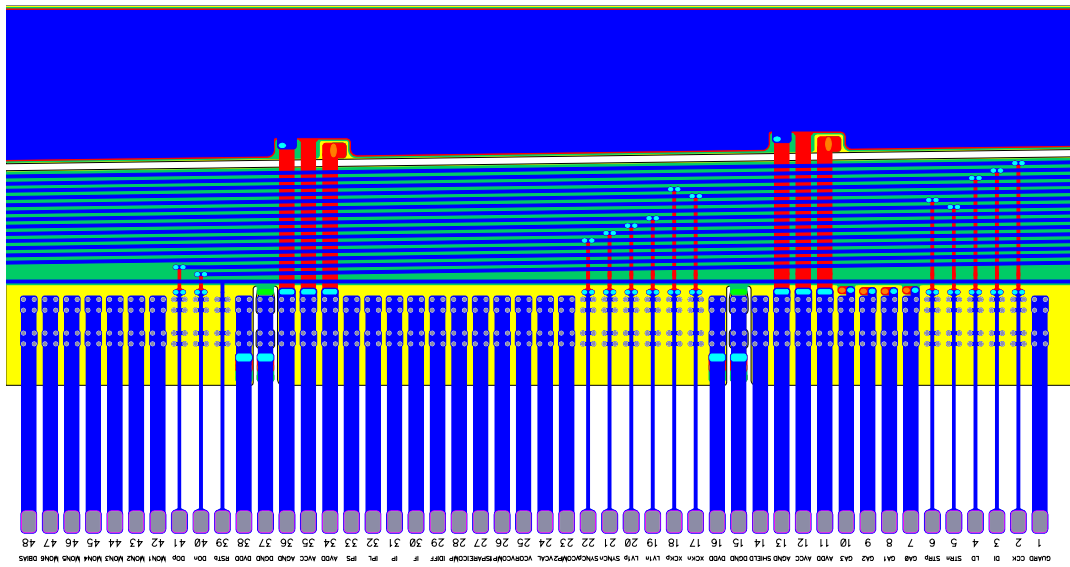
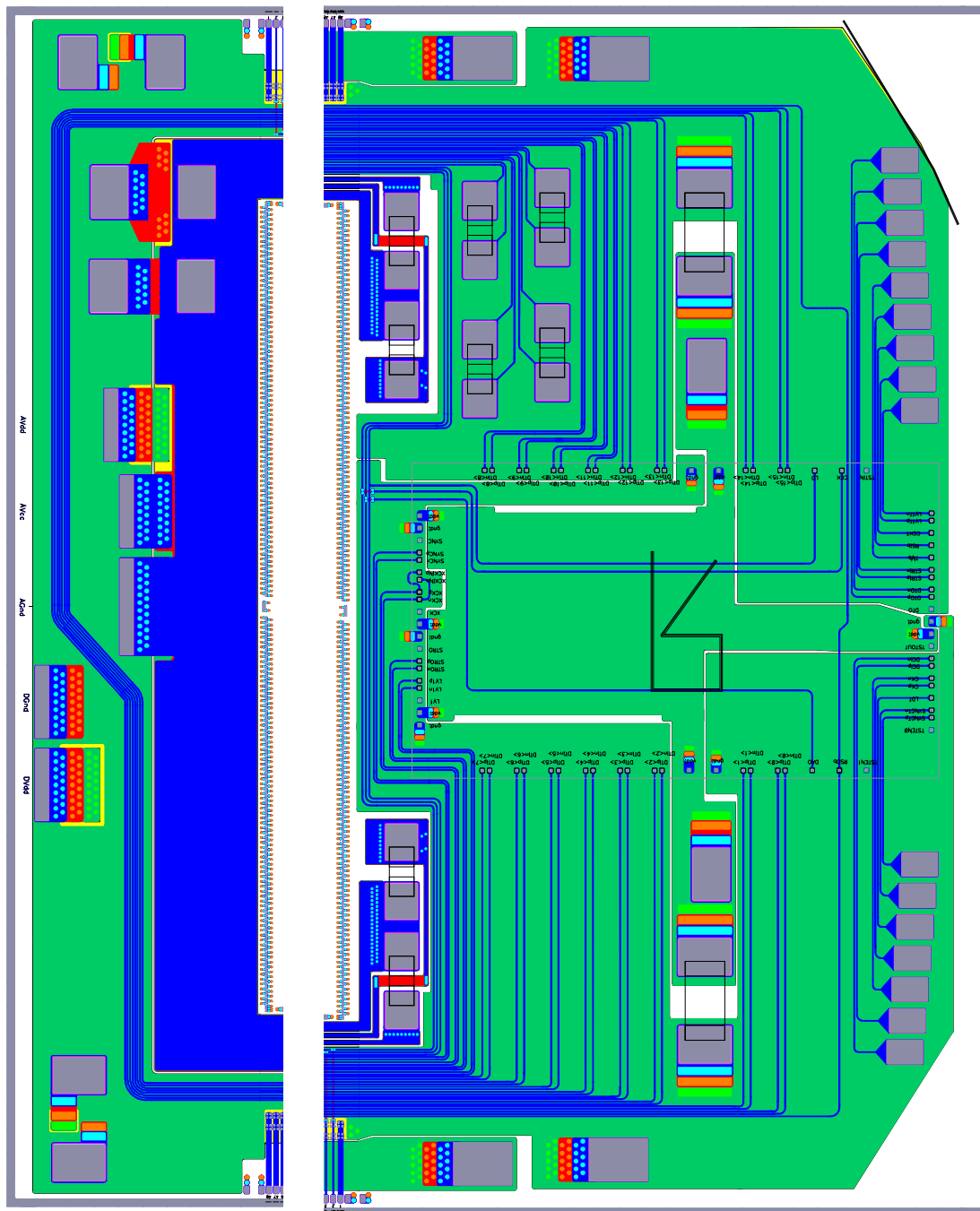


Abbildung 9.7: Ausschnitt aus dem Maskenentwurf der intramodularen Verbindungen im Bereich eines Auslesechips. Der MCC findet sich rechts, die Pixelmatrix oberhalb des Ausschnittes.



(a) kleiner Balkon

(b) MCC-Balkon

Abbildung 9.8: Ausschnitte aus dem Maskenentwurf der intramodularen Verbindungen im Bereich der Balkone. Die Pixelmatrix und die Auslesechips finden sich dazwischen.

In 9.8(b) ist der in den Versorgungsanschlüssen geänderte zweite Entwurf gezeigt.

9.4.2 Das Versorgungssystem

Die Versorgungsleitungen wurden, wie in Abbildung 7.1 auf Seite 53 schematisch dargestellt, implementiert. In der ersten Metalllage liegt unter den Signalleitungen die Stromschiene für die digitale Versorgung. Darüber befindet sich die digitale Masseleitung, die gleichzeitig als Spiegelplatte für die Signalleitungen dient. Den Platz zwischen den Signalleitungen und der Pixelmatrix füllen die analogen Versorgungsschienen aus, die zwecks einer besseren Entkopplung in ihren Potentialen abwechseln. Durch diese Anordnung wird eine verteilte Entkopplung der Versorgungsspannungen von etwa 0.8 nF/cm^2 auf insgesamt 700 mm^2 erreicht.

Die analogen Potentiale sind über $100 \text{ }\mu\text{m}$ breite Stichleitungen in der dritten Metalllage mit den entsprechenden Anschlüssen der Frontend Chips verbunden.

Das Ansprechverhalten der Analogteile der Auslesechips ist von der Versorgungsspannung abhängig. Um ein möglichst uniformes Verhalten innerhalb eines Moduls zu gewährleisten, sollten die Versorgungsspannungen der Frontend Chips um nicht mehr als 100 mV voneinander abweichen. Damit wird gleichzeitig eine fehlerfreie Kommunikation innerhalb des Moduls sichergestellt.

Das Substrat soll in der endgültigen Version mit seinem inaktiven Bereich an den Längsseiten des Moduls nicht über die Fe-Chips hinausragen. So ist die Fläche, die von den Leiterbahnen belegt werden kann, durch die Breite der EOC-Logik (2 mm) genauer vom Abstand der 4er Bumpverbindungen der Ein- und Ausgänge von der Pixelmatrix bestimmt. Für die Stromschienen des Versorgungssystems steht dieser Platz aber nicht vollständig zur Verfügung, da hier auch die Signalleitungen geführt werden. Deren Anzahl steigt durch die Punkt-zu-Punkt Verbindungen der DOut Leitungspaare von Frontend Chip zu Frontend Chip in Richtung MCC. Die Anzahl der Signalbahnen bestimmt die Breite des Versorgungssystems an jeder Position längs des Moduls (vergl. Abb.: 7.1 auf Seite 53).

Um nun einen genügenden Querschnitt der Versorgungsbahnen gewährleisten zu können, muß die Dicke der Kupferschichten angepaßt werden.

Anpassung der Schichtdicken

Der elektrische Widerstand einer Leiterbahn konstanter Dicke läßt sich berechnen als

$$R = \int_0^l \frac{\rho_{\square}}{b(l)} dl \quad \text{mit} \quad \rho_{\square} = \rho_s / d,$$

wobei ρ_s der spezifische Widerstand der Materials (für Kupfer $\rho_s = 17.5 \text{ m}\Omega \mu\text{m}$) und d die Dicke der Leiterbahn ist.

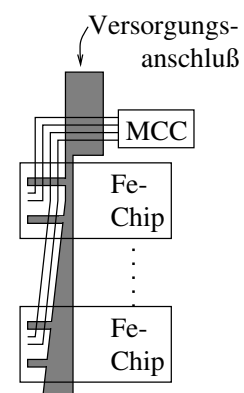


Abbildung 9.9: Skizze der Versorgungsschienen des MCM-D-Moduls.

Für den Widerstand der breiter werdenden Versorgungsschienen ergibt sich somit:

$$\begin{aligned} R &= \int_0^l \rho(x) dx \\ &= \frac{\rho_s}{m} \cdot \ln\left(\frac{A_0 + m \cdot l}{A_0}\right) \end{aligned}$$

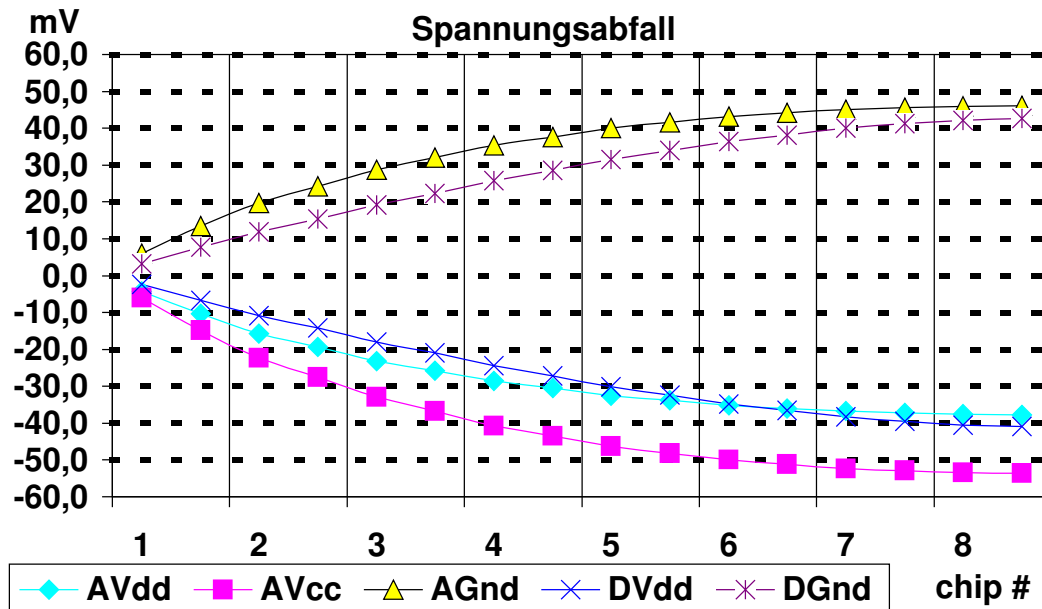
wobei A_0 die Anfangsbreite der Schiene und m die Steigung der Verbreiterung ist.

Zur Berechnung der Spannungen, die den Fe-Chips zur Verfügung stehen, müssen die Zuleitungen von den Versorgungsschienen zu den Chipanschlüssen berücksichtigt werden. Diese Zuleitungen verkürzen sich mit zunehmender Breite der Schienen (Abb. 9.9).

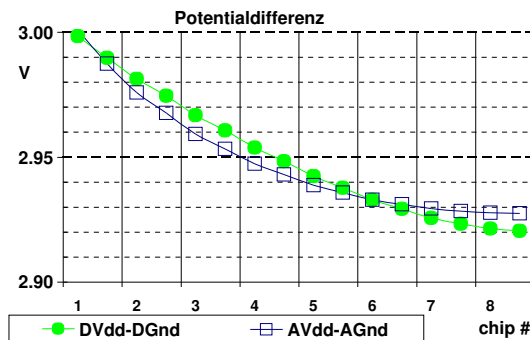
Hiermit ergibt sich die Möglichkeit, die Schichtdicke so festzulegen, daß die Forderung der maximalen Potentialunterschiede von 100 mV erfüllt wird. Abbildung 9.10 auf der nächsten Seite zeigt die Bedingungen für eine Schichtdicke von 4.5 µm, ab der dies zutrifft. Die hierbei zu Grunde gelegte Geometrie geht davon aus, daß alle Spannungen auf dem Balkon des MCC zugeführt werden. Für den Stromverbrauch wurden die in Tabelle 5.1 angegebenen *Maximalwerte* angenommen. Hierbei wurde davon ausgegangen, daß dieser Stromverbrauch unabhängig von der Versorgungsspannung ist und sich gleichmäßig auf beide Versorgungsanschlüsse eines Auslesechips verteilt.

Es entsteht im Bereich des ersten Frontend Chips ein starker Spannungsabfall, da hier die Ströme für alle acht Auslesechips durch die schmalste Stelle des Versorgungssystems geleitet werden (hier liegen alle acht DOut Leitungspaare). Die bei weiter entfernt liegenden Auslesechips kürzer werdenden Zuleitungen von den Versorgungsschienen zu den Chipanschlüssen helfen die Spannungsunterschiede auszugleichen. Allerdings läßt sich dies nur nutzen, wenn die Versorgungsspannung so eingestellt werden kann, daß der erste Auslesechip mit der nominellen Spannung betrieben wird. Da der MCC „weiter vorne“ an der gleichen Stromschiene angeschlossen ist, müßte er dann mit leicht erhöhter Versorgungsspannung betrieben werden.

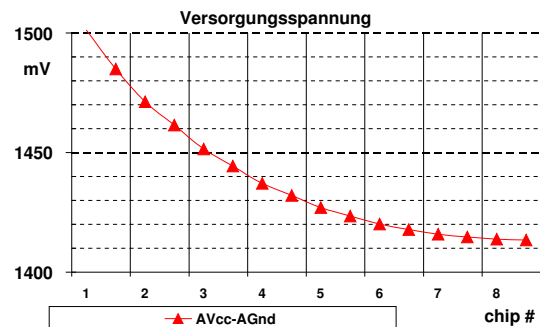
Bei der so zu 4.5 µm bestimmten Schichtdicke und einer zu V optimierten Versorgungsspannung am Eingang des Moduls ergibt sich ein Leistungsverlust von 150 mW im gesamten Versorgungssystem eines Moduls bei maximalem Stromverbrauch. Das entspricht einer Erhöhung des Gesamtleitungsverbrauches eines Moduls um 2 %.



(a) Spannungsabfall auf den Versorgungsleitungen



(b) 3 V Schienen



(c) 1.5 V Schiene

Abbildung 9.10: Berechnung der Spannungsabfälle auf einem MCM-D-Modul. In 9.10(a) sind die Differenzen bzgl. des Eingangspotentials gezeigt. In 9.10(b) und 9.10(c) sind die Potentialdifferenzen gezeigt, die an den Fe-Chips anliegen.

9.4.3 Bestimmung der nötigen Schichtdicken

Es stellt sich heraus, daß die Schichtdicke einer Kupferfläche von ihrer Größe und ihrer Umgebung abhängt und nicht konstant ist. In Abbildung 9.11 ist die mechanische Vermessung der Dicke einer Kupferfläche am Rande eines Wafers gezeigt [62]. Deutlich ist ein Ansteigen der Dicke zum Rand der Struktur um bis zu 130% zu erkennen. Dies ist durch inhomogene Feldverteilungen im Galvanikbad zu erklären. Jedoch bleibt, wie in Abbildung 9.12 auf der nächsten Seite gezeigt, die Dicke der BCB-Lage auch bei ansteigender Kupferdicke konstant und stellt so die Isolation der Kupferlagen gegeneinander sicher.

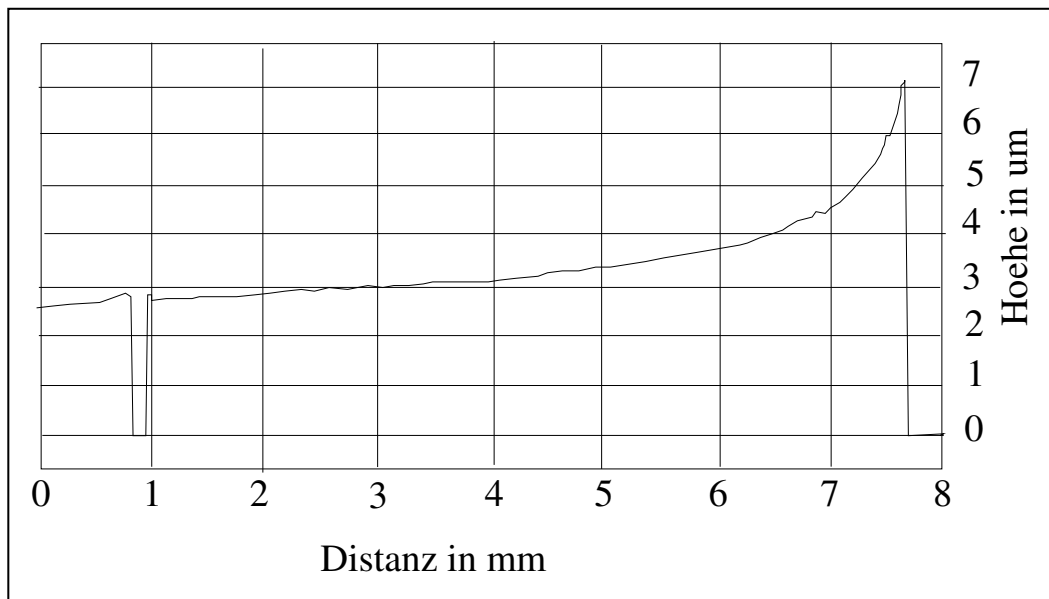


Abbildung 9.11: Mechanische Vermessung der Dicke einer Kupferlage.

Deutlich erkennt man den Anstieg der Dicke von $\leq 3 \mu\text{m}$ am Graben im linken Teil auf über $7 \mu\text{m}$ am Rand. (*Quelle*: [62])

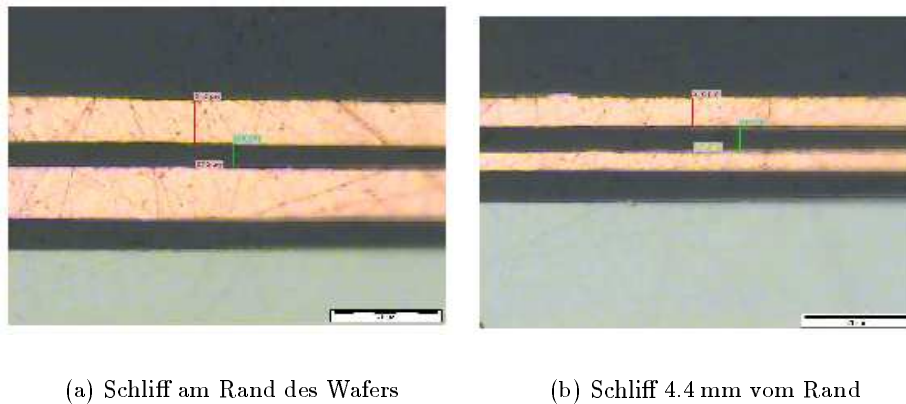


Abbildung 9.12: Schliffe zur Bestimmung der Schichtdicke:

9.12(a) zeigt die Schichtdicken am Rande eines Wafers. Es ergeben sich:

Metall 1 $9.78 \mu\text{m}$; BCB $5.00 \mu\text{m}$; Metall 2 $8.15 \mu\text{m}$

9.12(b) zeigt die Schichtdicken 4.4 mm vom Rand der gleichen Fläche entfernt. Es ergeben sich:

Metall 1 $3.48 \mu\text{m}$; BCB $5.11 \mu\text{m}$; Metall 2 $5.65 \mu\text{m}$

Die Isolationslage ändert ihre Dicke nicht. (Quelle: [62])

9.5 Ausbeute-optimierter Entwurf des Versorgungssystems

Die Dünnschichten wurden am IZM auf vier Sensorwafer aufgebaut, wie in Kapitel 4.6 beschrieben. Für die $3.5 \mu\text{m}$ dicken Metallschichten wurde der additive Galvanikprozeß genutzt.

Die Messungen an den daraus erstellten Einzelchip-Hybriden werden in Kapitel 11 beschrieben.

Wie in Kapitel 12 noch ausgeführt wird, war die Ausbeute an Modulen Null. Nach Reparatur konnte allerdings ein funktionstüchtiges Modul hybridisiert werden. Die Messungen daran und an den folgenden Modulen werden in Kapitel 12 beschrieben.

Bei diesem ersten Durchlauf konnten keine ungewollten Verbindungen innerhalb einer Kupferlage beobachtet werden. Ebenso gab es fast keine Unterbrechungen von Signalverbindungen. Alle Störungen lassen sich auf Verbindungen zwischen übereinander liegenden Metallschichten zurückführen.

In der überwiegenden Anzahl der Fälle wurden alle diese Kurzschlüsse durch den Einschluß von Partikeln verursacht. Um dem zu begegnen, wurde zum einen die Reinigung der Wafer vor Eintritt in den Dünnschichtprozeß verbessert, zum anderen der Entwurf des Versorgungssystems revidiert.

9.5.1 Die kritische Fläche

Durch die Positionierung der unterschiedlichen Potentiale übereinander besitzt der Entwurf eine Fläche von 700 mm^2 , in der eine BCB-Lage zwei unterschiedliche Potentiale trennt. Sie ist größer als die Grundfläche des Leitungssystems, da alle Lagenpaare gerechnet werden müssen. Da auch der Sensor in den inaktiven Bereichen eine auf Masse liegende Metallisierung besitzt, zählt schon die erste BCB-Lage zur „kritischen“ Fläche, soweit eine der Versorgungspotentiale darüber geführt wird⁵⁾.

Im Folgenden soll als *kritische Fläche* die Fläche bezeichnet werden, in der eine BCB-Lage zwei unterschiedliche Potentiale trennt.

9.5.2 Die drei Strategien:

1. Vermeiden

Neben dem schon erwähnten Versuch, die Partikel durch eine verbesserte Eingangskontrolle gar nicht erst in den Prozeß kommen zu lassen, wurden noch zwei weitere Strategien umgesetzt:

2. unwirksam machen

Der Ausbeute-optimierte Entwurf macht die meisten Kurzschlüsse zwischen zwei übereinander liegenden Metalllagen folgenlos. Dies wird erreicht, indem gleiche Potentiale übereinandergelegt werden, wie in Abbildung 9.13 illustriert. Abbildung 9.14 auf der nächsten

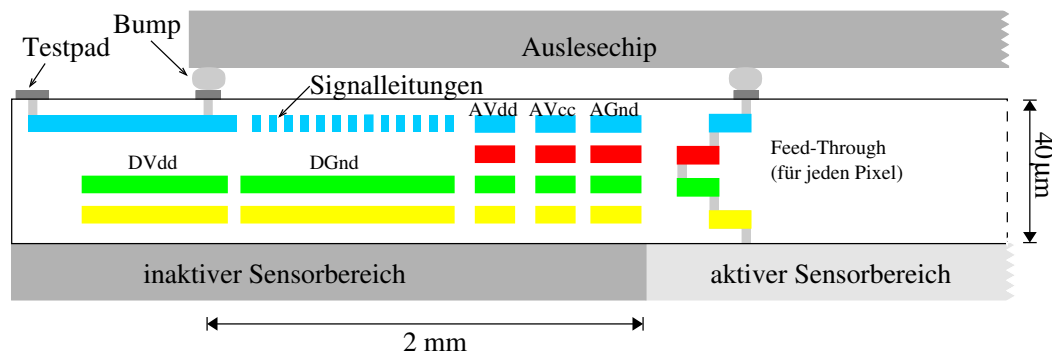


Abbildung 9.13: Schematischer Querschnitt durch die Ausbeute-optimierte Version des Leitungssystems.

Seite zeigt den entsprechenden Maskenausschnitt im Bereich eines Auslesechips. Hier wird der zur Verfügung stehende Leitungsquerschnitt durch die zusätzlichen Lücken zwischen den Versorgungsschienen verringert. Die guten Erfahrungen mit der Strukturtreue innerhalb einer Metalllage erlauben es jedoch, diese Lücken mit $30 - 40 \mu\text{m}$ sehr klein zu halten.

⁵⁾ Für die erste BCB-Lage muß allerdings ein abschwächender Faktor berücksichtigt werden, da der Sensor auch noch eine Passivierung aufweist.

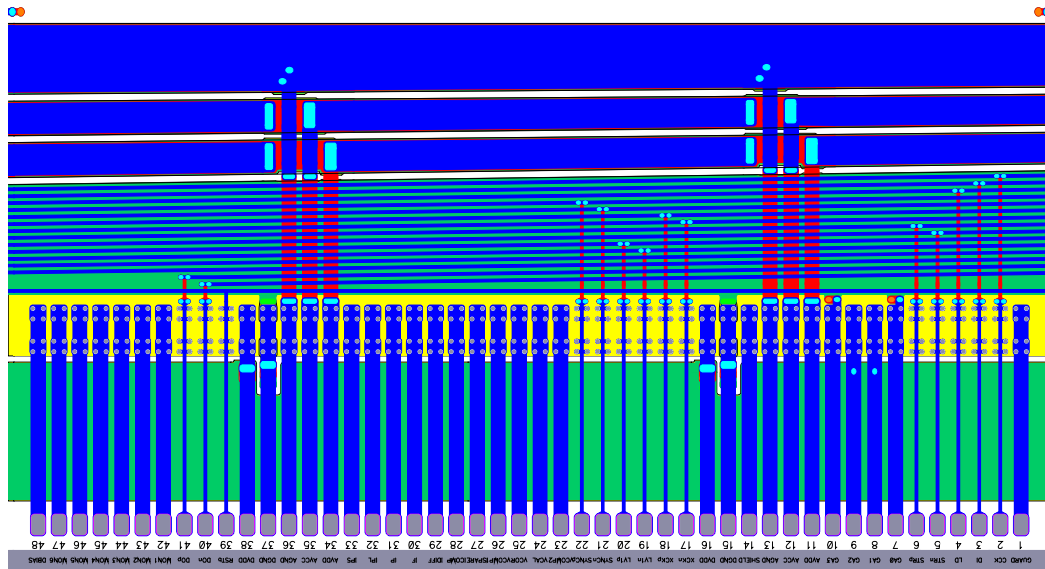


Abbildung 9.14: Ausbeute-optimierter Entwurf im Bereich eines Auslesechips.

Im Bereich der Balkone wurde ebenso verfahren. Tatsächlich zeigt Abbildung 9.8(b) auf Seite 76 diesen geänderten Entwurf der Versorgungsschienen für den Bereich des MCC.

Insgesamt konnte so die kritische Fläche von 700 mm^2 auf etwa 13 mm^2 verringert werden. Da die kritische Fläche exponentiell in die Fehlerrate eingeht, ist diese Strategie die erfolgversprechendste (s. Anhang A). Ganz vermeiden läßt sich die kritische Fläche nicht, da Querverbindungen im Bereich der Signalleitungen gezogen werden müssen.

9.5.3 3. finden und reparieren

Abbildung 9.15 zeigt den geänderten Entwurf des dem MCC abgewandten Endes des Moduls. Hier wurde nicht nur die Konfiguration der Versorgungsschienen geändert, sondern auch eine zusätzliche Struktur auf der Mittelachse des Moduls eingefügt. Diese Struktur erlaubt den Test der Versorgungsschienen auf Kurzschluß nach jedem Metalllagen-Schritt mit einer Nadelkarte. Dadurch können Störungen erkannt und die letzte Metalllage gegebenenfalls neu prozessiert werden.

Da auch in dieser Struktur nur gleiche Potentiale übereinanderliegen, werden durch die Kratzer, die die Nadelkarte hinterläßt, keine Störungen verursacht.

9.5.4 Erweiterung des Begriffs „kritische Fläche“

Die oben eingeführte *kritische Fläche* ist also um einen Beitrag der Metallflächen zu erweitern, die durch zwei Dielektrikumlagen voneinander getrennt sind. Dies ist insbesondere im Bereich der Mikrostreifenleitungen prinzipbedingt der Fall.

Verunreinigungen in diesem Bereich sind besonders kritisch, da sie erst gefunden werden können, wenn die untere der beiden Dielektrikumlagen bereits ausgehärtet wurde. Wie Abbildung 4.10 auf Seite 31 andeutet, ist eine Reparatur solcher Lagen nur schwer möglich.

9.6 Weitere Prozeßdurchläufe

Nach erfolgreicher Reparatur einer der Modulbauteile des ersten Prozeßdurchlaufes folgten drei weitere Produktionen (zur Reparatur s. Kap. 12.1). Diese wurden alle mit dem Ausbeute-optimierten Maskensatz durchgeführt. Eine Übersicht über die gesamten Ergebnisse gibt Tabelle A.2 auf Seite 110. Bei diesen ergaben sich drei Probleme:

Bei einem Durchlauf wurde durch den Defekt eines Temperaturreglers das in Abbildung 4.11 gezeigte Temperaturprofil nicht eingehalten. Durch die zu hohen Temperaturen kam es zu Ablösungserscheinungen der Mehrlagenaufbauten.

Ein weiterer Durchlauf wurde mit Sensorwafern prozessiert, die wegen Qualitätsmängeln aussortierten worden waren. Insbesondere Verursachte die zu starke Krümmung dieser Substrate Probleme.

Bei einem Durchlauf traten Benetzungsprobleme des Substrates durch das CYCLOTENE auf. Diese wurden durch eine geänderte Passivierung der Sensoren verursacht. Die Folge waren Verbindungen der ersten Metalllage

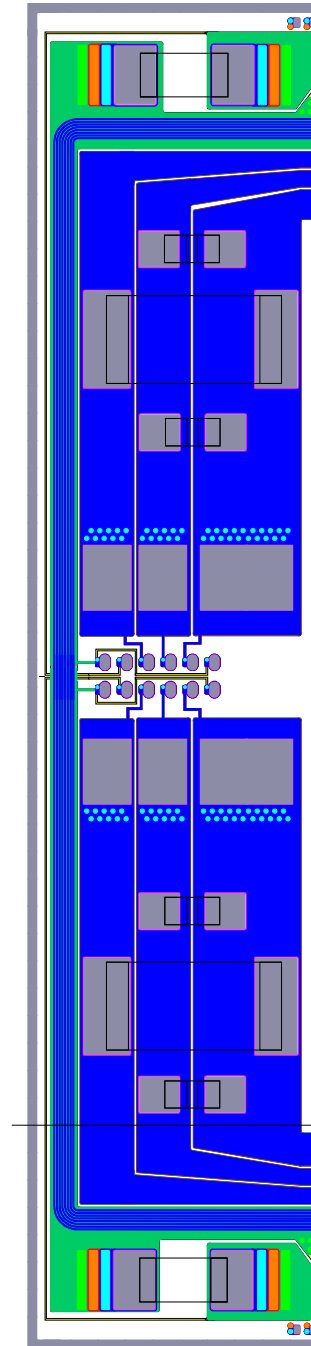


Abbildung 9.15: Geänderter Entwurf des kleinen Balkons. In der Bildmitte ist die Kontaktstruktur für den Kurzschlußtest zu erkennen.

zum Sensor, die mittels der Nadelkartenmessung zwar gefunden, aber nicht behoben werden konnten.

Abgesehen von mechanischen Zerstörungen lassen sich alle anderen aufgetretenen Probleme auf Verunreinigungen der Wafer zurückführen. Z.Zt. werden am IZM detaillierte Studien zur Bestimmung der Defektflächendichte und ihrer Ursachen betrieben. Erste Resultate lassen die Verwendung eines Hochdruck-Maskenreinigers zur Vorbehandlung der Sensorwafer sinnvoll erscheinen.

Kapitel 10

Auswirkung des MCM-D-Prozesses auf den Sensor

Der wesentliche Unterschied des hier vorgestellten Modulkonzeptes zu anderen Anwendungen ist die Verwendung eines aktiven Substrates in Form der großflächigen, segmentierten Diodenstruktur des Pixelsensors. Entscheidend für die Realisierbarkeit ist somit der Einfluß des Dünnschichtprozesses auf den Sensor.

Von sämtlichen Einzelchip- und Modulsensoren wurde vor und nach dem Dünnschichtprozeß die Strom-Spannungs-Charakteristik aufgenommen¹⁾, soweit die Strukturen auch mit den Isolationsschichten noch zugänglich waren. Um die Rückseitenisolation des Moduls möglichst geschlossen zu halten, wurde sie im Bereich der Einzelchipsensoren, die dem Modul nur als inaktiver Träger dienen, nicht wieder geöffnet. Diese konnten daher nach dem Dünnschichtprozeß nicht mehr vermessen werden. Das Prinzip dieser Messung ist in Abbildung 10.1 skizziert. Die Sägespuren des Sensors

bestehen aus zwei Aluminiumlinien, die mit einer darunter liegenden p^+ -Implantierung kontaktiert sind. Über diese offen liegenden Aluminiumlinien läßt sich somit ein ohmscher Kontakt zum Wafervolumen außerhalb der eigentlichen Sensoren herstellen. Legt man nun zwischen diesen Sägespuren und der Sensorrückseite eine Spannung an, so läßt sich die Strom-Spannungs-Charakteristik des Sensors aufnehmen. Lediglich der Einfluß der in Durchgangsrichtung betriebenen Diodenstruktur außerhalb des Sensors wird hierbei vernachlässigt. Die Messung kann so mit beiden Kontakten auf der p -Seite des Sensors erfolgen.

Insgesamt wurden 45 Einzelchip- und 10 Modulsensoren vor und nach der Prozessierung des kompletten Dünnschichtaufbaus vermessen. Bei diesen 55 Sensoren handelt es sich um Exemplare mit einem Bias-Grid. Nur bei diesen ist die Messung aussagekräftig (s. Kap. 5.1). Im Rahmen des Meßfehlers wurde bei insgesamt drei Strukturen eine Änderung

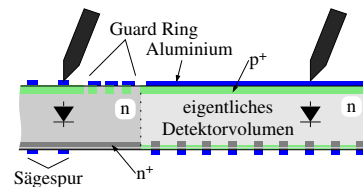


Abbildung 10.1: Illustration der I-V-Messung.

¹⁾ Diese Messungen wurden mit Unterstützung der Universität Dortmund an einem dort für Qualitätskontrollen der ATLAS Pixeldetektor Produktion eingerichteten Meßplatz durchgeführt.

der Strom-Spannungs-Charakteristik beobachtet. Bei zwei Strukturen konnte diese Änderung auf Kratzer auf der p-Seite des Sensors im Bereich des Guard-Rings zurückgeführt werden. Abbildung 10.2 zeigt exemplarisch die Strom-Spannungs-Charakteristik zweier Einzelchipsensoren.

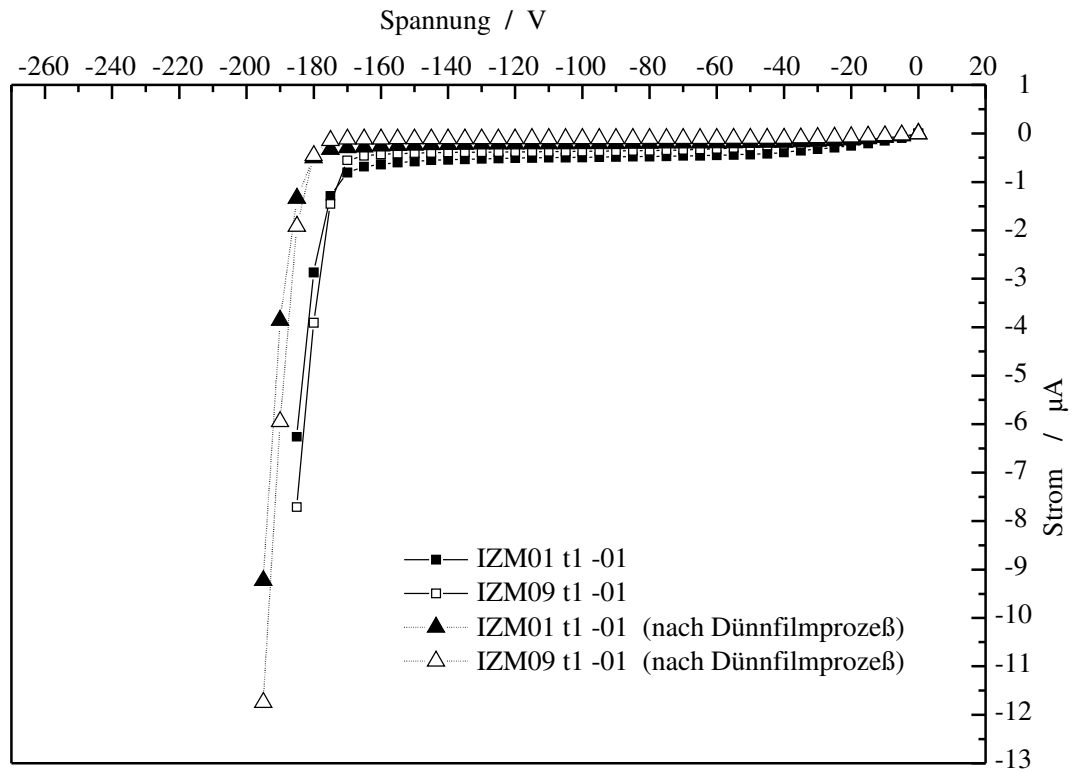


Abbildung 10.2: Diodenkennlinie des Sensors vor und nach Dünnschichtprozessierung

Kapitel 11

Auswirkungen der Feed-Through-Strukturen auf die Ausleseelektronik

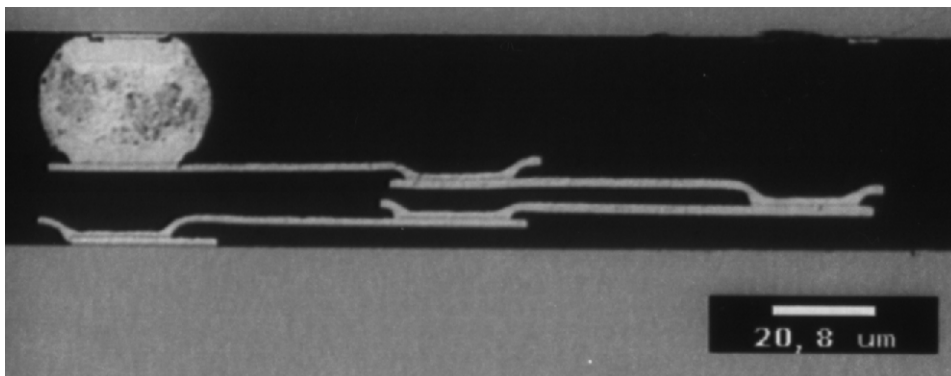


Abbildung 11.1: Querschliff eines Feed-Through.

Die Einzelchip-Hybride bestehen aus einer verkleinerten Sensormatrix und einem Fe-Chip. Diese Sensormatrix stellt alle nötigen Elemente (Pixelzellen, Guard-Ring, evtl. Bias-Grid) für einen einzelnen Auslesechip zur Verfügung. Die 18×164 Sensorzellen sind dabei wie bei einem Randchip des Moduls segmentiert, haben also am „oberen“ Ende der Spalten acht auf dem Sensor zusammengeschlossene Zellen (s. Kap. 5.1.1), und in der letzten Spalte sind die Zellen um $200\text{ }\mu\text{m}$ auf $600\text{ }\mu\text{m}$ verlängert. Die in diesem Kapitel beschriebenen Messungen wurden mit Einzelchip-Hybriden aus dem Frontend Chip B und Frontend Chip C und mit den Sensortypen „St1“ und „St2“ durchgeführt [63, 64]. Beim „St1“ handelt es sich um einen „p-stop“ Entwurf, während der „St2“ eine „p-spray“ Isolation benutzt [40].

Der Aufbau der Dünnschichtlagen geschah, ebenso wie die Montage der Frontend Chips mit Blei/Zinn Bumps am FRAUNHOFER INSTITUT FÜR ZUVERLÄSSIGKEIT UND MIKRO-INTEGRATION, Berlin (IZM). Es wurden dabei sowohl FeB- als auch FeC- Auslesechips verwendet. Die Ansteuerung und Versorgung solcher Einzelchip-Hybride erfolgt über Wire-

Bond-Verbindungen von einer Testplatine direkt auf den Frontend Chip. Die verwendeten Testplatinen sind identisch mit denen für Einzelchip-Hybride ohne Dünnschichten. Die Montage der Hybride auf die Testplatinen wurde vom Physikalischen Institut der Universität Bonn unterstützt.

11.1 Messungen an Einzelchip-Hybriden

Wie in Abbildung 11.2 zu sehen, funktionieren die Frontend Chip mit den zusätzlichen Dünnschichten. Nähere Laboruntersuchungen gehen auf die Verteilung der Schwellen der Diskriminatoren, das diesen Schwellen überlagerte Rauschen und das Übersprechen zwischen den Pixel ein [63,64]. Darüber hinaus wurden Untersuchungen an einem Teststrahl am CERN durchgeführt.

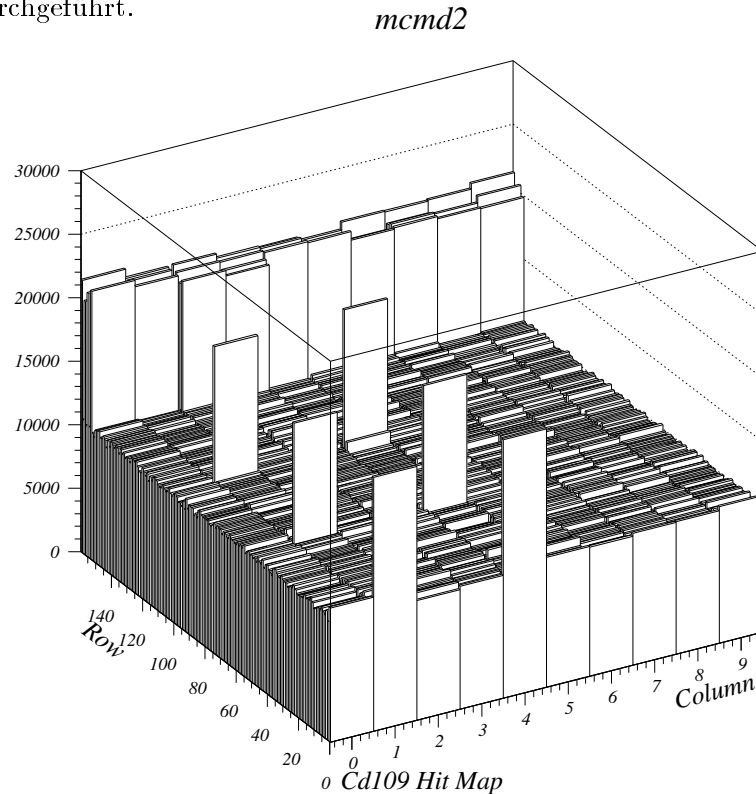


Abbildung 11.2: Aufnahme einer Cd^{109} Quelle mit einem MCM-D Einzelchip-Hybrid.

Die Hauptlinie des Cd^{109} , ein γ Zerfall mit 22 keV, hinterläßt im Detektor eine Ladung von etwa $6000 e^-$.

Deutlich sind die sechs Auslesezellen zu erkennen, die per Entwurf mit zwei Sensorzellen verbunden sind. Sie zeigen die doppelte Anzahl an Treffern, wie auch die auf dem Sensor zusammengelegten Zellen am oberen Ende der Spalten (Kap. 5.1.1).

(Quelle: [64])

11.1.1 Diskriminatorschwellen

Die Schwellen der in jeder Auslesezeile vorhandenen Diskriminatoren lassen sich mit den einkoppelbaren Testsignalen bestimmen (s. Kap. 5.2). Abbildung 11.3 auf der nächsten Seite zeigt die entsprechende Verteilung eines FeC-St1 Hybriden vor und nach Feinjustage der Diskriminatorschwellen. Hier und auch mit den anderen Fe-Sensor-Kombinationen sind keine Änderungen in Bezug auf Messungen ohne Dünnfilmstrukturen zu beobachten. Die Feinjustage der Schwellen ist in der Lage, alle eventuell auftretenden Effekte, wie etwa einen Signalverlust durch die Kapazitäten der Feed-Throughs, auszugleichen.

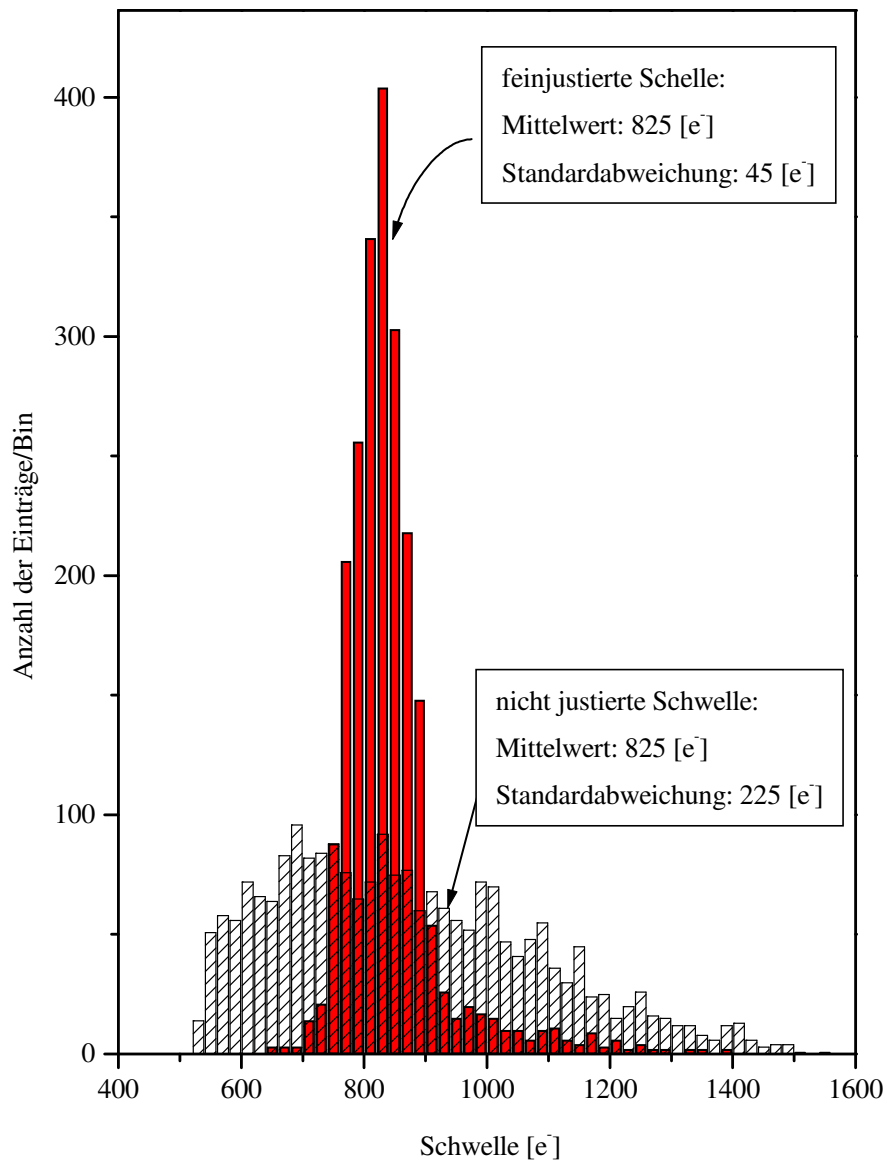


Abbildung 11.3: Schwellenverteilung eines FeC-St1 Hybriden vor und nach Feinjustage der Schwelle. (*Quelle*: [63])

11.1.2 Rauschen

Das Rauschen, welches dem Signal am Eingang des Diskriminators überlagert ist, läßt sich bei der Messung der Schwelle aus der Breite des Durchschaltens des Diskriminators bei kontinuierlicher Erhöhung des Testsignales bestimmen. Es wird als äquivalente Rauschladung (ENC) in Einheiten der Elementarladung angegeben.

Abbildung 11.4 zeigt sie zusammen mit der Schwellenverteilung für einen FeB-St2 Hybriden. Hier sind keine Änderungen zu Hybriden ohne Dünnfilmstrukturen sichtbar.

Abbildung 11.5 zeigt eine Messung der äquivalenten Rauschladung für einen FeC-St1 Hybriden. Die Darstellung in Abbildung 11.5(a) folgt der mäanderförmigen Numerierung des FeC. An den gepunkteten Linien finden sich die auf dem Sensor verbundenen Detektorelemente am oberen Ende der Spalten. Es ist eine leichte Erhöhung des Rauschens für die distanzüberwindenden Feed-Throughs zu beobachten ($\text{KLASSE } \mathbf{R}_{1-3}$), die in etwa auf dem Niveau der verlängerten Pixel liegt ($\text{KLASSE } \mathbf{R}_{1-3}$). Im Mittel liegt das Rauschen hier um 10 % höher als bei den minimalen Feed-Throughs oder Hybriden ohne Dünnfilmstrukturen.

11.1.3 Übersprechen

Die Signalkopplung zwischen benachbarten Pixeln läßt sich bestimmen, indem ein Testsignal nicht auf den ausgelesenen Pixel, sondern auf dessen Nachbarn gegeben wird, der selbst vor der Auslese maskiert ist. Das Übersprechen läßt sich definieren als der Quotient aus der Schwelle T des ausgelesenen Pixels und der Ladung Q_c die in den maskierten Pixel gepulst werden muß, damit der ausgelesene Pixel seine Schwelle erreicht.

Abbildung 11.6 stellt eine solche Messung für einen FeC-St1 Hybriden dar. Hier wurde die Testladung nicht nur in den benachbarten Pixel gepulst, sondern zum ausgelesenen Pixel auch ein oder zwei Zellen übersprungen. Tabelle 11.1 faßt alle an Hybriden mit Dünnfilmstrukturen gemessenen Übersprechwerte zusammen.

Es ist festzustellen, daß die Werte für die Klassen **S** und **SL** nicht von denen dünnfilmfreier Hybride abweichen. Die Klasse **R₂** zeigt etwa die gleiche Kopplung zu ihren Nachbarn wie die verlängerten Pixel (Klasse **L₆₀₀**). Lediglich die Kopplung zum dritten Nachbarn ist nur in der Klasse **R₃** meßbar, wenn sie auch sehr gering ist.

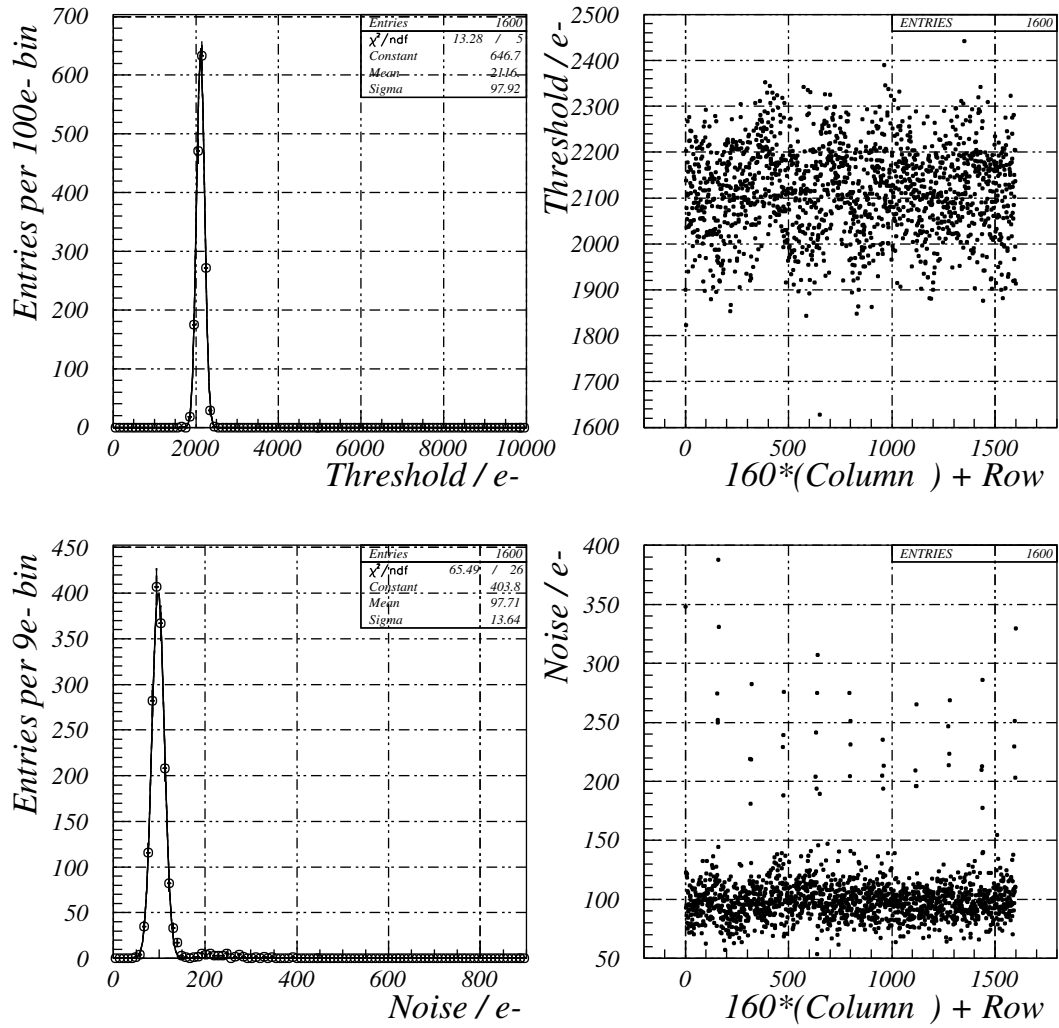


Abbildung 11.4: Messung von Schwelle und äquivalenter Rauschladung eines FeB-St2 Hybriden. Die mittlere Schwelle beträgt nach Feinjustierung 2100 e^- mit einer Streuung von 100 e^- . Die äquivalente Rauschladung beträgt 100 e^- . (Quelle: [64])

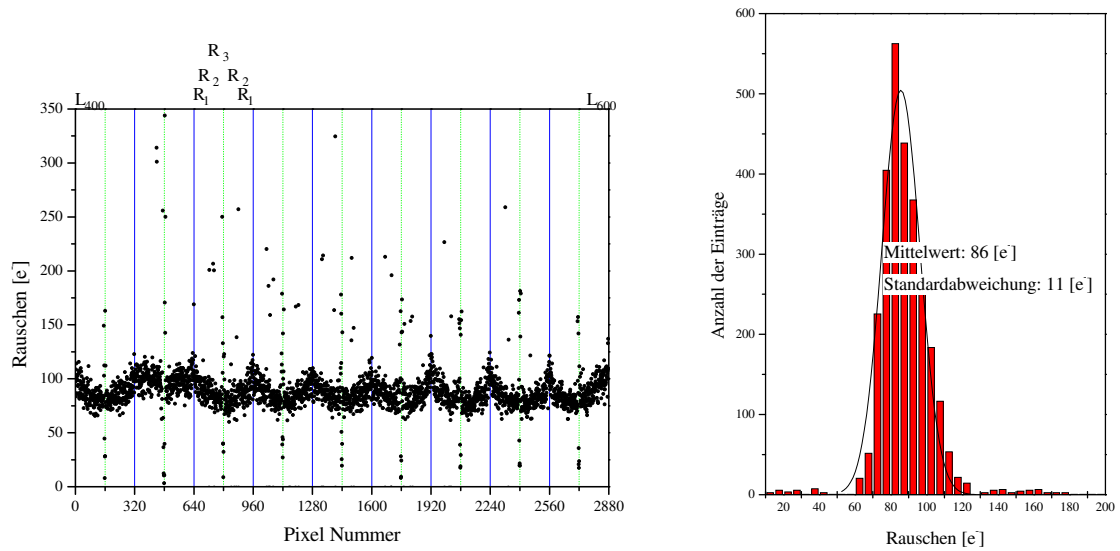


Abbildung 11.5: Messung der äquivalenten Rauschladung eines FeC-St1 Hybriden. (Quelle: [63])

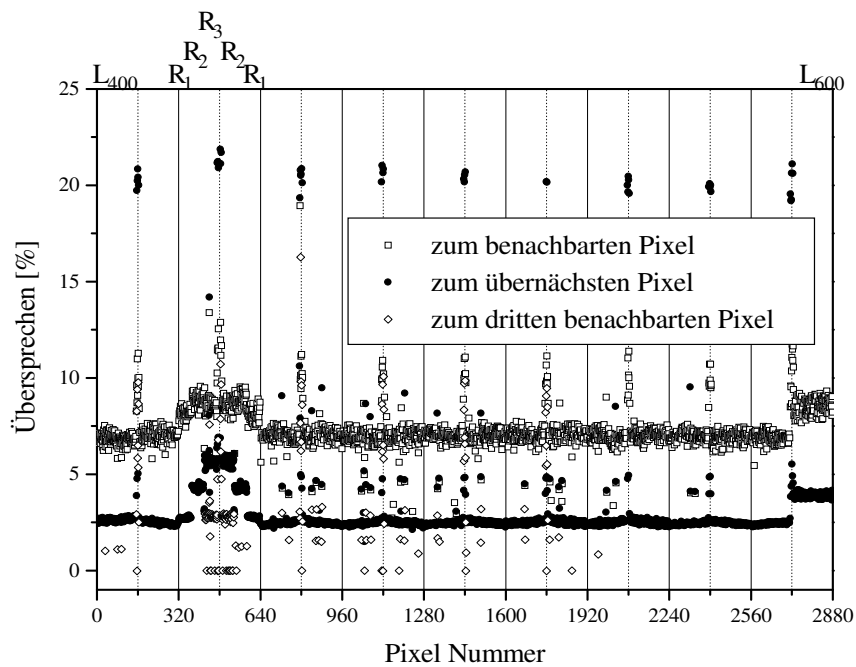


Abbildung 11.6: Übersprechen zwischen den Pixeln eines FeC-St1 Hybriden. (Quelle: [63])

Sensor- Prototyp	Übersprechen vom: in %		KLASSE					
			S & SL	R₁	R₂	R₃	L₄₀₀	L₆₀₀
St1	Nachbarn	FeB	2.5	3	3.4	3.4	2.5	÷
		FeC	7	8.2	8.9	8.6	6.9	8.6
	zweiten	FeB	1.0	1.0	1.4	1.8	1.0	÷
		FeC	2.5	2.7	4.3	5.7	2.6	3.9
	dritten	FeB	<1	<1	<1	1.1	<1	÷
		FeC	<2	<2	<2	2.8	<2	<2
St2	Nachbarn	FeB	1.23	1.6	2.0	2.2	1.25	÷
		FeC	3.0	4.6	5.1	5.0	2.8	÷
	zweiten	FeB	<1	<1	1.0	1.4	1.0	÷
		FeC	<2	<2	2.4	3.7	<2	÷
	dritten	FeB	<1	<1	<1	1.0	1.0	÷
		FeC	<2	<2	<2	2.0	<2	÷

Tabelle 11.1: Übersprechen zwischen Pixeln, aufgeteilt nach Varianten der Feed-Throughs. Zwischen den Klassen **S** und **SL** konnte kein Unterschied festgestellt werden. Ihre Werte liegen auf gleichem Niveau wie Hybride ohne Dünnschichtstrukturen. Die mit „÷“ markierten Werte konnten wegen Hybridisierungsfehlern (FeC) oder Elektronikfehlern (FeB) nicht gemessen werden. Werte kleiner 1% (2%) können mit dem FeB (FeC) nicht gemessen werden.

(Quelle: [63, 64])

11.1.4 Ergebnisse aus Teststrahlungsmessungen

Einzelchip-Hybride mit Dünnschichtstrukturen wurden auch im H8 Teststrahl am CERN betrieben. Hier wird der Hybrid in einem Referenzsystem aus Streifendetektoren betrieben. Er kann so auf seine Fähigkeiten, hochenergetische Teilchen nachzuweisen (meist werden Pionen mit etwa 200 GeV verwendet) hin untersucht werden. Die Analysen hierzu wurden von C. Linder, BERGISCHE UNIVERSITÄT-GESAMTHOCHSCHULE WUPPERTAL durchgeführt. Die wichtigsten Ergebnisse sind in den Abbildungen 11.7 und 11.8 dargestellt.

Wurde die im Teststrahl gewonnene Analoginformation (ToT, s. Kap. 5.2.1) durch Testpulse bei gleichen Randbedingungen (insbesondere gleichen Versorgungsspannungen) im Labor geeicht, so läßt sich die beim Teilchendurchgang freigesetzte Ladungsmenge rekonstruieren. Abbildung 11.7 zeigt eine solche Rekonstruktion für Einzel- und Doppeltreffer in einem Einzelchip-Hybrid mit Dünnschichtstrukturen. Beide stimmen in ihrem häufigsten Wert mit der Erwartung überein (s. Kap.: 2.1). Es kommt also zu keinen Ladungsverlusten durch die Feed-Through-Strukturen.

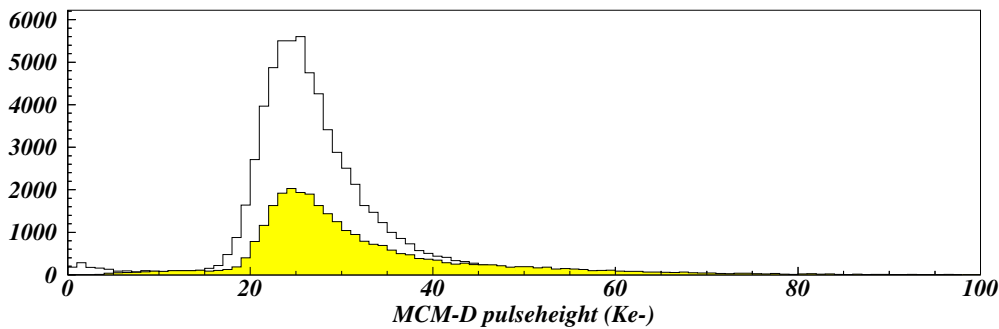
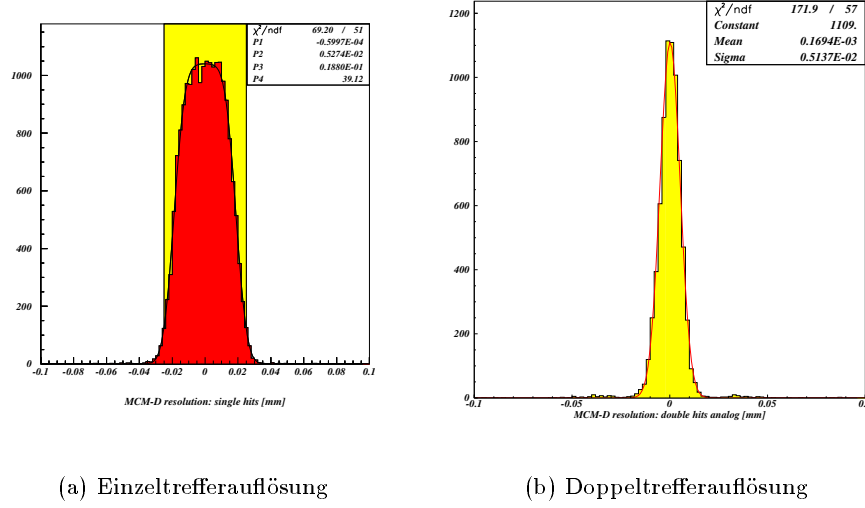


Abbildung 11.7: Pulshöhenverteilung der Teststrahl Daten. (Quelle: [65])

Durch den Betrieb in einem Referenzsystem besserer Ortsauflösung kann die Bestimmung des Teilchendurchgangspunktes durch das Pixelsystem geprüft werden. Abbildung 11.8(a) zeigt die Ortsauflösung eines Pixelsystems mit Dünnschichtschichten für den Fall, das nur eine Pixelzelle einen Treffer gemeldet hat. Sie liegt wie erwartet beim $\sqrt{12}$ -ten Teil der Pixelbreite, der aus dem Übergang der gaußverteilten Ladungswolke in die Kastenfunktion des Treffernachweises herrührt.

Für benachbarte Mehrfachtreffer läßt sich die ToT-Angabe über die von der jeweiligen Sensorzelle gesammelte Ladungsmenge zur Bildung eines Schwerpunktes nutzen, sodaß die Ortsinformation verbessert werden kann [66]. Für Doppeltreffer ist dies in Abbildung 11.8(b) dargestellt.

Insgesamt konnten bei Untersuchungen mittels der im Teststrahl gewonnenen Daten keine durch nicht-distanzüberwindende Feed-Throughs hervorgerufenen Abweichungen beobachtet werden.

Abbildung 11.8: Auflösung aus Teststrahlraten. (*Quelle*: [65])

11.2 Zusammenfassung der Auswirkungen der Feed-Throughs

Die untersuchten Prototypen der ATLAS Auslesechips funktionieren auch mit den Dünnfilmstrukturen zwischen Sensor- und Elektronikzellen (Feed-Throughs).

Es konnten keine Veränderungen der Schwellen der Diskiminatoren beobachtet werden.

Die Veränderung des Rauschverhaltens liegt mit wenigen Prozent im Bereich der Variation des Rauschens innerhalb eines Auslesechips.

Das Übersprechen zwischen den Detektorelementen veränderte sich durch die kleinste implementierte Feed-Through-Form nicht.

Lediglich für die distanzüberwindenden Feed-Throughs konnte eine Steigerung des Übersprechens beobachtet werden. Das Übersprechen bleibt jedoch unter 10 %.

Die Feed-Throughs geben die Freiheit, den Sensor unabhängig von der Position der Bump-Verbindungen zur Ausleseelektronik zu segmentieren. Die Positionen der Kontaktflächen des Sensors müssen dann für den Dünnfilmentwurf optimiert werden, um die beobachtete Steigerung des Übersprechens zu vermeiden.

Kapitel 12

Messungen an MCM-D Modul-Prototypen

12.1 Messungen an einem ersten Modul-Prototypen

Mit dem in Kapitel 9 beschriebenen Maskensatz wurden vier Sensorwafer zusammen mit 6 Kontrollwafern mit Dünnschichten versehen. Als Kontrollwafer dienten 500 µm dicke Wafer ohne Diodenstrukturen. Alle Modulstrukturen der Sensorwafer zeigten nach erfolgreichem Aufbau Kurzschlüsse innerhalb des Versorgungssystems. Das Gleiche war bei der Mehrzahl der Modulstrukturen der Kontrollwafer der Fall. Die Positionen der Kurzschlüsse ließen sich durch Widerstandsmessungen an den Stichleitungen für die Frontend Chips lokalisieren [60]. Bei einem Modul konnte der einzige Kurzschluß im Bereich des MCC-Balkons beseitigt werden. Dies geschah am IZM durch Entfernen des abdeckenden BCB mittels eines Eximer-Lasers und wegätzen des Kupfers in dieser Öffnung.

12.1.1 Montage

Auf dieses nun fehlerfreie Substrat wurden ein *Module Control Chip*, 16 *Frontend Chip B* und die vier Abschlußwiderstände für die LVDS-Busleitungen montiert. Auf die Montage von Entkoppelkondensatoren auf das Modul wurde verzichtet.

In Kapitel 9.2 wurde beschrieben, daß die Kontaktflächen für die Blei/Zinn Bumps eine andere Metallisierung haben als die Flächen für die passiven Bauelemente. Dies erlaubt die Montage der Elektronikchips und der passiven Komponenten in einem Temperaturzyklus. Alle Verbindungen werden nach der Positionierung der Teile bei einer Temperatur von etwa 210 °C in einem Ofen gelötet. Diese Arbeiten wurden vom IZM ausgeführt.

Um das Modul betreiben zu können, wurde es auf eine Trägerplatine geklebt. Diese Trägerplatine führt die Versorgungsspannungen entkoppelt zu und erlaubt den Anschluß einiger Testsignale. So wurde an jeden Frontend Chip das Vcal-Signal geführt und das HitBus-Signal abgegriffen. Das Vcal-Signal dient beim FeB-Auslesechip der Einkopplung analoger Testpulse in auswählbare Pixel. Das HitBus-Signal meldet Treffer unabhängig von

der Ausleselogik des Frontend Chips. Diese Signale wurden über Wire-Bond-Verbindungen an die seitlich herausgeführten Kontaktflächen der Frontend Chips angeschlossen¹⁾.

12.1.2 Signalqualität der Mikrostreifenleitungen

Abbildung 12.1 auf der nächsten Seite zeigt die Signalform der Taktsignale eines solchen Moduls. Der 5 MHz Steuertakt deutliche Beiträge des 40 MHz Auslesetaktes. Das Signal zu Untergrund Verhältnis beträgt -24 dB . Zu beachten ist, dass dies nicht durch das Übersprechen zwischen zwei Signallinien des Dünnfilmaufbaus verursacht wird. Vielmehr schwingt das ganze Modul ständig im Auslesetakts.

In 12.1(b) sind die Signale der beiden Leitungen wiedergegeben, die diesen 40 MHz Takt an die Frontend Chips verteilen. Das gezeigte Signal wurde an Chip Nummer 14 abgegriffen, also etwa 13 cm von der Signalquelle entfernt. Die in Bild 12.1(b) unten dargestellte Differenz der beiden Leitungssignale zeigt die nominelle Amplitude. Die Flankensteilheit ist mit etwa 5 nsec recht niedrig. Sie reicht jedoch zur Ansteuerung der Frontend Chips aus, da diese das Signal noch einmal regenerieren. Die Ursache für die langsame Anstiegszeit des Signals liegt zum Einen an der vollen Belastung des Signals durch alle Auslesechips. Zum Anderen ist die Kopplung der Mikrostreifenleitungen untereinander größer als bei den in Kapitel 8.1.3 angeführten Untersuchungen, da die Kupferschichtdicke auf $3.5\text{ }\mu\text{m}$ erhöht wurde.

12.2 Inbetriebnahme des ersten Modul-Prototypen

In Kapitel 12.1.1 wurde die Montage des ersten Modul-Prototypen in MCM-D-Technologie beschrieben. Dieses Modul konnte erfolgreich in Betrieb genommen werden.

12.2.1 Leistungsverbrauch

In Tabelle 12.1 ist der Leistungsverbrauch des Moduls wiedergegeben. Er liegt mit 3.2 W im erwarteten Bereich für ein so bestücktes Modul.

Potential	Spannung V	Strom mA	Leistung mW
DVdd	3.3	200	660
AVdd	3.4	620	2170
AVcc	1.75	240	420
V_{Detektor}	150	0.030	4.5

Tabelle 12.1: Leistungsverbrauch eines mit FeB bestückten MCM-D Moduls. [60]

¹⁾ Die Montage des Moduls wurde, wie auch die hier aufgeführten ersten Tests, mit Unterstützung des Physikalischen Instituts der Universität Bonn ausgeführt.

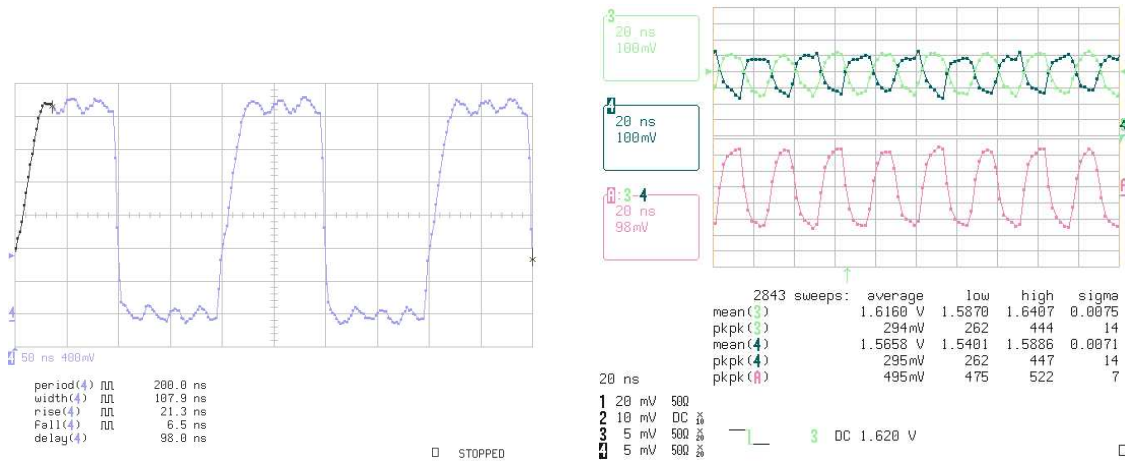


Abbildung 12.1: Taktsignale auf den Signalleitungen eines Dünnfilm-Moduls, aufgenommen mit aktiven Meßspitzen.
In 12.1(b) ist unten die Differenz der oben abgebildeten LVDS-Signale wiedergegeben.

12.2.2 Digitale Tests

Die Ansteuerung der Register des MCC funktionierte fehlerfrei. Ebenso ließen sich in allen 16 Auslesechips die globalen Register und die Schieberegister zur Pixelselektion und zur Schwellenfeinjustage korrekt zurücklesen. Die Steuerung des Moduls ist also fehlerfrei möglich.

12.2.3 Messung der Schwellenverteilung und der äquivalenten Rauschladung

Durch den Anschluß des Vcal-Signales an jeden Frontend Chip ist die Injektion von analogen Testpulsen in jeden Pixel möglich. So kann sukzessive für jeden Pixel die Schwelle und das Rauschen bestimmt werden (s. Kap. 5.2). Nach der Verbindung von digitalem und analogem Massepotential auf der Platine zeigte eine Messung über das gesamte Modul das in Abbildung 12.2 wiedergegebene Ergebnis. Diese Messung wurde bei Standardwerten der SteuerDACs, ohne Feinjustage der Schwelle durchgeführt. Dadurch liegt die mittlere Schwelle bei $5000 e^-$. Die Standardabweichung der Schwellenverteilung beträgt dabei $500 e^-$. Für 1 % der Pixel konnte die automatische Auswertung des Testsystems keinen Schwellenwert ermitteln.

Auch das Rauschen von $294 \pm 97 e^-$ zeigt den erwarteten Wert.

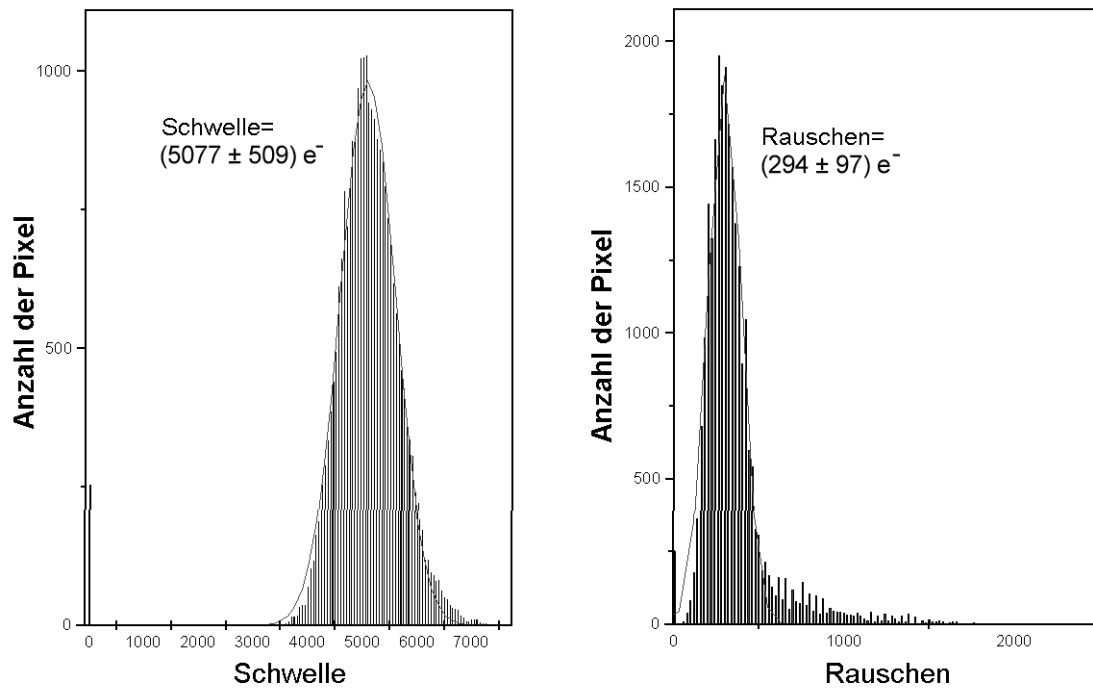


Abbildung 12.2: Verteilung der Schwelle und des Rauschens eines ganzen Moduls. [60]

12.2.4 Genauere Betrachtung der Schwellenverteilung

Diese Werte für die Schwellen- und Rauschverteilung entsprechen den Erwartungen für den Betrieb des Frontend Chip B bei Standardwerten der SteuerDACs. Insbesondere ist zu bemerken, dass die Verteilung der Schwelle keine Struktur aufweist, die auf eine unterschiedliche Versorgung des Frontend Chips hindeutet.

Dies bestätigt auch Abbildung 12.3 auf der nächsten Seite, die die mittlere Schwelle und deren Streuung für die einzelnen Frontend Chips wiedergibt. Auch hier sind weder Ausreißer noch eine Tendenz zu erkennen. Die Schwellenverteilung eines einzelnen Frontend Chips zeigt Abbildung 12.4 auf der nächsten Seite. Hier ist die für den Frontend Chip B typische Schwellenzunahme entlang den Spalten zu erkennen.

12.2.5 Aufnahme eines Am^{241} Präparates

Als letzten Test, der vor einem Transportschaden mit diesem ersten MCM-D Modul gemacht werden konnte, zeigt Abbildung 12.5 auf Seite 103 die Aufnahme eines Am^{241} Präparates mit dem Auslesechip 7. Die 59.5 keV γ -Linie dieses Präparates erzeugt eine Ladung von 16400 e^- im Detektor.

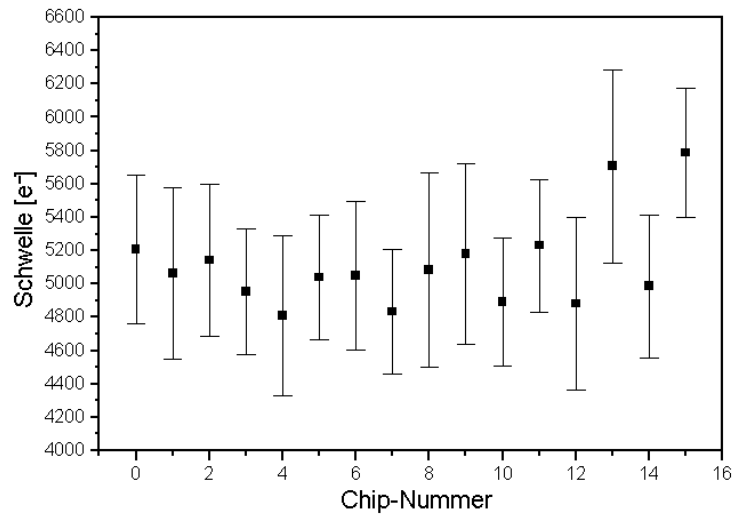


Abbildung 12.3: Mittlere Schwelle der Frontend Chips.

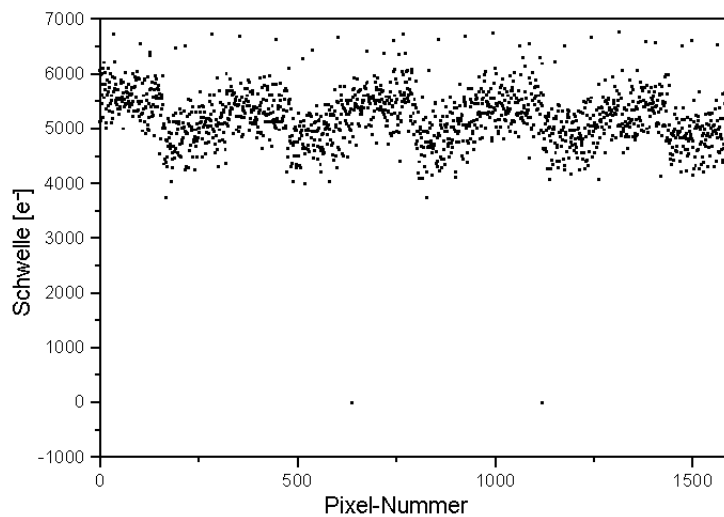
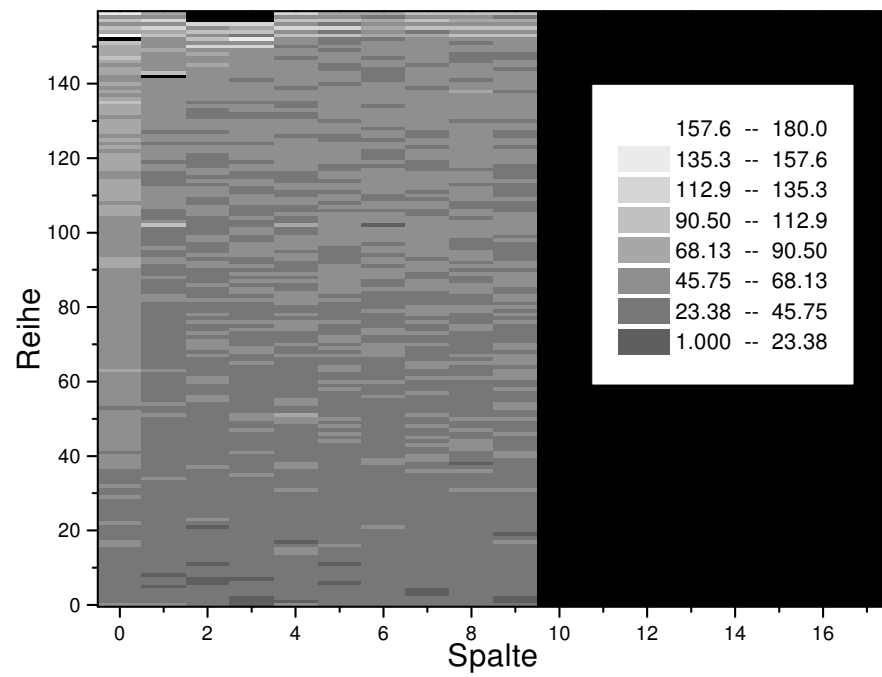


Abbildung 12.4: Die Schwellenverteilung von Chip1

Abbildung 12.5: Quellenaufnahme eines Am^{241} -Präparates mit Chip 7.

12.2.6 Teststrahlergebnisse eines Moduls

Die Produktion weiterer Module ist in Kapitel 9.6 beschrieben. Ein MCM-DModul, bei dem einige Frontend Chips defekt waren, konnte am H8 Teststrahl am CERN untersucht werden. Hierzu wurde das Modul in einem Referenzsystem aus Streifendetektoren und Szintillatoren einem Strahl aus Pionen mit 180 GeV ausgesetzt. Die von diesem Strahl beleuchtete Fläche beträgt dabei etwa 4 cm^2 . Abbildung 12.6 zeigt das mit dem MCM-D-Modul aufgenommene Strahlprofil. Da es sich um ein mit FeB bestücktes Modul handelt, ist auch in den Bereichen der funktionierenden Chips die Abdeckung nicht vollständig (siehe auch Kapitel 5.2.5).

Die von den Streifendetektoren gemeldeten Treffer lassen eine Rekonstruktion der Teilchenspuren zu. Hieraus läßt sich die Position interpolieren, an der das Teilchen das Modul durchdrungen hat. Abbildung 12.7 zeigt die Korrelation der vom Modul gemeldeten Treffer mit den Streifendetektorinformationen in Längs- und Querrichtung der Pixel. Sieht man von dem Rauschsignal ab, welches den senkrechten Eintrag in der Querrichtungskorrelation verursacht, entsprechen beide Diagramme den Erwartungen. Zu weiteren Auswertungen von Teststrahl Daten siehe auch [66–68]

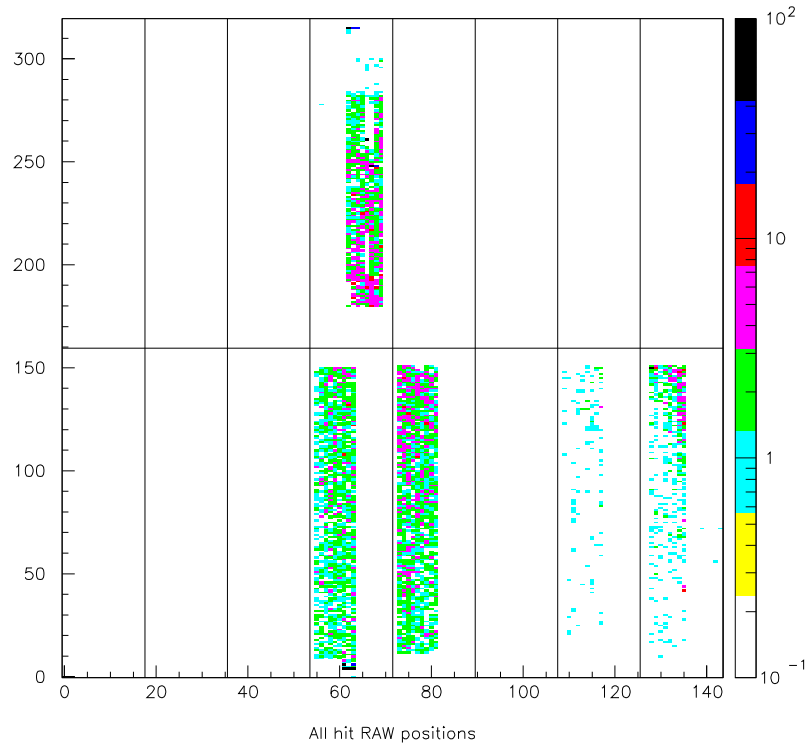


Abbildung 12.6: Teststrahlprofil, aufgenommen mit einem MCM-D-Modul.

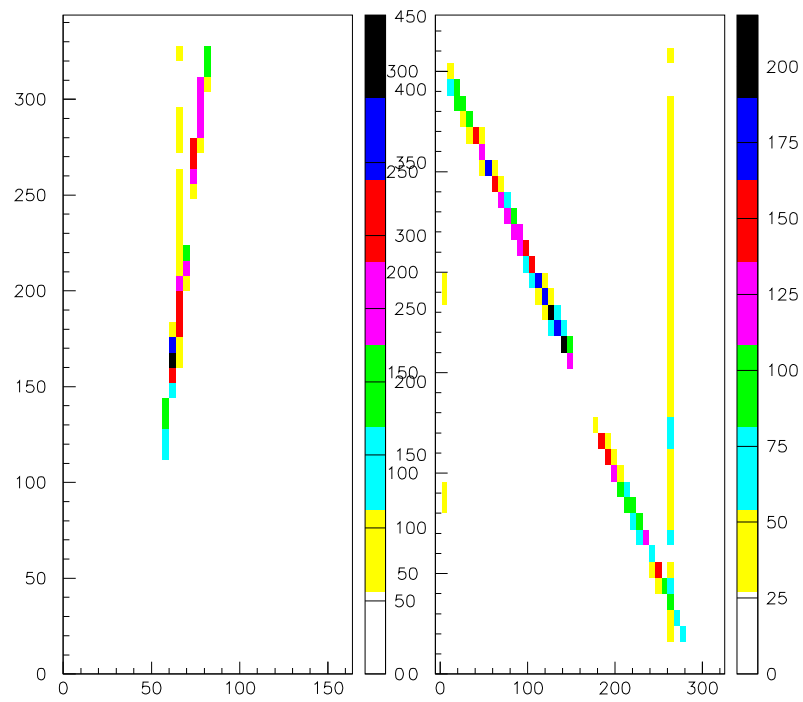


Abbildung 12.7: Korrelation zwischen den Trefferdaten des Moduls und des Referenzsystems. Links in Längsrichtung, rechts in Querrichtung der Pixel.

Anhang A

Betrachtungen zur Ausbeute

Da für den Aufbau der MCM-D-Strukturen der Sensor als Substrat verwendet wird, muß ein besonderes Augenmerk auf die Ausbeute des MCM-D Prozesses gelegt werden. Aber auch der Aufbau der Module wird in einer Produktion nicht verlustfrei ablaufen.

A.1 Prozeßausbeute

Bei der Prozeßausbeute muß zwischen globalen und lokalen Fehlern unterschieden werden [69].

Globale Fehler betreffen ganze Wafer, meist sogar ganze Chargen. Um eine nötige Maschinenauslastung zu gewährleisten, werden die Wafer in Chargen von 10 bis 20 Wafern prozessiert. Dies hat bei einem Fehler in einer der Maschinen (Ofentemperaturregler defekt, Galvanikbad verunreinigt...) entsprechende Folgen für alle Wafer einer Charge. Eine geeignete Gegenmaßnahme ist die Prozessierung und gründliche Inspektion von Begleitwafern, so daß die eigentlich zu prozessierenden Sensor-Wafer erst bei überprüfter Funktionstüchtigkeit der Maschinen ausgeführt wird.

Werden k verschiedene Prozeßschritte jeweils $n(k)$ mal wiederholt, so ergibt sich bei einer Ausbeute der einzelnen Schritte von Y_k zu

$$Y_{\text{Prozeß}} = \prod_{k=1}^N [Y_k]^{n(k)}$$

Lokale Fehler treten hauptsächlich durch Verunreinigungen der Substrate vor oder während des Prozesses auf. Hieraus ergibt sich eine Defektflächendichte, die die Belegung der Wafer mit Verunreinigungen wiedergibt. Ob aus einer Verunreinigung ein Defekt entsteht, wird aber auch von der Größe der „kritischen“ Fläche bestimmt, also der Fläche, in der Verunreinigungen Defekte hervorrufen.

Die auf Grund von Verunreinigungen geschmälerete Ausbeute ergibt sich mit einer Flächendichte der Verunreinigungen σ_v und einer kritische Fläche A_c zu

$$Y_{\text{Defekt}} = \exp(-\sigma_v \times A_c).$$

Die Gesamtausbeute ergibt sich aus dem Produkt der beiden Faktoren:

$$Y_{\text{total}} = Y_{\text{Prozeß}} \times Y_{\text{Defekt}}$$

In Tabelle A.1 auf der nächsten Seite sind die Auswirkung der globalen und lokalen Prozeßfehler auf Strukturen, wie sie im ATLAS Pixelmodul vorkommen, dargestellt.

A.2 Fehlerquellen bei der Modul-Montage

Bei der Montage der Komponenten auf die fertigen Dünnfilmstrukturen müssen drei Fehlerquellen berücksichtigt werden:

- Montage fehlerhafter Bauteile,
- Plazierungsfehler und
- Lötfehler.

Letztere sind bei entsprechender Kontrolle des Lötovens, in dem die passiven SMD¹⁾-Komponenten und die Flip-Chip montierten integrierten Schaltkreise in einem Arbeitsgang verlötet werden, leicht auszuschließen.

Plazierungsfehler sind durch die gemischte Bestückung (SMD und Flip-Chip) möglich. So müssen erst die passiven Komponenten in Lotpaste fixiert werden, um das Hantieren mit den positionierten integrierten Schaltkreisen möglichst zu vermeiden.

A.2.1 known good Die

Das Problem der Montage fehlerhafter Bauelemente ist für die passiven Komponenten durch deren hochqualitative, industrielle Fertigung sehr gering. Die Montage von 17 komplexen integrierten Schaltkreisen (ein MCC und 16 Fe-Chips) jedoch stellt hohe Anforderungen an die Selektion defektfreier Bauteile. Wie in Abbildung A.1 auf Seite 109 illustriert, muß für eine Modulausbeute von 80% ein Anteil fehlerfreier Fe-Chips von 98,6% erreicht werden. Dies ist nur durch ausführliche Tests der Fe-Chips erreichbar.

A.2.2 Reparierbarkeit nach Montage der Komponenten

Ein im MCM-D Ansatz realisiertes Modul benutzt nur Lötungen für die intramodularen Verbindungen. Es läßt sich daher nach diesem Montageschritt vollständig testen. Hierfür ist lediglich eine temporäre Verbindung der Versorgungs- und Signalleitungen nötig, z.B. durch eine Nadelkarte. Diese ersetzt dann das übergeordnete System.

Montierte Fe-Chips zu ersetzen wurde für Hybride ohne Dünnfilmaufbau bereits erfolgreich gezeigt (siehe zu diesem Thema auch [70]). Entsprechende Untersuchungen an Hybriden mit Dünnfilmaufbau werden zur Zeit betrieben.

¹⁾ Surface Mounted Device

Fehler		Auswirkung für			Reparaturmöglichkeiten
	Signal- leitungen	Versorgungsflächen	Vias/ Feed-Throughs		
globale Fehler	Prozeßfehler:				
	Aushärtetemp.				
	zu niedrig	○ / ● _⊥ / ● ₌	○ / ● _⊥ / ● ₌	○ / ● _⊥ / ● ₌	–
	zu hoch	○ / ● _⊥ / ● ₌	○ / ● _⊥ / ● ₌	○ / ● _⊥ / ● ₌	–
	Benetzung	● _⊥	● _⊥	–	–
	Unterätzen	● ₌	–	○	Nachätzen
	Überätzen	○	–	–	Wiederholung Metall-Lage
lokale Fehler	Beschädigungen:				
	Kratzer	● _⊥	● _⊥	–	–
	BCB-Maske	● _⊥	● ₌	○	Maske neu erstellen
	Lackmaske	● ₌	● ₌	○	Maske neu erstellen
	Verunreinigungen von:				
	Substrat	○ / ● _⊥ / ● ₌	● _⊥	● ₌	–
	Lackmaske	○ / ● _⊥ / ● ₌	● ₌	○	–
	BCB-Maske	○ / ● _⊥ / ● ₌	● _⊥	○	–
Saat-Lage	○ / ● _⊥ / ● ₌	● _⊥	–	–	
BCB-Lage	● _⊥	● _⊥	○	–	

Tabelle A.1: Fehlerquellen und ihre Auswirkungen auf verschiedene Strukturen des ATLAS Pixeldetektor Moduls beim additiven Verfahren (Kap. 4.6.2) der Kupferlagenerstellung.
 (○ := nicht realisierte Verbindung; ●_⊥ := Kurzschluß vertikal; ●₌ := Kurzschluß horizontal;)

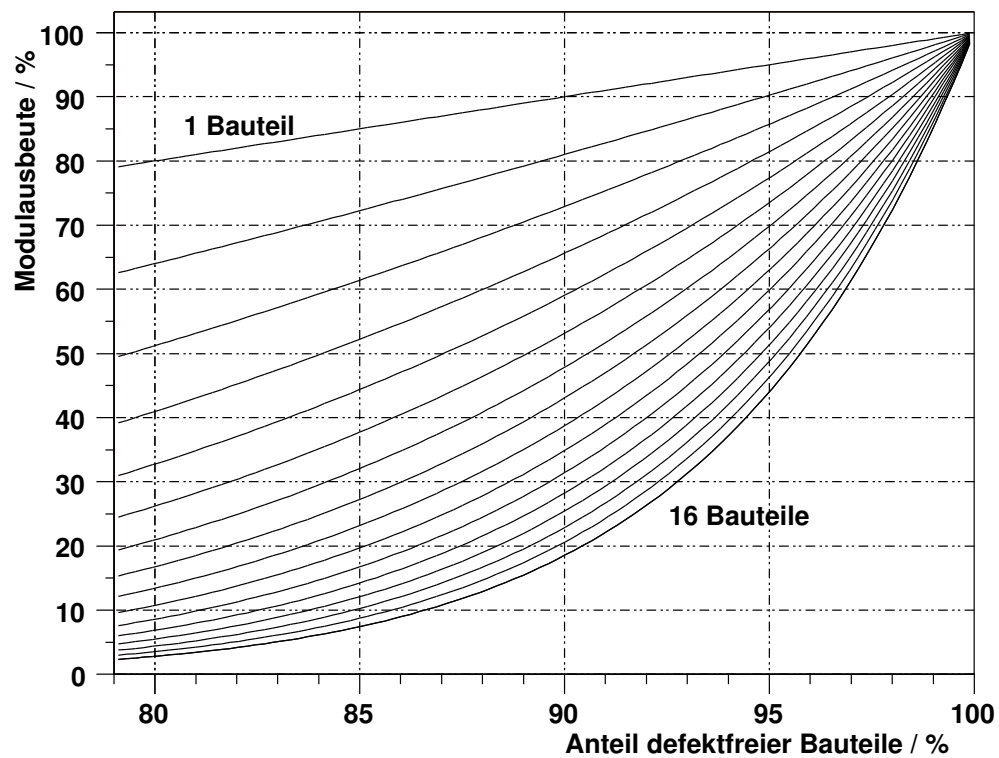


Abbildung A.1: Illustration des „known good Die“-Problems: Gezeigt ist die Abhängigkeit der Ausbeute der Module vom Anteil defektfreier Bauteile (Abszisse) und der Anzahl der Bauteile pro Modul (Scharparameter, variiert von 1 bis 16).

Tabellarische Aufstellung der Dünnschicht Produktionen

MCM-D -Run	Hersteller	Hersteller- Markierung	ATLAS Wafer-ID	Dicke	Status
MCM-D -1 fertig: Feb. 99	CiS	25 72 04	C1-03S	280	zerbrochen(dicing)(?)
	CiS	25 72 05	C1-04S	280	Kurzschluss
	Seiko	wafer n.1	S1-01S	300	Kurzschluss
	Seiko	wafer n.9	S1-09S	300	Modul-1
MCM-D -2 fertig: Jul. 99	Seiko	wafer n.6	S1-06S	300	zerbrochen
	Seiko	wafer n.8	S1-08D	300	Kurzschluss(Kratzer)
	Seiko	wafer n.13	S1-13D	300	Modul-2
	Seiko	wafer n.20	S1-20S	300	massive Ablösungen
	Seiko	wafer n.22	S1-22D	300	Kurzschluss
	Seiko	wafer n.23	S1-23D	300	Kurzschluss
	Tesla	ATL-6N	(Prag)	?	massive Ablösungen
MCM-D -3 fertig: Sep. 99	CiS	26 03 11	C1-16D	300	zerbrochen(Transport)
	CiS	3135-02	C1b-05S	280	Modul-3A
	CiS	3134-08	C1b-03T	200	hochohm. Kont.(Metal-3)
	CiS	3287-01	C1c-01T	200	hochohm. Kont.(Metal-1)
	CiS	3287-07	C1c-07T	200	hochohm. Kont.(Metal-1)
	CiS	3287-10	C1c-10T	200	Dioden-Kontakt(Metal-1)
	CiS	3287-11	C1c-11T	200	Dioden-Kontakt(Metal-1)
	CiS	3287-13	C1c-13T	200	hochohm. Kont.(Metal-1)
	CiS	3289-08	C1c-08S	280	zerbrochen
	CiS	3289-10	C1c-10S	280	Modul-3B
MCM-D -4 fertig: Dez. 00	CiS	3289-15s	C1c-15S	280	Modul-4, in Untersuchung
	CiS	3289-17s	C1c-17S	280	Kurzschluss (Metal-1)

Tabelle A.2: Liste der für die MCM-D-Prozessierung eingesetzten Wafer
(vgl. [71])

Erläuterung der Bezeichnungen:

C/S steht für den Hersteller (CiS/Seiko)
 1/1b/1c bezeichnet die Prototyp-Generation
 (leichte Veränderungen im Prototyp-1-Entwurf)
 01-23 gibt die laufende Nummer des Wafers in dem Batch an
 S/D/T Single-Metal, Double-Metal, Thin-Wafer

Abbildungsverzeichnis

1.1	Top-Quark Zerfall.	7
1.2	Schematische Darstellung des ATLAS-Experimentes	8
1.3	Impaktparamterauflösung des Pixeldetektors	11
3.1	Streifenleitung	14
3.2	Mikrostreifenleitung	14
3.3	abgedeckte Mikrostreifenleitung	15
3.4	Illustration der Definition von S-Parametern.	17
4.1	Ansicht einer Wire-Bond-Verbindung	20
4.2	Wirkungsweise anisotroper Kleber	21
4.3	Verpreßte Indium Bumps zwischen zwei Glasscheiben.	23
4.4	Blei-Zinn Bumps vor und nach Reflow	24
4.5	galvanischer „bumping“-Prozeß	24
4.6	Illustration des „Stud-Bumpings“.	25
4.7	Schematischer Querschnitt durch einen laminierten Mehrlagenaufbau	27
4.8	Half-Plane des Omega Pixeldetektors.	28
4.9	Polymerisation von Benzocyclobuten.	30
4.10	BCB-Depositionsprozeß.	31
4.11	Temperaturprofile zur Polymerisation von BCB.	32
4.12	Verfahren zur Realisation von Kupferlagen.	34
5.1	Anordnung der Module im ATLAS Pixeldetektor.	35
5.2	Verarmung eines „n ⁺ auf n“ Detektors.	37
5.3	Typinversion eines schwach n-dotierten Materials unter Bestrahlung.	38
5.4	Isolationstechniken eines „n ⁺ auf n“ Sensors.	38
5.5	Verbindungsschema auf dem Sensor zur Abdeckung der Chiplücken.	39
5.6	Blockschaltbild des MCC.	43
5.7	Verbindungen des ATLAS Pixeldetektor-Moduls nach außen.	44

5.8	Blockschaltbild eines ATLAS Pixeldetektor-Moduls.	46
5.9	Kontrollsequenz für einen Fe-Chip.	47
5.10	Illustration der verschiedenen intramodularen Verbindungen	48
6.1	Aufbau des ATLAS Flex-Moduls.	51
7.1	Schematischer Querschnitt durch ein MCM-D-Modul.	53
7.2	Photo eines MCM-D Moduls.	53
7.3	Schematischer Querschnitt durch ein Feed-Through.	54
8.1	Feed-Through-Varianten im Evaluationsentwurf.	55
8.2	Illustration der Struktur zur Messung des Feed-Through-Widerstandes. . .	56
8.3	Messung der Feed-Through-Widerstände.	57
8.4	Struktur zur Messung der Kapazität von Feed-Through Strukturen	58
8.5	Kapazität zwischen zwei Feed-Throughs.	59
8.6	Streuparameter eines Signalleitungspaares	60
8.7	Änderung von $\epsilon_{r\text{ eff}}$ durch Bestrahlung und Feuchtigkeitsaufnahme.	62
8.8	Struktur zur Widerstandsmessung an Vias	63
8.9	Widerstand einzelner Vias	64
8.10	Prinzip der Via Testkonfiguration	65
8.11	Ansicht der „Daisy-Chain“ Feed-Through-Strukturen.	65
9.2	Sägegrabenstruktur	67
9.1	Überblick Sensorwafer Prototyp1	68
9.3	Photographie eines mit MCM-D-Schichten versehenen Wafers.	68
9.4	Variationen der Feed-Through-Strukturen.	70
9.5	Layout des MCM-D Moduls	73
9.6	Photographie der Rückführung der XCk-Leitung auf den MCC.	74
9.7	Ausschnitt Maskenentwurf Verbindungssystem	75
9.8	Ausschnitt Maskenentwurf Balkone	76
9.9	Skizze der Versorgungsschienen des MCM-D-Moduls.	77
9.10	Berechnete Spannungsabfälle auf einem MCM-D-Modul.	79
9.11	Mechanische Vermessung der Dicke einer Kupferlage.	80
9.12	Schliffe zur Schichtdickenbestimmung	81
9.13	Schematischer Querschnitt durch die Ausbeute-optimierte Version des Leitungssystems.	82
9.14	Ausbeute-optimierter Entwurf im Bereich eines Auslesechips.	83

9.15	Geänderter Entwurf des kleinen Balkons	84
10.1	Illustration der I-V-Messung.	86
10.2	Diodenkennlinie des Sensors vor und nach Dünnfilmprozessierung	87
11.1	Querschliff eines Feed-Through.	88
11.2	Aufnahme einer Cd^{109} Quelle mit einem MCM-D Einzelchip-Hybrid.	89
11.3	Schwellenverteilung eines FeC-St1 Hybriden	91
11.4	Schwelle und äquivalente Rauschladung eines FeB-St2 Hybriden.	93
11.5	Äquivalente Rauschladung eines FeC-St1 Hybriden	94
11.6	Übersprechen zwischen Pixeln	94
11.7	Pulshöhenverteilung der Teststrahlraten.	96
11.8	Auflösung aus Teststrahlraten.	97
12.1	Aufnahme der Taktsignale	100
12.2	Verteilung der Schwelle und des Rauschens eines ganzen Moduls.	101
12.3	Mittlere Schwelle der Frontend Chips.	102
12.4	Die Schwellenverteilung von Chip1	102
12.5	Quellenaufnahme eines Am^{241} -Präparates mit Chip 7.	103
12.6	Teststrahlprofil, aufgenommen mit einem MCM-D-Modul.	104
12.7	Korrelation der Modultreffer zum Teststrahlreferenzsystem	105
A.1	Illustration des known good Die-Problems.	109

Tabellenverzeichnis

4.1	Eigenschaften der für Aufbau von MCM verwendeten Dielektrika	26
4.2	Physikalische Eigenschaften der Metalle	26
4.3	Eigenschaften des Benzocyclobuten	33
5.1	Maximaler Leistungsverbrauch der ATLAS Ausleseelektronik.	49
8.1	Feed-Through-Varianten im Evaluationsentwurf.	56
9.1	Die zwölf Masken eines Maskensatzes.	69
9.2	Anordnung der Feed-Through Klassen in der Pixelmatrix eines Auslesechips.	72
11.1	Übersprechen zwischen Pixeln	95
12.1	Leistungsverbrauch eines mit FeB bestückten MCM-D Moduls.	99
A.1	Fehlerquellen Dünnschichttechnologie	108
A.2	Liste der für die MCM-D-Prozessierung eingesetzten Wafer	110

Literaturverzeichnis

- [1] JEZABEK und KÜHN. Nucl. Phys., B320, 1989.
- [2] GILMAN, FREDERICK J. und J. S. HAGELIN: *IMPROVED BOUNDS ON SOME WEAK AMPLITUDES FROM THE b LIFETIME*. Phys. Lett., B133:443, 1983.
- [3] FERNANDEZ, E. et al.: *LIFETIME OF PARTICLES CONTAINING b QUARKS*. Phys. Rev. Lett., 51:1022, 1983.
- [4] BORISOV, G. V.: *Lifetime tag of events with B hadrons with the DELPHI detector*. IFVE-94-98; siehe auch [76].
- [5] LHCC: *The ATLAS Technical Proposal for a General Purpose pp Experiment at the Large Hadron Collider at CERN*. Technischer Bericht, CERN, Dezember 1994. CERN/LHCC/94-43.
- [6] THE ATLAS COLLABORATION: *ATLAS Detector and Physics Performance TDR*. Technischer Bericht, CERN, Mai 1999. CERN/LHCC/99-14 (Vol.I) und CERN/LHCC/99-15 (Vol.II).
- [7] THE ATLAS COLLABORATION: *ATLAS Level-1 Trigger-Technical Design Report*. Technischer Bericht, CERN, Juni 1998.
- [8] THE ATLAS COLLABORATION: *ATLAS Pixel Detector Technical Design Report*. Technischer Bericht, CERN, Mai 1998. CERN/LHCC/98-13 ATLAS TDR 11.
- [9] THE ATLAS COLLABORATION: *Muon spectrometer technical design report*. CERN/LHCC/97-22.
- [10] DAVID, M.: *Instrumentation and performance of the first TILECAL*. In: *CARLOR2000*, Oktober 2000.
- [11] MINAENKO, A.: *Testbeam results for the first serial module of the ATLAS hadronic end-cap Calorimeter*. In: *CARLOR2000*, Oktober 2000.
- [12] BAILEY, D.: *Test beam measurements of the response of the ATLAS forward calorimeter*. In: *CARLOR2000*, Oktober 2000.
- [13] THE ATLAS COLLABORATION: *The Inner Detector Design Report*. ATLAS TDR 4, CERN/LHCC/97-16 und CERN/LHCC/97-17, April 1997.

- [14] GREGOR, INGRID-MARIA: *Optical Links for the ATLAS Pixel Detector*. Doktorarbeit, Bergische Universität-Gesamthochschule Wuppertal, 2001. WU DIS 2001-03.
- [15] RAITH, W. (Herausgeber): *Lehrbuch der Experimentalphysik/ Bergmann · Schaefer.*, Band Band 4: Teilchen. Walter de Gruyter & Co., Berlin · New York, 1992.
- [16] DENLINGER, E. J.: *A Frequency Dependent Solution for Microstrip Transmission Lines*. IEEE Trans., MTT(19):30–39, 1971.
- [17] ITOH, T. und R. MITTRA: *Spectral-Domain Approach for Calculating Dispersion Characteristics of Microstrip Lines*. IEEE Trans., MTT(21):469–498, 1971.
- [18] KNORR, J. B. und A. TUFEKCIOGLU: *Spectral-Domain Calculation of Microstrip Characteristics Impedance*. IEE Trans., MTT(23):725–728, 1975.
- [19] GUPTA, KULDIP C., RAMESH GARG, INDER BAHL und PRAKASH BHARTIA: *Microstrip Lines and Slotlines*. Artech House, Inc., 2 Auflage, 1996.
- [20] ITOH, T. (Herausgeber): *Numerical Techniques for Microwave and Millimeter-Wave Passive Structures*. John Wiley & Sons, New York, 1989.
- [21] RINGOOT, E., E. BEYNE und C. TRUZZI: *Design of the ATLAS Test Structures*. Technischer Bericht, Interuniversity Microelectronics Center (IMEC, Leuven, Belgien), April 1997.
- [22] RAICU, DAN: *Universal Taper for Compensation of Step Discontinuities in Microstrip Lines*. IEEE Microwave and Guided Wave Letters, 1(9), September 1991.
- [23] KUROKAWA, K.: *Power Waves and the Scattering Matrix*. IEEE Transactions on Microwave Theory and Techniques, MTT-13(2), März 1965.
- [24] ANDERSON, RICHARD W., LEE SMITH, JEFF GRUSZYNSKI und WALT PATSTONE: *S-Parameter Techniques*. Hewlett-Packard, Miami, USA, 1997. Test & Measurement Application Note 95-1.
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
<http://www.tm.agilent.com/data/static/eng/tmo/Notes/interactive/an-95-1/>
- [25] PIETER, P. und C. TRUZZI: *Results of the HF network analyser measurements on the ATLAS wafer after p+ radiation*. Technischer Bericht, Interuniversity Microelectronics Center (IMEC, Leuven, Belgien), 1997.
- [26] GEMME, CLAUDIA: *Study of indium bumps for the ATLAS pixel detector*. In: L.ROSSI (Herausgeber): *International Workshop on Semiconductor Pixel Detectors for Particles and X-rays, PIXEL2000*, Band A465, Seiten 200–203. Nucl. Inst. and Meth., Juni 2001. Genua, Italy.
- [27] IBM – TECHNOLOGY PRODUCTS, C4 PRODUCT DESIGN CENTER: *C4 Product Design Manual, Vol. I: Chip and Wafer Design*, 2000.
- [28] HEUSER, JOHANN M.: *Construction, Operation and Application of the DELPHI Pixel Detector at LEP2*. Doktorarbeit, Bergische Universität-Gesamthochschule Wuppertal, 1999. WU B DIS 99-01.

-
- [29] *Dokumentation des WA 97 Experimentes.*
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
<http://wa97.web.cern.ch/WA97/>
- [30] *persönliche Mitteilung von M. Töpper, Leiter Dünnfilmtechnik, Fraunhofer Gesellschaft, Institut für Zuverlässigkeit und Mikrointegration, Berlin, 2001.*
- [31] CHRISTEN, H.R. und F. VÖGTLE: *Organische Chemie.* Otto Salle / Sauerländer Verlag, 1988.
- [32] DOW CHEMICAL CORP.: *CYCLOTENE-Datenblatt.*
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
<http://www.dow.com>
- [33] ANDERSSEN, E. et al.: *Fluorocarbon evaporative cooling developments for the ATLAS pixel and semiconductor tracking detectors.* In *Snowmass 1999, Electronics for LHC experiments* 421- 426, 1999.
- [34] M.S, ALAM et al.: *The ATLAS silicon pixel sensors.* Nucl. Inst. and Meth., A456:217-232, 2001.
- [35] LUTZ, G. et al.: *Streifendetektor.* Patentoffenlegungsschrift OS 19620081A121.11.97., München, 1997.
- [36] THE ROSE COLLABORATION: *3rd RD48 Status Report.* CERN/LHCC 2000-009, 2000.
- [37] WÜSTENFELD, JENS: *Characterisation of Ionisation-Induced Surface Effects for the Optimisation of Silicon-Detectors for Particle Physics Applications.* Doktorarbeit, Fachbereich Physik der Universität Dortmund, 2001.
- [38] HÜGGING, FABIAN: *Der ATLAS Pixelsensor – Der state-of-the-art Pixelsensor für teilchenphysikalische Anwendungen mit extrem hohen Strahlungsfeldern.* Doktorarbeit, Fachbereich Physik der Universität Dortmund, Juni 2001.
- [39] WUNSTORF, RENATE: *Systematische Untersuchungen zur Strahlenresistenz von Silizium-Detektoren für die Verwendung in Hochenergiephysik-Experimenten.* Doktorarbeit, 1992. DESY FH1K-92-01.
- [40] ROHE, TILMAN: *Planung, Konzeption und Bau eines Pixel-Sensors für den Einsatz unter den extremen Strahlenbelastungen des LHC.* Doktorarbeit, Fakultät Physik der Ludwig-Maximilians-Universität München, 1999.
- [41] BLANQUART, L. et al.: *Pixel readout electronics for LHC and biomedical applications.* Nucl. Inst. and Meth., A439:403, 2000.
- [42] EINSWEILER, K. et al.: *On the Performance and Limitations of a Dual Threshold Discriminator Pixel Readout Circuit for LHC.* In: *Proc. of IEEE Nuclear Science Symposium, Toronto, Canada, 1998.*

- [43] EINSWEILER, K., A. JOSHI, R. MARCHESINI, F. PENG und G. ZIZKA: *On the performance and limitations of a dual threshold discriminator pixel readout circuit for LHC*. IEEE Trans. Nucl. Sci., 46:792, 1999.
- [44] RICHARDSON, J.: *The ATLAS pixel on-detector electronics*. In *Snowmass 1999, Electronics for LHC experiments* 83-87, 1999.
- [45] JAEGER, J.J. et al.: *A Sparse Scan Circuit for Pixel Detector Readout*. IEEE Trans. Nucl. Sci., NS-40:400, 1993.
- [46] RICHARDSON, JOHN: *The ATLAS Pixel Chip*. In: *9. International Workshop on Vertex Detectors – VERTEX2000*, September 2000. Michigan, USA.
- [47] ANELLI, GIOVANNI MARIA: *Design and characterization of radiation tolerant integrated circuits in deep submicron CMOS technologies for the LHC experiments*. Doktorarbeit, Institut National Polytechnique de Grenoble, Dezember 2000.
- [48] BECHERLE, R.: *The Module Controller Chip (MCC) of the ATLAS Pixel Detector*. In: *Proc. of IEEE Nuclear Science Symposium, Toronto, Canada*, November 1998.
- [49] BAYER, C., S. BELLY, M. BOSTEELS P. BONNEAU, G. HALLEWELL, S. KERSTEN M. IMHÄUSER, P. KIND, M. PIMENTA DOS SANTOS und V. VACEK: *Studies for a Detector Control System for the ATLAS Pixel Detector*. In: *The 7th workshop on electronics for LHC experiments, Stockholm*, September 2001. erschienen in den Workshop-Proceedings.
- [50] IMMHÄUSER, MARTIN. Diplomarbeit, Bergische Universität-Gesamthochschule Wuppertal, 2001. WU D 01-XX.
- [51] BAYER, CHRISTOPH: *Vorstudien zum Aufbau des Detektorkontrollsystems für den ATLAS Pixeldetektor*. Diplomarbeit, Bergische Universität-Gesamthochschule Wuppertal, 2001. WU D 00-01.
- [52] DABO, GIOVANNI: *Atlas Pixel Demonstrator*. INFN, Genua, 2000.
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
<http://www.ge.infn.it>
- [53] *Low Voltage Differential Signal for Scalable Coherent Interface*. IEEE P1596.3, 1995. Draft 1.3.
- [54] JOHNS, DAVID A. und KEN MARTIN: *Analog Integrated Circuit Design*. John Wiley & Sons.
- [55] SKUBIC, P. et al.: *Flex circuits for the ATLAS pixel detector*. Given at International Pixel Detector Workshop (PIXEL98), Batavia, IL, 7-9 May 1998, 1998.
- [56] SKUBIC, P. et al. Nucl. Inst. and Meth., Seite 40, 1998.
- [57] SKUBIC, P., S. KRISHNAMA G. BOYS und H. SEVERINI: *Flex circuits for the ATLAS pixel detector*. In: L.ROSSI (Herausgeber): *International Workshop on Semiconductor Pixel Detectors for Particles and X-rays, PIXEL2000*, Band A465, Seiten 219–223. Nucl. Inst. and Meth., Juni 2001. Genua, Italy.

-
- [58] BECKS, K.-H. et al.: *A Multi-Chip Module, the Basic Building Block for Large Area Pixel Detectors*. In: *Proc. of IEEE Multi-Chip Module Conference*, 1996.
 - [59] PIETER, P. und C. TRUZZI: *Results of the HF network analyser measurements on the ATLAS wafer*. Technischer Bericht, Interuniversity Microelectronics Center (IMEC, Leuven, Belgien), 1997.
 - [60] BÄSKEN, OLLIVER: *Messungen an ATLAS-Pixeldetektor-Modulen in MCM-D-Technologie*. Diplomarbeit, Bergische Universität-Gesamthochschule Wuppertal, April 2000. WU D 00-06.
 - [61] Persönliche Kommunikation mit Ch. Grah, Bergische Universität-Gesamthochschule Wuppertal.
 - [62] FLICK, TOBIAS: *Schichtdickenmessung an einem HV- und Yield-Testwafer*. Technischer Bericht, Bergische Universität-Gesamthochschule Wuppertal, Januar 2001.
 - [63] GRAH, CHRISTIAN: *Testmessungen an Auslesechips für dne ATLAS-Pixeldetektor*. Diplomarbeit, Bergische Universität-Gesamthochschule Wuppertal, Februar 2000. WU D 00-02.
 - [64] RICHARDSON, JOHN. Vortrag im Rahmen der ATLAS Pixelwoche, CERN, Genf, Februar 1999.
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
http://www-atlas.lbl.gov/pixel/doc/doc_talks.html
 - [65] Persönliche Kommunikation mit Ch. Linder, Bergische Universität-Gesamthochschule Wuppertal.
 - [66] RAGUSA, F.: *Recent developments in the ATLAS pixel detector*. Nucl. Inst. and Meth., A447:184, 2000.
 - [67] LINDER, CHRISTOPH. Doktorarbeit, Bergische Universität-Gesamthochschule Wuppertal, 2001 oder 2002.
 - [68] TRONCON, C.: *Detailed studies of the ATLAS pixel detectors*. CERN-OPEN-2000-028, 2000.
 - [69] PERFECTO, ERIC D., KAMALESH S. DESAI und GRAHAM MCAFFEE: *MCM-D/C Yield Improvements Through Effective Diagnostic*. The International Journal of Microcircuits and Electronic Packaging, 1999.
 - [70] HAYDEN, TERRY F. und JULIAN P. PARTRIDGE: *Practical Flip Chip Integration into Standard FR-4 Surface-Mount Processes: Assembly, Repair and Manufacturing Issues*. In: IBM MICROELECTRONICS AUSTIN, TEXAS; IBM PC COMPANY AUSTIN, TEXAS (Herausgeber): *ITAP & Flip Chip Proceedings*, 1994. (copyright 1994 Semiconductor Technology Center, Inc.).
 - [71] Eine Liste aller Sensor-Prototypwafer wird auf den ATLAS-Internetseiten der Universität Dortmund geführt.
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
http://www.physik.uni-dortmund.de/E4/english/atlas_pixel/welcome.html

- [72] ALAM, M. S. et al.: *The ATLAS silicon pixel sensors*. CERN-EP-99-152, 1999.
- [73] D. ANDERSON, (ED.) und (ED.) S. KWAN: *Pixel detector. Proceedings, International Workshop, Pixel'98, Batavia, USA, May 7-9, 1998. (Partly transparencies only)*. FERMILAB-CONF-98-196, 1998.
- [74] WOLF, J., O. EHLMANN, H. REICHL, N. WERMES und K.-H. BECKS: *Technology for High Density Interconnects*. In: *Semiconductor radiation Detectors in Particle Physics and Biomedical Imaging*, Juni 2000. 237. WE-Heraeus-Seminar, Bad Honnef.
- [75] GERLACH, P.: *Experience with MCM-D Modules for the ATLAS Pixel Detector*. In: *Semiconductor radiation Detectors in Particle Physics and Biomedical Imaging*, Juni 2000. 237. WE-Heraeus-Seminar, Bad Honnef.
- [76] BUSKULIC, D. et al.: *A Precise measurement of Gamma ($Z \rightarrow b \text{ anti-}b$) / Gamma ($Z \rightarrow \text{hadrons}$)*. Phys. Lett., B313:535–548, 1993.
- [77] BÄSKEN, O., K.-H. BECKS, O. EHLMANN, P. GERLACH, CH. GRAH, I. M. GREGOR, C. KALLMEYER, CH. LINDER, D. PETTER, K. SCHERPINSKI, H. REICHL, M. TÖPPER und J. WOLF: *High Density Pixel Detector Module using Flip Chip and Thin Film Technology*. In: *International Conference on High Density Interconnect and Systems Packaging*, 2000. Denver.
- [78] TÖPPER, M., L. DIETRICH, G. ENGELMANN, S. FEHLBERG, P. GERLACH, J. WOLF, O. EHLMANN, K.-H. BECKS und H. REICHL: *Fabrication of a High-Density MCM-D for a Pixel Detector System using BCB/Cu Technology*. In: *International Conference on HD Packaging and MCMs*, April 1999. Denver.
- [79] TÖPPER, M., L. DIETRICH, S. FEHLBERG, P. GERLACH, C. KARDUCK, C. MEINERZ, J. WOLF, O. EHLMANN, K.-H. BECKS und H. REICHL: *Fabrication of a High-Density MCM-D for a Pixel Detector System using BCB/Cu/PbSn Technology*. International Journal of Microcircuits and Electronic Packaging, Issue 4, 22(4):305–311, April 1999. Proceedings of International Conference on HD Packaging and MCMs, Denver, USA.
- [80] MEUSER, S.I.: *Pixel Readout Chip for the ATLAS Experiment*. In: *Proc. of IEEE Nuclear Science Symposium, Toronto, Canada*, November 1998.
- [81] GAGLIARDI, G.: *The ATLAS pixel detector*. Given at International Pixel Detector Workshop (PIXEL98), Batavia, IL, 7-9 May 1998, 1998.
- [82] GRAH, CH.: *Pixel detector modules using MCM-D technology*. In: L.ROSSI (Herausgeber): *International Workshop on Semiconductor Pixel Detectors for Particles and X-rays, PIXEL2000*, Band A465, Seiten 211–218. Nucl. Inst. and Meth., Juni 2001. Genua, Italy.
- [83] HUGGING, F. et al.: *Design and test of pixel sensors for operation in severe radiation environments*. Nucl. Inst. and Meth., A439:529, 2000.
- [84] BOUSSARD, D. et al.: *The Large Hadron Collider conceptual design*. Technischer Bericht, CERN, 1995. CERN/AC/95-05.

-
- [85] JOHNSON, R. WAYNE, ROBERT K.F. TENG und LOHN W. BALDE (Herausgeber): *Multichip Modules — System Advantages, Major Constructions, and Materials Technologies*. IEEE Press, New York, 1991.
- [86] GERLACH, P., K.-H. BECKS und J. DREES: *MCM-D Technology for Pixel Detector Modules*. In: *International Pixel Detector Workshop – PIXEL98*, Mai 1998. Chicago, USA.
- [87] RICHARDSON, JOHN: *The ATLAS pixel project*. hep-ex/9903035, 1999.
- [88] ROSSI, R.: *The ATLAS pixel detector*. Nucl. Inst. and Meth., A435:80, 1999.
- [89] WOLF, J., P. GERLACH, E. BEYNE, M. TÖPPER, L. DIETRICH, K.-H. BECKS, N. WERMER, O. EHLMANN und H. REICHL: *High Density Pixel Detector Module using Flip Chip and Thin Film Technology*. In: *International Systems Packaging Symposium*, Januar 1999. San Diego.
- [90] BÄSKEN, O., K.-H. BECKS, O. EHLMANN, P. GERLACH, CH. GRAH, I. M. GREGOR, CH. LINDER, S. MEUSER, J. RICHARDSON, M. TÖPPER und J. WOLF: *First MCM-D Modules for the B-Physics Layer of the ATLAS Pixel Detector*. IEEE Trans. Nucl. Sci., 47:745–749, Juni 2000. veröffentlicht als „selected paper from the 1999 Nuclear Science Symposium“ in Seattle, WA, Oct. 26-28, 1999.
- [91] BECKS, K.-H., O. EHLMANN, P. GERLACH, CH. GRAH, I. M. GREGOR, M. TÖPPER und J. WOLF: *A MCM-D-type Module for the ATLAS Pixel Detector*. In: *Proc. IEEE Nuclear Science Symposium*, November 1998. Toronto, Canada.
- [92] BECKS, K.-H., E. BEYNE, O. EHLMANN, P. GERLACH, I. M. GREGOR, P. PIETERS, M. TÖPPER, C. TRUZZI und J. WOLF: *A MCM-D-type module for the ATLAS Pixel detector*. In: *Proceedings of IEEE MCM*, 1999. Toronto, Canada.
- [93] SAUTTER, DIETER und HANS WEINERTH (Herausgeber): *Lexikon Elektrotechnik und Mikroelektronik*. VDI-Verlag, 1990.
- [94] GERLACH, P.: *Multichip Modules Techniques*. In: *9. International Workshop on Vertex Detectors – VERTEX2000*, September 2000. Michigan, USA.
- [95] KERSTEN, SUSANNE: *Requirements for the Power Supply System of the ATLAS Pixel Detector*. ATL-IP-ES-0005, Dezember 2000.
- [96] BURDEAUX, DAVID, PAUL TOWNSEND AAND JOSEPH CARR und PHILIP GARROU: *Benzocyclobutene (BCB) Dielectrics for the Fabrication of High Density, Thin Film Multichip Modules*. J. Electron. Mater., 19(12):1357–1366, Dezember 1990. wiederabgedruckt in [85], S. 402-411.
- [97] WUNSTORF, R.: *Radiation tolerant sensors for the ATLAS Pixel Detector*. Nucl. Inst. and Meth., A466:308–326, 2001. präsentiert auf der Hiroshima Konferenz, 2000.
- [98] IBM: *IBM G6 technical manual*.

- [99] RICHARDSON, JOHN: *PixDAQ Manual*. Lawrence Berkeley National Laboratory, 2000.
Zum Zeitpunkt der Erstellung dieses Verzeichnisses zu finden unter:
<http://www.atlas-lbnl.gov>
- [100] RICHTER, R.H. et al. Nucl. Inst. and Meth., A377:412, 1996.
- [101] BATIGNANI, G. et al. Nucl. Inst. and Meth., A277:147, 1989.
- [102] BÄSKEN, O. et al.: *First MCM-D Modules for the B-Physics Layer of the ATLAS Pixel Detector*. In: *IEEE Transactions on Nuclear Science*, Band 47-3, Seite 745. IEEE, Juni 2000. veröffentlicht als „selected paper from the 1999 Nuclear Science Symposium“, in Seattle, WA, Oct. 26-28, 1999.

Glossar

ATLAS *A Turorial LHC ApparatuS* Hochenergiephysik Experiment, Detektor, geplant am LHC.

Ball-Bond *Ball-Bonding* Wire-Bond-Verfahren, bei dem ein Golddraht vor dem Schweißen der Verbindung zu einer Kugel aufgeschmolzen wird. Hierdurch wird eine Richtungsunabhängigkeit der zu ziehenden Verbindung erreicht.

Bias-Grid *Netz zur Kontaktierung aller Sensorzellen* Gitterartige Struktur auf der n-Seite des ATLAS Pixel Sensors, die mittels des Durchgreiffeffektes erlaubt, alle n-Implantierungen zu kontaktieren. Der Sensor kann so ohne angeschlossene (Flip-Chip) Elektronik verarmt werden. Dies erlaubt einen Test des kompletten Sensors vor dem Aufbau des Moduls.

B-Layer innerste Lage des Zentralteils des ATLAS Pixeldetektors.

PI-Bonn *Physikalisches Institut der Universität Bonn*

Bump *Lotkugel* der Flip-Chip-Verbindung

Bump Bond *microgelötete Fügeverbindung*

Bump Bonding *Erstellen microgelöteter Fügeverbindungen*

Bump Bond Pad *Kontaktfläche* für einen Bump Bond

CYCLOTENE Handelsname des von Dow Chemical Corp. vertriebenen BCB.

Dow Chemical Corp. USA. Hersteller von CYCLOTENE.

Durchgreiffeffekt (*engl.: punch-through*) In schwach dotierten pn-Übergängen kann eine anliegende Sperrspannung die Raumladungszone im schwächer dotierten Gebiet so weit ausdehnen, daß sie einen weiter ab liegenden Kontaktbereich berührt [93]. Die zugehörige Spannung, ab der ein Potentialausgleich stattfinden kann, hängt vom Abstand des Überganges vom Kontakt und von der Dotierungskonzentration des schwächer dotierten Gebietes ab. Anwendung findet er im Sensor des ATLAS Pixeldetektors im Bias-Grid und im Guard-Ring.

End of Column Logic *Spaltenlogik* Die ATLAS Frontend Chip sind in Doppelspalten organisiert. Für alle Pixel einer Doppelspalte gemeinsam benötigte Logik zur Zwischenspeicherung und Auslese von Treffern befindet sich in einem etwa 2 mm breiten Streifen an einem Ende der Spalten.

Europractice *Europractice* Als EUROCHIP gegründete Organisation der europäischen Union, die Forschungsinstituten den Zugang zu industriellen Elektronikfertigungen ermöglicht.

Flip–Chip *Flip–Chip–Technologie* ermöglicht in Verbindung mit Bump Bonding die flächige Anordnung von Kontakten, indem Chips mit der strukturierten Seite auf das Substrat gesetzt werden.

Fe *Frontend Chip* Oberbegriff für integrierte Ausleseschaltungen.

Feed–Through *Durchkontaktierung durch alle Dielektrikumschichten*

Guard–Ring *kontrollierter Spannungsabbau* Struktur auf der p-Seite eines „n⁺ auf n“-Sensors, die durch Durchgreiffeffekt-Strukturen das elektrische Potential im aktiven Bereich kontrolliert abbaut, um die Sägekanten des Sensors auf Massepotential zu halten.

Kapton® *Folienträger aus Polyimid* Handelsname einer von DuPont vertriebenen, zur Herstellung von MCM-L geeigneten Polyimid- (Pyralin-)Folie.

Kathodenzerstäubung (*engl.: sputtering*) In einer Gasentladung wird der Kathodenwerkstoff durch Ionenbeschuss zerstäubt (in atomarer Form freigesetzt) und auf der Gegenelektrode niedergeschlagen [93].

Layer 1 mittlere Lage (mittlerer Radius 88 mm) des Zentralteils des ATLAS Pixeldetektors .

Layer 2 äußere Lage (mittlerer Radius 122 mm) des Zentralteils des ATLAS Pixeldetektors .

MCM-D *Multichip Module Deposited*

moderated p–spray Verbesserung der „p-spray“ Technik, bei der die Isolationsimplantierung durch eine strukturierte Nitrid-Lage in ihrer Fehlstellendichte variiert wird. Hierdurch werden kleinere Feldgradienten an den Implantationsgrenzen und kleinere Pixelkapazitäten erreicht.

Multi–Project–Run Um NRE-Kosten (Maschineneinrichtung, Maskenherstellung) zu sparen, werden von Herstellern oder Organisationen wie Europractice Entwürfe aus mehreren Projekten gesammelt und gemeinsam (also verschiedene Chips auf einem Wafer) hergestellt. Die Kunden erhalten dann eine entsprechende Anzahl einzelner Chips.

Multi–Drop Leitungskonfiguration, bei der mehrere Empfänger an eine Signalquelle angeschlossen werden.

„n⁺ auf n“ Konfiguration des ATLAS Pixel Sensors.

Ω–Experiment *fixed Targeted Schwerionensexperiment* am CERN. Eines der ersten Hochenergiephysik Experimente, die mit einem Pixeldetektor ausgestattet wurden.

Opto-Link *optische Datenübertragungsstrecke*

Photosensibilisator (*engl. Sensitizer*)

Point to Point Connection *Punkt zu Punkt Verbindung* Direkte Verbindung zwischen einer Datenquelle und einer Datensenke; im Deutschen auch als Stichleitung bezeichnet. Vergleiche auch Multi-Drop-Leitung.

potting *Kapselung* Schutz von Wire-Bond-Verbindungen durch Umhüllung mit (meist UV-härtendem) Kleber.

Pseudorapidität $\eta = -\ln \tan(\theta/2)$; Anstelle des Polarwinkels θ benutzte Größe zur Richtungsangabe im ATLAS Experiment. Da $\ln(p_T)$ Gaußverteilt ist, ist die Spurdichte in Abhängigkeit von η eine Konstante.

„**p-spray**“ Maskenlose Isolierungstechnik für n^+ -Implantierungen in einem n -dotierten Basismaterial durch eine angepasste, gleichförmige p -Dotierung der Oberfläche. Die Weiterentwicklung „moderated p -spray“ wird im ATLAS Pixeldetektor Verwendung finden.

„**p-stop**“ Isolierung von n^+ -Implantierungen in einem n -dotierten Basismaterial durch zwischengesetzte p^+ Implantierungen.

punch-through effect siehe Durchgreiffeffekt.

Reflow *Wiederaufschmelzen* Verarbeitungsschritt im Bump Bonding und im Flip-Chip-Prozess.

Sparse *nullunterdrückend* [45]

sputtering siehe Kathodenzerstäubung.

Stave Trägerstruktur für 13 Module. Aufbaueinheit des Zentralteils des ATLAS Pixeldetektors.

Stud-Bumping *Stud-Bumping* Setzen einzelner Bumps für eine Flip-Chip-Montage mittels einer Ball-Bond-Maschine

$\tan \delta$ *dielektrischer Verlustwinkel* Quotient aus Realteil und Imaginärteil der Dielektrizitätskonstante; beschreibt Leistungsverluste durch Ladungsverschiebungen im Dielektrikum; hängt von Frequenz und Temperatur ab; Angabe i. Allg. als $\tan \delta$

Thick-Film *Dickfilm* Variante der MCM-C-Technologie.

Timewalk Datenverlust durch die verzögerte Entscheidung des Diskriminators in der Pixelauslesezeile für knapp überschwellige Eingangssignale. Führt nicht nur zu Datenverlust, sondern auch zu Falschzuordnungen von Treffern zu späteren Ereignissen.

Underfill *Unterfütterung* von Flip-Chip montierten Chips. Insbesondere bei unterschiedlichem Wärmeausdehnungskoeffizienten von Substrat und Chip nötige Verfüllung der Bump-Zwischenräume, meist mit dünnflüssigem Kleber.

Upilex[®] *Folienträger* Handelsname einer von UBE vertriebenen, zur Herstellung von MCM-L geeigneten Folie.

Mikrostreifenleitung *μ -strip line* Anordnung einer Signalleitung über einer Spiegelplatte. Durch einen konstanten Abstand wird ein definierter Wellenwiderstand erreicht.

Via *Kontakt* zwischen zwei Metallagen durch eine Dielektrikumlage.

Wafer *Wafer* Monokristalline Halbleiterscheiben, die als Träger für die Herstellung von integrierten, elektronischen Schaltungen dienen. Aus W. werden auch Halbleitesensoren hergestellt. Die typische Dicke beträgt einige hundert μm . Der Durchmesser ist für die Verarbeitung in entsprechenden Automaten normiert auf 10 cm (4"), 20 cm (8") und 30 cm (12").

Wire-Bond *mikrogeschweißte Fügeverbindung* Standardtechnologie, um integrierte Schaltkreise elektrisch mit Gehäusen zu verbinden. Hierbei werden 10 bis 100 μm dicke Aluminium- oder Golddrähte mittels Ultraschall auf die Kontaktflächen geschweißt.

Wire-bonding *mikrogeschweißte Fügeverbindung* Standardtechnologie, um integrierte Schaltkreise elektrisch mit Gehäusen zu verbinden. Hierbei werden 10 bis 100 μm dicke Aluminium- oder Golddrähte mittels Ultraschall auf die Kontaktflächen geschweißt.

Erläuterung der Akronyme

AMS.....	Austria Micro Systems
ASIC.....	Application Specific Integrated Circuit Integrierte Schaltung, die speziell für eine Aufgabe entworfen wurde. Die Fe-Chips des ATLAS Pixeldetektors sind ein Beispiel hierfür.
ATLAS.....	A Turorial LHC ApparatuS Hochenergiephysik Experiment, Detektor, geplant am LHC.
AVCC.....	analog 1.5 V Versorgungsspannung der Fe-Chips.
AVDD.....	analog 3 V Versorgungsspannung der Fe-Chips.
BCB.....	Benzocyclobuten Unter dem Handelsnamen CYCLOTENE von Dow Chemical Corp. verkauftes Dielektrikum. Findet im MCM-D-Prozeß Verwendung. Eine frühe Erwähnung findet sich in [96].
BCO.....	Bunch Cross Over Kreuzungsfrequenz der Teilchenpakete in einem Beschleuniger. Bei LHC 40 MHz.
BGA.....	Ball Grid Array Montagetechnik, um integrierte Schaltkreise auf Platinen aufzusetzen. Die Anschlüsse sind in einer Matrix zwischen Substrat und Schaltkreis angeordnet (ähnlich → Flip-Chip). Die zur Befestigung und gleichzeitig zur Kontaktierung dienenden Lotkugeln haben typischerweise einen Durchmesser und Mittenabstand von 1 mm; neuere Formen (µBGA) bis hinunter zu 0,5 mm. Meist in Verwendung mit →CSP.
BU-GH.....	BERGISCHE UNIVERSITÄT–GESAMTHOCHSCHULE WUPPERTAL
C4.....	Controlled Collapse Chip Connection In den 1960er Jahren von IBM entwickelter Flip-Chip-Prozeß.
CERN.....	European Laboratory for Particle Physics Europäisches Kernforschungszentrum (Genf, Schweiz). Das Akronym stammt vom ursprünglichen Namen <i>Conseil Européenne pour la Recherche Nucléaire</i> .
CPPM.....	Centre de Physique des Particules de Marseille
CPU.....	Central Processing Unit zentrale Verarbeitungseinheit eines Computers

CSP.....	Chip Sized Package Häusung von ICs, bei denen das Verhältnis Gesamtvolumen / IC-Volumen 1.5 nicht übersteigt. Realisiert wird dies meist durch die Verwendung von WSP-Technologien.
DAC.....	Digital Analog Converter
DCS.....	Detector Control System zuständig für Überwachung und Steuerung der Subdetektoren des ATLAS Experimentes
DELPHI.....	Detector with Large Parton and Hadron Identification Experiment am LEP, CERN. Das erste Hochenergiephysik-Experiment an einem Ringbeschleuniger, welches mit einem Pixeldetektor ausgestattet wurde.
DMILL.....	Durcie Mixte sur Isolant Logico-Lineaire strahlungstoleranter 0.8 μm Prozess.
DORIC.....	Digital Optical Receiver Integrated Circuit ASIC, der das optische TTC-Signal mittels einer externen PIN-Diode empfängt und zum 40 MHz Takt XCl und den Steuersignalen für den MCC dekodiert.
DSM.....	Deep Submicron Sammelbegriff für Chipherstellungsprozesse mit minimalen Strukturgrößen unter 0.5 μm
DVDD.....	digital 3 V Versorgungsspannung der Fe-Chips.
ENC.....	equivalent noise charge äquivalente Rauschladung, ein Maß für das im Eingangssignal eines Diskriminators enthaltene Rauschen.
EOC.....	End of Column Logic Bereich der Fe-Chips außerhalb der Pixelmatrix, der für Zwischenspeicher genutzt wird.
FE.....	Frontend Chip Oberbegriff für integrierte Ausleseschaltungen.
FEA.....	Frontend Chip A Von der Universität Bonn und dem CPPM entwickelter Prototyp des ATLAS Pixel Fe-Chips.
FEB.....	Frontend Chip B Vom LBNL entwickelter Prototyp des ATLAS Pixel Fe-Chips.
FEC.....	Frontend Chip C Weiterentwicklung des FeA.
FED.....	Frontend Chip D Aus FeA und FeB entwickelte Version des Fe-Chips in DMILL-Technologie.
FEI.....	Frontend Chip I Umsetzung des Fe-Entwurfes in DSM-Technologie.
HDI.....	High Density Interconnect Sammelbegriff für hochintegrierte Verbindungstechnologien.
HTCC.....	High Temperature Cofired Ceramics/Ceramic Carrier Variante der MCM-C-Technologie.

IBM.....	International Business Machines Corp., USA
IBOX.....	Interlock Box Teil des DCS. Überwacht die Temperatur eines Pixelde- tektor Moduls und schaltet bei Übertemperatur das Netzteil ab.
IC.....	Integrated Circuit elektronische Schaltung, auf Halbleiterbasis hochin- tegriert aufgebaut.
IMEC.....	INTERUNIVERSITY MICROELECTRONICS CENTER, Leuven (Belgien)
INFN.....	Instituto Nazionale di Fisica Nucleare
IZM.....	FRAUNHOFER INSTITUT FÜR ZUVERLÄSSIGKEIT UND MIKROINTEGRA- TION, Berlin
KGD.....	known good Die Kurzform für das Problem der Potenzierung des Aus- schusses von Multi-Chip Modulen mit der Anzahl der Bauteile (siehe Abb.A.1 auf Seite 109). Selektierung funktionierender Bauteile zum Auf- bau von Multi-Chip Modulen
LBNL.....	Ernest Orlando Lawrence Berkeley National Laboratory, Berkeley, USA
LEP.....	Large Electron Positron Collider e^+e^- Beschleuniger, der bis 2000 am CERN in Betrieb war.
LHC.....	Large Hadron Collider p^+p^+ Beschleuniger, der 2006 am CERN in Be- trieb gehen soll.
LHC C.....	LHC-Committee
LMB.....	Local Monitor Box Teil des DCS. Mißt die Temperatur der Pixeldetek- tor Module.
LTCC.....	Low Temperature Cofired Ceramics/Ceramic Carrier Variante der MCM- C-Technologie.
LV-CMOS....	Low Voltage CMOS
LVDS.....	Low Voltage Differential Signal
MCC.....	Module Control Chip
MCCI.....	Module Control Chip in DSM-Technologie
MCM.....	Multi Chip Modul
MCM-C.....	Multichip Module Cofired auch <i>Ceramic</i>
MCM-D.....	Multichip Module Deposited
MCM-L.....	Multichip Module Laminated

MIP.....	minimal ionisierendes Teilchen (engl: minimal ionising particle) Teilchen, dessen Energie im Minimum der von der Bethe-Bloch-Formel beschriebenen Energieabgabe pro Wegstrecke liegt und daher bei Durchgang durch den Detektor die geringste Energiemenge im Sensor deponiert.
NRE.....	non-recurring engineering Kosten, die unabhängig von der geordneten Stückzahl eines Produktes zu entrichten sind (Maschineneinrichtung, Werkzeugherstellung).
NTC.....	Negativ Temperature Coefficient Resistor Keramischer Widerstand mit negativem Temperaturkoeffizient.
PCB.....	Printed Circuit Board (auch Platine) gedruckte Schaltung, (meist) epoxydbasierter Verdrahtungsaufbau.
PIN.....	Diodenstruktur mit einem eigenleitenden (intrinsischen) Bereich zwischen p- und n-dotierter Zone. Dieser dient zur Vergrößerung der Verarmungszone und vergrößert somit in Detektionsapplikationen das sensitive Volumen.
PUC.....	Pixel Unit Cell elektronische Schaltung, die für jeden Pixel einmal realisiert werden muß. Ihre Größe bestimmt für hybride Pixeldetektoren die Größe eines Pixels.
ROD.....	ReadOut Driver
ROSE.....	Research and development On Silicon for future Experiments (CERN – RD48)
SiGe.....	Silizium Germanium Mischtechnologie Kürzel für eine Technologie, die die Integration Silizium- und Germanium-basierter Transistoren auf einem IC ermöglicht.
SMD.....	Surface Mounted Device unbedrahtete elektronische Bauelemente, die sich zur SMT-Montage eignen.
SMT.....	Surface Mount Technology Verfahren zur Obeflächenmontage von elektronischen Bauelementen. Auflöten unbedrahteter Bauteile, SMD, auf Kontaktflächen. Meist unter Verwendung von Lotpasten und Aufschmelzen in einem Ofen.
SoC.....	System on a Chip IC, auf dem ein komplettes Computersystem integriert ist (CPU, Speicher, Ein- und Ausgabetreiber, HF-Schaltungen)
TAB.....	Tape-Automated-Bonding Wire-bonding ersetzende Verbindungstechnologie, bei der die Wire-Bonds durch mit Leiterbahnen versehene Folien ersetzt werden. Auf Grund des hohen Aufwandes an speziellen Werkzeugen, aber der kostengünstigen Durchführung in Massenprodukten (z.B.Uhren) verbreitet.

ToT	Time over Threshold	Die Stromrückkopplung der Vorverstärker in den PUCs läßt aus der Zeit, in der sich der Vorverstärkerausgang über der Diskriminatorschwelle befindet, Rückschlüsse auf die Eingangsladung zu. Diese Zeit wird von den PUCs in Anzahl von Takten gemessen und mit dem Treffer gemeldet. Bei Mehrfachtreffern ist so durch eine Ladungsschwerpunktsbildung eine Verbesserung der Ortsauflösung möglich. Auch ein Rückschluß auf die im Detektor deponierte Energie ist denkbar.
TRANSITION RADIATION TRACKER	Übergangsstrahlungs Spurdetektor	, der äußerste der drei Teildetektoren des „Inneren Spurdetektors“ des ATLAS Experimentes.
TTC	Timing, Tigger and Control	Optisches Signal, welches vom ROD an den DORIC gesendet wird. Dieser dekodiert daraus sowohl den 40 MHz Takt als auch die Steuerbefehle für den MCC.
UBM	Under Bump Metal	Metallisierung, die für die Benetzbarkeit der Kontaktflächen durch das Kontaktmaterial beim Flip-Chip-Verfahren sorgt.
VCSEL	Vertical Cavity Surface Emmiting Laser	Strahlungstolerante Laserdiode.
VDC	VCSEL Driver Chip	Teil des Opto-Link. Treiber des VCSEL auf der Detektorseite.
WSP	Wafer Scale Packaging	Technologie zur Häusung von ICs, welche die schützenden Schichten noch vor dem Auseinanderschneiden der einzelnen Schaltkreise erstellt.

Intramodulare Signale

AGND	analog 0 V	Massepotential des Analogteils der Fe-Chips.
AVCC	analog 1.5 V	Versorgungsspannung der Fe-Chips.
AVDD	analog 3 V	Versorgungsspannung der Fe-Chips.
CCK	Control Clock	5 MHz LV-CMOS Takt, der die Konfigurationsdaten in die Register der Fe-Chips lädt.
CDAT	Kontroll-Daten	LV-CMOS Datenleitung, deren Status von den Fe-Chips mit der CCK in die Register geladen werden. Der Status von Ld gibt an, ob gerade ein Befehl oder Parameter übertragen werden. [52] gibt diesem Signal keinen eigenen Namen; der Ausgang des MCC wird mit DA0, die Eingänge der Fe-Chips mit DI bezeichnet.
DGND	digital 0 V	Massepotential des Digitalteils der Fe-Chips.
DOUT	Hit Data Out	LVDS-Signal in Punkt zu Punkt Verbindung von jedem Fe-Chip zum MCC. Hier werden die Trefferdaten zum MCC übermittelt.
DVDD	digital 3 V	Versorgungsspannung der Fe-Chips.
GA0-3	Geographische Adresse	Vier Eingänge des Fe-Chips, die dessen Identifikationsnummer für das Laden der Konfigurationsdaten festlegen. Im MCM-D Modul werden diese Eingänge bereits in den Dünnschichtlagen festgelegt, bei dem „Flex-Hybrid“ Modul geschieht die Adressfestlegung durch Wire-Bonds.
HITBUS	Das HitBus-Signal	meldet Treffer aller nichtmaskierter Pixel eines Auslesechips. Es wird durch eine Oder-Verknüpfung aller Diskriminatorausgänge gebildet.
LD	Load Data	LV-CMOS Signal, trennt Befehle von Daten
LV1	Level 1 Trigger	Startet die Auslese der Treffer des zugehörigen BCO. Die Zuordnung des BCO zum Trigger wird durch die Trigger-Level1-Latency vorgegeben.
$\overline{Rst}$	Reset	LV-CMOS-Signal, welches die Fe-Chips zurücksetzt.

STROBE	LVDS-Signal, welches eine extern anzulegende Spannung auf die Testkapazitäten der PUC legt. Hierdurch ist ein Test der kompletten Auslesekette und eine Einstellung der Schwellen möglich.
SYNC	LVDS-Signal, welches die BCO-Zähler der Fe-Chips zurücksetzt.
TTC	Timing, Tigger and Control Optisches Signal, welches vom ROD an den DORIC gesendet wird. Dieser dekodiert daraus sowohl den 40 MHz Takt als auch die Steuerbefehle für den MCC.
VCAL	Kalibrationsspannung Dieses Signal dient der Einkopplung analoger Testpulse in auswählbare Pixel.
XCK	Datentakt mit dem BCO synchronisierter 40 MHz Takt, der vom DORIC aus dem TTC-Signal gewonnen wird und vom MCC aufbereitet an die Fe-Chips weitergegeben wird. Der interne Takt des MCC wird ebenfalls aus diesem Signal gewonnen (siehe hierzu auch Kapitel 5.6.2 auf Seite 47).

Zusammenfassung

Hybride Pixeldetektoren bieten die Möglichkeit Vertexdetektoren zu bauen, wie sie für den Einsatz in Experimenten am LARGE HADRON COLLIDER zur Rekonstruktion der Ereignisse benötigt werden. Durch gezielte Optimierung der einzelnen Komponenten können alle Bedingungen an Geschwindigkeit, Auflösungsvermögen, Nachweiseffizienz, Leistungsverbrauch und Strahlentoleranz erfüllt werden.

Mit den ersten vollfunktionsfähigen Prototypen des Sensors und der Ausleseelektronik des ATLAS Pixeldetektors konnte ein Modul unter Verwendung einer Dünnschichttechnologie entworfen, aufgebaut und erfolgreich getestet werden. Es wurde gezeigt, daß die auf Benzocyclobuten und Kupfer basierende Technologie es erlaubt, aktive Substrate in Form von segmentierten Halbleiterdioden zu verwenden und die Schichten die nötige Strahlentoleranz aufweisen. Hierdurch wird der Anteil an inaktivem Material im Detektorsystem minimiert und es ist möglich, zuverlässige und robuste Module in industrieller Fertigung aufzubauen.

Die einwandfreie Signalübertragung und die Versorgung der Bauteile wird durch die Optimierung der Dicke der Lagen gewährleistet. Diese ergeben sich zu $3.5\text{ }\mu\text{m}$ für die Metall- und $6\text{ }\mu\text{m}$ für die Dielektrikumschichten. Die Mikrostreifenleitungen der intramodularen Signalverbindungen zeigen dabei eine Dämpfung von -4 dB und ein Übersprechen von unter -17 dB längs eines Moduls (70 mm).

Weder die Leistungsfähigkeit des Sensors noch die der Ausleseelektronik werden durch die eingefügten Schichten beeinträchtigt. In Labortests wurde keine Veränderung des Verhaltens der Auslekette, insbesondere der Schwellenverteilung und des überlagerten Rauschens festgestellt. Sie liegen, wie bei Hybriden ohne die Dünnschichtstrukturen, bei Schwellen unter 2000 e^- und einer äquivalenten Rauschladung unter 150 e^- . Bei der Auswertung von im Teststrahl gewonnenen Daten zeigte sich entsprechend keine Veränderung der Ortsauflösung. Sie liegt für Doppeltreffer bei $5\text{ }\mu\text{m}$ in Querrichtung der Zellen.

Die Untersuchung distanzüberwindender Verbindungen zwischen den Sensor- und Auslesezellen zeigte lediglich eine Steigerung des Übersprechens zwischen benachbarten Zellen. Diese liegt unter $10\text{ }\%$ und sollte sich durch eine Optimierung des Sensorentwurfes eliminieren lassen. Die Nutzung der Möglichkeiten solcher Verbindungen würde eine Steigerung der Auflösung in z-Richtung um einen Faktor 2 und eine homogene Segmentierung des Sensors ermöglichen.

Erklärung

Hiermit versichere ich, daß ich diese Arbeit selbständig verfaßt
und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt
sowie Zitate kenntlich gemacht habe.

Peter Gerlach

Oktober 2001